

**С. А. Лебедев, Л. Н. Дашевский, Е. А. Шкабара**

## **Малая электронная счетная машина**

**Изд-во АН СССР. Москва, 1952**



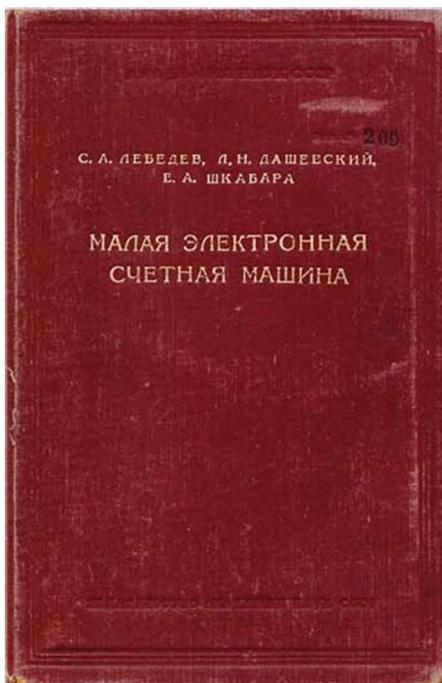
**Сергей Алексеевич Лебедев  
(1902-1974)**



**Дашевский Лев Наумович  
(1916-1988)**



**Шкабара Екатерина Алексеевна  
(1913 -2002)**



Воспроизведено по сокращенному тексту, размещенному в сборнике  
**«Сергей Алексеевич Лебедев. К 100-летию со дня рождения основоположника  
отечественной электронной вычислительной техники»**

Отв. ред. В.С.Бурцев.

Составители Ю.Н.Никольская, А.Н.Томилин, Ю.В.Никитин, Н.С.Лебедева  
М.: ФИЗМАТЛИТ, 2002

Автор электронной копии Ю.В. Ревич, 2013 г.

С разрешения Н.С. Лебедевой

Распространение на условиях лицензии CC-BY-NC  
(разрешается использование для образовательных,  
ознакомительных, научно-популярных, исторических интернет-ресурсов,  
печатных статей и книг, при условии указания автора и источника, и без  
извлечения непосредственной коммерческой выгоды).

#### **От автора электронной версии:**

Монография С. А. Лебедева с соавторами «Малая электронная счетная машина» представляет не только исторический интерес. Это одна из немногих книг на подобные темы, в которой конструкция вычислительной машины детализирована вплоть до принципиальных схем отдельных схмотехнических узлов. Современным студентам, изучающим схмотехнику, будет интересно и полезно узнать, как строились типовые узлы цифровой техники в годы, когда даже полупроводниковые транзисторы были еще только изобретены, а микросхемы не просматривались даже на горизонте. Следует отметить, что приведенные в книге схемы цифровых узлов были изобретены С. А. Лебедевым и его сотрудниками совершенно самостоятельно, с опорой лишь на достижения предшественников и коллег. Современные им западные инженерные решения пребывали под завесой жесточайшей секретности, и тем символичнее, что решения сотрудников школы Лебедева в общих принципах построения совпали с западными — инженерная мысль в разных странах двигалась сходными путями.

## Малая электронная счетная машина \*)

**Введение.** Разработка электронных счетных машин была начата в Институте электротехники АН УССР в 1948 г. В дальнейшем работа проводилась совместно с Институтом точной механики и вычислительной техники АН СССР.

Универсальные электронные счетные машины представляют собой достаточно сложный комплекс, содержащий ряд новых элементов электронной автоматики.

С целью сокращения сроков освоения этой техники, наряду с подготовкой к созданию больших универсальных электронных счетных машин, была начата разработка малой машины.

В отличие от большой электронной счетной машины, машина имеет пониженную скорость работы (около 3000 арифметических действий в минуту) и оперирует с шестнадцатизначными двоичными числами, что примерно соответствует пятизначным десятичным. Машина предназначена для решения задач, в которых можно ограничиться точностью расчетов до четвертого знака и не требующих действий с большим количеством коэффициентов.

Малая электронная счетная машина была смонтирована и испытана в 1950 г. В течение 1951 г. был внесен ряд усовершенствований, и с четвертого квартала этого же года машина была введена в эксплуатацию для решения практических задач. По заданиям ряда организаций было проведено табулирование специальных функций, подсчитано большое количество сложных интегралов, решены трансцендентные уравнения, а также нелинейные дифференциальные уравнения, определяющие устойчивости работы магистральных электропередач Куйбышевской гидроэлектростанции.

Помимо решения практических задач, на малой электронной счетной машине была показана правильность основных направлений проектирования больших машин, был приобретен опыт наладки отдельных узлов и взаимосвязей элементов машины в замкнутом цикле.

В процессе эксплуатации накапливается опыт решения задач на аналогичных машинах, проверяется надежность работы отдельных элементов и устройств.

Малая электронная счетная машина работает по тем же общим принципам, что и большие универсальные быстродействующие машины.

Малая электронная счетная машина имеет арифметическое устройство, запоминающее устройство, устройство управления, вводное устройство и выводное устройство для печатания результатов.

Емкость запоминающего устройства, т. е. количество чисел, которое может в нем храниться, в значительной мере определяет гибкость машины применительно к решению разнообразных задач.

В малой машине емкость запоминающего устройства меньше, чем в больших машинах, что несколько ограничивает круг решаемых задач.

**1. Основные параметры.** Для малой электронной счетной машины принята двоичная система счета. Двоичная система счета требует меньшего количества элементов, чем десятичная и, кроме того, весьма существенно упрощает операции умножения и деления, так как отсутствует таблица умножения.

В двоичной системе все числа изображаются двумя цифрами «1» и «0», что очень удобно для представления их в электрических схемах: наличие сигнала в какой-либо

---

\*) Книга вышла в Издательстве Академии наук СССР в 1952 г. В ее написании принимали участие *Дашевский Л.Н.* и *Шкабара Е.А.*. Опущены шесть последних разделов.

цепи означает цифру «1», отсутствие сигнала (или сигнал другого знака) означает цифру «0».

Перевод из двоичной системы в десятичную весьма прост.

Так, например:

Двоичная система: 0, 1, 10, 11, 100, 101, 110, 111, 1000 ...

Десятичная система: 0, 1, 2, 3, 4, 5, 6, 7, 8 ...

Для ориентировки в табл. 1.1 приведены десятичные эквиваленты двоичной системы.

Таблица 1.1

**Десятичные эквиваленты двоичной системы**

Двоичная система	Десятичная система	Двоичная система	Десятичная система	Двоичная система	Десятичная система
1	1	1 00 00 00	64	1 00 00 00 00 00 00	40 96
10	2	10 00 00 00	128	10 00 00 00 00 00 00	81 92
1 00	4	1 00 00 00 00	256	1 00 00 00 00 00 00 00	1 63 84
10 00	8	10 00 00 00 00	512	10 00 00 00 00 00 00 00	3 27 68
1 00 00	16	1 00 00 00 00 00	1024	1 00 00 00 00 00 00 00 00	6 55 36
10 00 00	32	10 00 00 00 00 00	2048	10 00 00 00 00 00 00 00 00	13 10 72

Арифметические действия в двоичной системе производятся по тем же правилам, что и в десятичной системе. Так, например:

$$\begin{array}{r}
 + 10111 \\
 + 11010 \\
 \hline
 110001
 \end{array}
 \quad
 \begin{array}{r}
 \times 10111 \\
 \times 11010 \\
 \hline
 101110 \\
 10111 \\
 10111 \\
 \hline
 1001010110
 \end{array}
 \quad
 \begin{array}{r}
 10001,111 \overline{)1101} \\
 \underline{1101} \phantom{000} \\
 100 \phantom{11} \\
 \underline{11 \phantom{01}} \\
 1 \phantom{101} \\
 \underline{1 \phantom{101}} \\
 0 \phantom{000}
 \end{array}$$

(23 + 26 = 49)      (23 × 26 = 598)      (17,875 : 13 = 1,375)

При производстве вычислений на машине необходимо выбрать положение запятой. Возможны два способа: первый — место запятой выбирается постоянным и все числа занимают соответственно этому определенное положение (фиксированная запятая); второй — число представляется двумя величинами: цифровой частью числа ( $A$ ) и его порядком ( $k$ ), т. е. в двоичной системе число изобразится  $2^k A$  (плавающая запятая).

Представление чисел с их порядками расширяет диапазон работы машины, но значительно усложняет выполнение операций сложения и вычитания и увеличивает время их производства. На малой машине принято представление чисел с фиксированной запятой. Положение запятой выбрано перед первым старшим разрядом, т. е. все числа на машине должны быть меньше единицы.

Для представления чисел машина имеет 16 разрядов, т. е. позволяет оперировать с числами до 4,7 знака в десятичной системе. Один разряд (17-й) используется для изображения знака числа. Код «0» в этом разряде означает положительный знак числа, код «1» — отрицательный.

В машине предусмотрены следующие операции: сложение, вычитание, умножение, деление, сдвиг числа на заданное количество разрядов, сравнение двух чисел с учетом их знаков, сравнение двух чисел по их абсолютной величине, передача с центрального управления на местное и обратно, передача чисел с магнитного запоминающего устройства, сложение команд, останов машины.

Для запоминания исходных данных и промежуточных результатов вычислений имеются запоминающие элементы, выполненные на триггерных ячейках. Для запоминания чисел предусмотрен 31 блок, а для запоминания команд — 63 блока.

Это соотношение выбрано на основании рассмотрения программирования ряда задач.

Блоки для запоминания чисел имеют каждый по 17 ячеек, блоки для запоминания команд — по 20 ячеек.

Кроме того, имеются особые функциональные устройства для установки и хранения неизменных коэффициентов и команд (31 коэффициент и 63 команды). Предусмотрена также возможность использования магнитного барабана для запоминания около 5000 кодов чисел или команд.

Команды задаются в виде определенных кодов. Выбрана трехадресная система кода команд. Первые четыре разряда кода команды — код операции — определяют операцию, которая должна быть выполнена на машине (четыре разряда дают возможность получить 16 комбинаций кода, т. е. выбрать одну из 16 операций).

Следующие пять разрядов кода команды содержат номер ячейки запоминающего устройства, из которой должно быть взято первое число (первый адрес). Пять разрядов дают возможность получить 32 комбинации кода, т. е. выбрать одну из 31 ячейки чисел. Нулевое положение (32-я комбинация) не может быть использовано для выбора ячеек.

Следующие пять разрядов кода команды дают номер ячейки, из которой должно быть взято второе число (второй адрес).

Последние шесть разрядов кода команды определяют номер ячейки, куда должен быть направлен результат (третий адрес) после выполнения над обоими числами действия, указанного в коде операции.

В отдельных случаях разряды третьего адреса используются для выбора номера ячейки, из которой следует принять следующую команду. Так как в машине имеется 63 блока для запоминания команд, то для выбора одной из них необходимо иметь шесть разрядов.

Выбор трехадресной системы дает существенную экономию в количестве запоминающих ячеек для кодов, по сравнению с одноадресной системой. В одноадресной системе часть разрядов используется для инструктивного кода, а остальные разряды указывают номер ячейки, из которой надо взять число или куда направить результат. Так, например, «передать на арифметическое устройство число, хранящееся в ячейке № *K*», «помножить число, находящееся в арифметическом устройстве, на число, хранящееся в ячейке № *P*», «передать число с арифметического устройства на запоминание в ячейку № 5» и т. п. В трехадресной системе все эти указания объединяются в одну команду.

Арифметические действия производятся универсальным арифметическим устройством, выполненным на триггерных ячейках.

При сложении двух чисел возникают переносы в старшие разряды. Существующие системы счетчиков позволяют эти переносы производить лишь последовательно, что может сильно затянуть операцию сложения. Так, например:

$$\begin{array}{r} + 11111 \\ \hline 10000 \\ \hline \end{array}$$

В приведенном примере возникает пять последовательных переносов в старшие разряды. В наихудшем случае при 16 разрядах может возникнуть 16 последовательных переносов. Для сокращения операции сложения, которая является элементарной операцией для всех остальных действий, предусмотрена специальная схема арифметического устройства, позволяющая осуществить переносы в старшие разряды сразу куда следует, а не последовательно. Такое решение позволило создать универсальное арифметическое устройство, пригодное для производства всех выбранных операций.

Выбор запоминающего устройства на триггерных ячейках предопределил систему подачи кодов чисел. Выбрана последовательная система, так как при этом резко сокращается количество управляемых входных и выходных элементов для запоминающего устройства. При последовательной системе ввода кодов чисел на каждую ячейку запоминающего устройства необходимо иметь лишь один входной и один выходной управляемые блоки. При параллельном же вводе кодов чисел на каждую ячейку требуется количество управляемых входных и выходных блоков, равное количеству разрядов.

Параллельный ввод кодов чисел в то же время ускоряет операции сложения и вычитания. Однако значительное увеличение количества электронных ламп и цепей управления при запоминающем устройстве на триггерных ячейках не компенсируется получаемыми преимуществами.

Как указывалось раньше, для малой машины выбрана пониженная частота работы. Передача кодов чисел происходит с частотой 5000 импульсов в секунду. Полное время одного цикла, включающего прием двух чисел, производство операции с ними, передачу результата на запоминание и прием следующей команды, составляет 17,6 мс для всех операций, кроме деления, которое занимает от 17,6 мс до 20,8 мс.

Таким образом, скорость вычислений составляет около 3000 операций в минуту.

Подобные скорости работы, полученные при сравнительно пониженной частоте, несоизмеримы со скоростью ручного счета.

Ввод исходных данных в машину осуществляется с перфорационных карт или посредством набора кодов на штеккерном коммутаторе. Полученные результаты считываются специальным электромеханическим печатающим устройством или фиксируются на киноленте.

Контроль правильности проведенных вычислений осуществляется путем соответствующего программирования решаемых задач, никаких специальных устройств для этой цели не предусматривается. Для определения исправности работы отдельных элементов машины применяются специальные программные тесты. Кроме того, предусмотрено переключение на ручную или полуавтоматическую работу. Переключив машину на ручную работу, можно по сигнальным лампам, расположенным на пульте управления, проследить работу всех элементов машины и выявить неисправное место.

При полуавтоматической работе машина останавливается после каждого такта работы и, таким образом, позволяет быстро произвести опробование отдельных элементов.

Машина расположена в зале площадью 60 м<sup>2</sup>. Общее количество электронных ламп составляет около 3500 триодов и около 2500 диодов, в том числе в запоминающем устройстве 2500 триодов и 1500 диодов. Суммарная потребляемая мощность — около 25 кВт.

*Основные параметры малой электронной счетной машины:*

1. Система счета — двоичная с фиксированной запятой.
2. Количество разрядов — 16 и один на знак.
3. Вид запоминающего устройства — на триггерных ячейках с возможностью использования магнитного барабана.
4. Емкость запоминающего устройства — 31 для чисел и 63 для команд.

5. Емкость функционального устройства — 31 для чисел и 63 для команд.
6. Производимые операции: сложение, вычитание, умножение, деление, сдвиг, сравнение с учетом знака, сравнение по абсолютной величине, передача управления, передача чисел с магнитного барабана, сложение команд, останов.
7. Система команд — трехадресная.
8. Арифметическое устройство — одно, универсальное, параллельного действия, на триггерных ячейках.
9. Система ввода чисел — последовательная.
10. Скорость работы — около 3000 операций в минуту.
11. Ввод исходных данных — с перфорационных карт или посредством набора кодов на штеккерном коммутаторе.
12. Съём результатов — фотографирование или посредством электромеханического печатающего устройства.
13. Контроль — системой программирования.
14. Определение неисправностей — специальные тесты и перевод на ручную или полуавтоматическую работу.
15. Площадь помещения — 60 м<sup>2</sup>.
16. Количество электронных ламп: триодов около 3500, диодов 2500.
17. Потребляемая мощность — 25 кВт.

**2. Структурная схема и принципы работы.** Блок-схема машины представлена на рис. 2.1. На ней приведены следующие элементы.

ДИ — Датчик главных импульсов и импульсов смещения подает импульсы во все управляющие цепи машины. Частота импульсов 5 КГц. Главные импульсы и импульсы смещения сдвинуты один относительно другого на половину периода. Амплитуда импульсов 40 в. Продолжительность импульсов 10 мкс. Пауза между импульсами около 200 мкс.

МДИ — магнитный датчик главных импульсов и импульсов смещения предусмотрен для обеспечения работы машины совместно с магнитным запоминающим устройством. Параметры генерируемых импульсов те же, что и для блока ДИ.

ЦУ — блок центрального управления управляет всеми операциями в машине и определяет моменты времени, когда надо включить ту или иную цепь.

УК — блок управления командами возбуждается от блока центрального управления и посылает управляющие импульсы устройству управления командами.

БЗК — блок запоминания команд принимает код команды и, в зависимости от работы блока управления командами, посылает коды отдельных адресов команды в соответствующие устройства.

УКОп — блок управления коммутатором операций получает в соответствующий момент (определяемый работой ЦУ и УК) код операции с блока запоминания команд и передает его на коммутатор операций.

КОп — коммутатор операций получает код операции от блока управления коммутатором операций и возбуждает одну из своих выходных цепей, соответствующую заданной операции.

УОп — блок управления операциями определяет последовательность выполнения отдельных элементарных операций на арифметическом устройстве в соответствии с работой блока центрального управления.

АУ — арифметическое устройство принимает коды чисел по кодовой шине от запоминающего устройства, производит арифметические операции в соответствии с работой блока управления операциями и передает результат по кодовой шине в элементы запоминаний. Арифметическое устройство состоит из следующих блоков.

БЗАУ — блок запоминания арифметического устройства служит для приема кодов чисел от запоминающего устройства.



См — сумматор арифметического устройства производит все арифметические операции с кодами чисел.

ВЧ — блок вывода кодов чисел осуществляет передачу результатов в запоминающее устройство.

УЦК — блок управления центральным коммутатором получает в соответствующие моменты времени (определяемые работой ЦУ и УК) коды команд с адресов блока запоминания команд и передает их на центральный коммутатор.

ЦК — центральный коммутатор получает код соответствующего адреса от блока управления центральным коммутатором, возбуждает одну из своих выходных цепей и выбирает, таким образом, выходную или входную цепь ячейки запоминания, соответствующую заданному коду.

ЭЗЧ — электронное запоминающее устройство кодов чисел, в ячейках которого хранятся коды чисел. При получении соответствующего управляющего напряжения от центрального коммутатора эти коды чисел передаются на коммутационную шину или, наоборот, принимаются с коммутационной шины.

КК — коммутатор команд получает код номера команды с блока оперативного управления коммутатором команд, возбуждает одну из своих выходных цепей и выбирает, таким образом, входную или выходную цепь ячейки запоминания команд, соответствующую заданному коду номера команды.

УКК — блок управления коммутатора команд, соответствующий момент времени (определяемый работой ЦУ и УК), изменяет код номера команды на, «1» или принимает код номера команды от третьего адреса блока запоминания команд.

УМК — блок местного управления командами аналогичен блоку УКК и используется при местном управлении командами, а также при работе машины совместно с магнитным запоминающим устройством.

УККОп — блок оперативного управления коммутатором команд получает коды номеров команд от блоков УКК или УМК или непосредственно от третьего адреса БЗК и передает их на коммутатор команд. КК — Коммутатор команд получает код номера команды с блока оперативного управления коммутатором команд, возбуждает одну из своих выходных цепей и выбирает, таким образом, входную или выходную цепь ячейки запоминания команд, соответствующую заданному коду номера команды.

ЭЗК — электронное запоминающее устройство кодов команд, в ячейках которого хранятся коды команд. При получении соответствующего управляющего напряжения от коммутатора команд эти коды передаются на коммутационную шину или, наоборот, принимаются с этой шины.

ШЗЧ — штеккерное запоминающее устройство для кодов чисел. В этом блоке набираются штеккерами значения коэффициентов. Выборка требуемого коэффициента определяется центральным коммутатором.

БЗШЗЧ — блок запоминания штеккерного запоминающего устройства для чисел принимает коды коэффициентов от штеккерного запоминающего устройства и передает их на кодовую шину.

ШЗК — штеккерное запоминающее устройство для кодов команд. В этом блоке набираются штеккерами коды стандартных подпрограмм. Выборка требуемой команды определяется коммутатором команд.

БЗШЗК — блок запоминания штеккерного запоминающего устройства для команд. Принимает коды команд от штеккерного запоминающего устройства и передает их на кодовую шину.

УШЗ — блок управления штеккерными запоминающими устройствами. Управляет выдачей кодов из штеккерных запоминающих устройств на кодовую шину.

МБ — магнитное запоминающее устройство на барабане служит для хранения большого количества кодов чисел и команд. Эти коды могут передаваться в ячейки электронных запоминающих устройств или приниматься от них.

УКМЗ — блок управления коммутатором магнитной записи принимает код номера, дорожки от блока запоминания команд и передается на коммутатор магнитной записи.

КМЗ — коммутатор магнитной записи выбирает соответствующую дорожку на магнитном барабане.

БЗМЗ — блок запоминания магнитной записи принимает код номера числа на выбранной дорожке от блока запоминания команд.

УСп — устройство совпадения определяет момент выборки заданного числа на дорожке.

УЗпЧт — блок управления записью и чтением с магнитного барабана управляет записью или считыванием кодов и в нужный момент времени (определяемый устройством совпадения) передает код с магнитного барабана на кодovou шину или принимает код для записи на магнитный барабан.

Рассмотрим порядок работы машины при выполнении какой-либо арифметической операции, например, сложения. Код команды задан в блоке запоминания команд (БЗК). Код адреса операции (АО) в БЗК определяет ту операцию, которую следует произвести (сложение). Код первого адреса (А1) в БЗК указывает, из какого номера элемента запоминания следует взять код первого числа (первое слагаемое). Код второго адреса (А2) в БЗК дает номер элемента запоминания, из которого надо взять код второго числа (второе слагаемое). Код третьего адреса (А3) в БЗК определяет номер элемента запоминания, куда следует направить код результата (сумму). От блока центрального управления (ЦУ) через блок управления командами (УК) поступает импульс на АОКОп, передающий код операции с БЗК на блок управления коммутатором операции (УКОп). При этом возбуждается выходная цепь коммутатора операций (КОп), соответствующая производимой операции (сложению), и готовятся соответствующие цепи управления на блоках управления операциями (УОп). Затем от ЦУ через УК поступает следующий импульс на (А1ЦК), передающий код с первого адреса (А1) на блок управления центральным коммутатором (УЦК). При этом возбуждается выходная цепь центрального коммутатора (ЦК), соответствующая номеру элемента запоминания, в котором расположено первое число (первое слагаемое). Выходная цепь этого элемента запоминания открывается, и код первого числа (первое слагаемое) через кодovou шину (КШ) поступает на арифметическое устройство (АУ).

Следующий импульс от ЦУ через УК поступает на А2ЦК и код второго адреса БЗК (А2) передается на УЦК. При этом возбуждается выходная цепь ЦК, соответствующая номеру элемента запоминания, в котором расположено второе число (второе слагаемое). Выходная цепь этого элемента запоминания открывается, и код второго числа (второе слагаемое) через КШ поступает на АУ.

На арифметическом устройстве (АУ) производится заданная операция (складываются коды обоих чисел).

Следующий импульс от ЦУ через УК поступает на А3ЦК и код с третьего адреса БЗК (А3) передается на УЦК. При этом возбуждается выходная цепь ЦК, соответствующая номеру элемента запоминания, в который следует направить результат (сумму).

Входная цепь этого элемента открывается, и код результата (сумма) через КШ поступает с АУ на соответствующий элемент запоминающего устройства.

Следующий импульс от ЦУ через УК прибавляет «1» к коду номера команды в блоке управления коммутатором команд (УКК). Затем вновь полученный номер команды передается на блок оперативного управления коммутатором команд

(УККОп), возбуждается соответствующая выходная цепь коммутатора команд (КК) и с заданного элемента запоминания команд (ЭЗК) код новой команды через КШ поступает на БЗК.

Этим заканчивается цикл работы машины. Последующие циклы работы для арифметических операций производятся аналогично.

Операция сравнения управляет порядком следования команд. Нормально команды следуют одна за другой в порядке их номеров. Однако в некоторых случаях требуется изменить порядок поступления команд. Для этой цели служит операция сравнения. При этой операции порядок следования зависит от результата сравнения двух чисел. Если первое число больше второго числа, то команды следуют в порядке их номеров. Если же первое число меньше или равно второму числу, то следующей командой выполняется та, номер которой указан в третьем адресе команды сравнения.

Таким образом, при операции сравнения в коде команды даются: адрес операции — код операции сравнения; в первом адресе — код номера ЭЗЧ, где помещается первое сравниваемое число; во втором адресе — код номера ЭЗЧ, где помещается второе сравниваемое число; в третьем адресе — код номера команды, к которой следует перейти, если первое сравниваемое число меньше второго или равно ему.

Передача кодов первого и второго числа с ЭЗЧ на АУ производится так же, как и при выполнении арифметических операций. После производства операции сравнения на АУ, в отличие от арифметических операций, результат на ЭЗЧ не передается, а лишь принимается следующая команда. Номер этой команды зависит от результата сравнения. Импульс от ЦУ через УК или добавляет «1» к коду номера команд на УКК, или поступает на АЗУКК и передает код номера команды с АЗБЗК на УКК.

Операция передачи управления, как и операция сравнения, служит для изменения порядка чередования команд. При этой операции арифметических действий с числами не производится. Предусмотренная в машине операция передачи управления позволяет перейти с центрального управления командами (УКК) на местное управление командами (УМК). При такой передаче управления в третьем адресе кода команды задается номер команды, с которой следует начать работу на местном управлении командами. Этот код номера соответствующим импульсом от ЦУ передается с АЗБЗК на УМК и в дальнейшем управление машиной производится этим блоком, а не блоком УКК.

Обратная передача с местного управления командами на центральное возвращает управление работой на блок УКК. При этом работа начинается с того номера команды, на котором произошла передача с центрального управления командами на местное.

Наличие таких передач управления командами значительно облегчает программирование задач. Обычно основная программа осуществляется от блока центрального управления командами, а подпрограммы — от местного управления командами. Передача управления командами с центрального на местное обеспечивает переход с основной программы на требуемую подпрограмму. Обратная передача управления командами возвращает вычисления к основной программе после выполнения подпрограммы.

Кроме того, операция передачи управления позволяет осуществить переход приема команд с электронного запоминающего устройства на прием команд со штеккерного запоминающего устройства и обратно.

В машине предусмотрен обмен кодами между магнитным и электронным запоминающими устройствами.

Количество кодов, хранящихся на магнитном барабане, значительно превосходит номер числа, которое может быть установлено в одном адресе команды. Поэтому

операция магнитной записи задается двумя командами. Подготовительная команда магнитной записи (МЗа) задает номер дорожки на барабане и номер числа на дорожке, с которого следует начать обмен кодами. Коды этих номеров соответствующим импульсом ЦУ передаются соответственно на блоки УМКЗ и БЗМЗ. Коммутатор магнитной записи (КМЗ) выбирает заданную дорожку. Следующая команда магнитной записи (МЗб) задает характер работы — запись на магнитный барабан или считывание, а также номер числа на дорожке, на котором следует закончить обмен кодами, и номер ячейки электронного запоминающего устройства, с которой следует начать обмен кодами. После поступления этой команды код третьего адреса БЗК передается на УМК, затем останавливается ЦУ, после чего дается разрешение на работу устройства совпадения (УСп). Когда на барабане к магнитной головке подойдет требуемый номер числа, устройство совпадения даст первый импульс совпадения. Этот импульс совпадения вновь запустит ЦУ. Код с УМК передается на УЦК, и ЦК выберет соответствующую ячейку на ЭЗЧ, с которой нужно начать запись или чтение. Одновременно первый импульс совпадения откроет УЗпЧт и код с магнитного барабана будет передаваться в соответствующую ячейку ЭЗ или обратно.

После передачи первого числа соответствующий импульс ЦУ изменит на «1» код номера в УМК и передаст измененный код с УМК на УЦК. При этом откроется следующая по номеру ячейка ЭЗЧ, в которую поступит (или с которой должно быть передано) второе число. Такая передача будет происходить до тех пор, пока на магнитном барабане не получится номер числа, на котором следует закончить передачу. Для осуществления окончания магнитной записи код номера числа, на котором следует закончить магнитную запись, передается с БЗК на БЗМЗ. Возникновение второго импульса совпадения на УСп укажет момент окончания магнитной записи. Этот импульс прекращает операцию магнитной записи и машина приступает к исполнению следующей по номеру команды. Обмен кодами между магнитным барабаном и ЭЗК (для кодов команд) отличается от рассмотренного лишь тем, что передача кодов номеров ячеек ЭЗК производится с УМК на УККОп, а не на УЦК.

Для сокращения объема программ весьма целесообразно иметь возможность автоматически изменять номера в адресах команд по заданному закону. Для этой цели в машине предусмотрена операция сложения команд. В коде операции данной команды указывается, что необходимо произвести действие с кодом команды. Этот код соответствующим импульсом ЦУ передается на УКОп и коммутатор операций (КОп) подготовляет соответствующие цепи для выполнения сложения кодов команд. В первом адресе команды указывается номер ячейки запоминающего устройства, в которой хранится число, прибавляемое к коду команды. Соответствующим импульсом ЦУ код номера из первого адреса БЗК передается на УЦК, открывается цепь ЦК и требуемое число по кодовой шине поступает на арифметическое устройство. Номер команды, к которой следует прибавить число, указывается в третьем адресе. Соответствующим импульсом ЦУ код номера команды передается с третьего адреса БЗК на УККОп. Коммутатор команд (КК) выбирает соответствующую ячейку на ЭЗК и код изменяемой команды по КШ поступает на арифметическое устройство. На арифметическом устройстве происходит сложение кода команды с кодом числа. Следующий импульс ЦУ вновь открывает ячейку ЭЗК, из которой была взята команда, и измененный код команды направляется с арифметического устройства в эту ячейку.

**3. Методика производства операций.** Числа в двоичной системе счисления представляются на машине в виде кодов. Наличие сигнала означает цифру «1», отсутствие сигнала означает цифру «0».

Для операций с отрицательными числами можно воспользоваться следующим правилом: к отрицательному числу прибавляем и вычитаем единицу следующего

наивысшего разряда, от этого число не изменится. Из положительной единицы вычитаем отрицательное число, а отрицательную единицу оставляем перед числом, символически ставя над ней знак минус. Тогда отрицательное число будет характеризоваться положительной частью, представляющей дополнительное число к заданному, и отрицательной единицей. Например: дано число — 101010. Производя указанные операции, получим:

$$\begin{array}{r} + 1000000 \\ - 101010 \\ - 1000000 \\ \hline -1+010110 \end{array}$$

или символически:  $-101010 = \bar{1}.010110$ .

Результат не изменится, если будем прибавлять и вычитать по единице не следующего наивысшего разряда, а любого более высокого разряда, чем старший разряд заданного отрицательного числа, например: дано число — 101010. Производя указанные операции, получим:

$$\begin{array}{r} + 100000000 \\ - 101010 \\ - 100000000 \\ \hline -1+11010110 \end{array}$$

или символически:  $-101010 = \bar{1}.11010110$ .

Представляя отрицательные числа дополнительным кодом и характеризуя его знак кодом «1» перед числом, можно пользоваться общим правилом сложения чисел.

Действительно, код самого числа всегда представляет собой положительную величину и, следовательно, при сложении даст положительный результат. Если положительное число больше отрицательного, то возникающий перенос с последнего старшего разряда на разряд знака добавится к «1» и изменит код знака на «0». Если же отрицательное число больше положительного, то такого переноса не будет и код знака суммы останется «1». Таким образом, сложение чисел при представлении отрицательных чисел, дополнительным кодом дает правильный результат. В этом легко убедиться, рассмотрев формулу сложения:

$$-2^n + (2^n - A) + B.$$

Если  $B > A$ , то сумма двух последних членов будет больше  $2^n$ , и следовательно, возникнет перенос на разряд «n». Если же  $B < A$ , то сумма двух последних членов будет меньше  $2^n$  и переноса на разряд «n» не будет.

Для иллюстрации рассмотрим конкретные примеры:

1)  $101101 - 100010$ .

Представляя отрицательное число дополнительным кодом и кодом знака, получим:

$$\begin{array}{r} 0.101101 \\ 1.011110 \\ \hline 0.001011 \end{array}$$

(так как положительное число больше отрицательного, то код знака суммы положительный).

2)  $100010 - 101101$ .

Производя те же операции, получим:

$$\begin{array}{r} 0.100010 \\ 1.010011 \\ \hline 1.110101 \end{array}$$

(так как положительное число меньше отрицательного, то код знака суммы отрицательный, а сама сумма изображена дополнительным кодом).

Перевод из прямого кода в дополнительный производится сравнительно просто. Для этого необходимо в прямом коде заменить «1» на «0», а «0» на «1» во всех разрядах, за исключением последнего младшего разряда со значащей цифрой, в котором должен остаться код «1». Или иначе: заменить в прямом коде «1» на «0», а «0» на «1» во всех разрядах и добавить «1» к младшему разряду.

Последнее обстоятельство вносит некоторые неудобства в операции на машине (добавление «1» к младшему разряду). Значительно удобнее представлять отрицательные числа обратным кодом, а не дополнительным, и использовать циклический перенос. Обратный код отличается от дополнительного тем, что после замены в прямом коде «1» на «0» и «0» на «1» добавления «1» к младшему разряду не производится. Взамен этого вводится перенос с разряда знака на младший разряд. Таким образом, при представлении числа обратным кодом его значение меньше на «1» младшего разряда, чем при представлении его дополнительным кодом.

При сложении двух отрицательных чисел, представленных обратными кодами, обязательно возникает перенос из разряда знака. Этот перенос, прибавляясь к младшему разряду, компенсирует одну недостающую единицу в младшем разряде. Сумма будет представлена обратным кодом. Действительно,

$$\bar{1}(y - 1) + \bar{1}(z - 1) + 1(y - 1) = \bar{1}(y + z - 1).$$

При сложении двух чисел разных знаков, если сумма получается положительной, обязательно возникает перенос с разряда знака на младший разряд, который добавляет недостающую единицу к обратному коду отрицательного числа. Действительно,

$$\bar{0}y + \bar{1}(z - 1) + 1 = \bar{0}(\bar{0}y + \bar{1}z).$$

Если же сумма получается отрицательной, то переноса с разряда знака не возникает и сумма представляется обратным кодом.

Преобразование прямого кода в обратный код на машине осуществить значительно проще, чем перевод в дополнительный код, поэтому принято представлять отрицательные числа при сложении обратным кодом, а не дополнительным и характеризовать их кодом знака «1». Суммирующие устройства при этом должны иметь цепи циклического переноса с разряда знака на младший разряд.

Коды отрицательных чисел можно хранить в запоминающем устройстве в виде обратных кодов и их кода знака или же в виде прямых кодов и кода знака. Первое решение целесообразнее с точки зрения удобства вывода суммы с арифметического устройства на запоминающее устройство, так как при этом не требуется преобразования обратного кода в прямой в случае отрицательного значения суммы. Однако при этом возникают затруднения при производстве операций умножения и деления. Поэтому принято представлять числа в запоминающем устройстве всегда в виде их прямых кодов, а знак их характеризовать кодом знака (отрицательные числа имеют код знака «1», положительные числа имеют код знака «0»). Преобразование прямого кода в обратный, в случае прибавления отрицательного числа, производится непосредственно на арифметическом устройстве. Точно так же производится преобразование обратного кода суммы в прямой код (отрицательное значение суммы) при передаче ее с арифметического устройства на запоминание.

Операция вычитания при подобном представлении кодов чисел производится точно так же, как и операция сложения, необходимо лишь изменить код знака у вычитаемого на обратный.

При сложении двух чисел одного знака возможно увеличение количества разрядов значащих цифр на один. Так как машина имеет определенное количество разрядов, то при этом возможен выход числа из количества располагаемых разрядов. При фиксированной запятой, как это имеет место в данной машине, при выходе числа из

количества располагаемых разрядов машина должна автоматически остановиться. Для того чтобы можно было судить о выходе числа из располагаемых разрядов, на суммирующем устройстве предусмотрены две ячейки знака. Код знака подается одновременно на эти две ячейки. Различные коды в ячейках знака указывают на выход суммы из числа располагаемых разрядов. Можно также использовать другой показатель для определения выхода числа из количества располагаемых разрядов. При сложении двух положительных чисел из ячейки знака импульса переноса никогда не возникает. Наличие при этом импульса переноса из старшего разряда в ячейку знака указывает на то, что сумма вышла из располагаемого количества разрядов. При сложении двух отрицательных чисел из ячейки знака всегда возникает импульс переноса. Отсутствие при этом импульса переноса из старшего разряда в ячейку знака указывает на то, что сумма вышла из располагаемого количества разрядов. При сложении чисел разных знаков выход из располагаемого количества разрядов невозможен и импульс переноса из старшего разряда всегда совпадает с импульсом переноса из ячейки знака. Таким образом, одновременное наличие импульсов из старшего разряда и из ячейки знака указывает на то, что сумма не вышла из располагаемого количества разрядов. Наличие же лишь одного из этих импульсов переноса является показателем выхода суммы из располагаемого количества разрядов и может быть использовано для автоматического останова машины. В машине принят способ блокировки от выхода суммы из располагаемого количества разрядов, основанный на несовпадении импульсов переноса из ячейки старшего разряда и ячейки знака.

При умножении двух чисел коды их знаков складываются, т. е. если знаки обоих чисел одинаковы, то код знака произведения получается положительным; если же знаки сомножителей различны, то код знака произведения получается отрицательным.

Коды чисел перемножаются нормальным образом, т. е. числа представлены прямыми кодами. Операция умножения осуществляется путем последовательного сложения и сдвига частичного произведения. Для этой цели код множимого поступает на статический запоминающий блок арифметического устройства. Затем подается код множителя. Если текущий разряд множителя имеет код «1», то множимое поступает со статического блока запоминания на сумматор. Если же текущий разряд множителя имеет код «0», то множимое не поступает на сумматор. После прохождения каждого разряда множителя частичное произведение на сумматоре сдвигается на один разряд влево (множитель подается старшими разрядами вперед). После прохождения всех разрядов множителя, на сумматоре получается код произведения.

Разряд, с которого должно быть выведено произведение, зависит от выбранного положения запятой. Пусть возможное количество разрядов чисел будет  $n+1$ . Между разрядами  $r$  и  $r+1$  расположена запятая (разряды считаем справа налево). Запятая в произведении должна стоять между разрядами  $2r$  и  $2r+1$ . При передаче произведения его порядок должен быть нормализован, т. е. запятая должна стоять между разрядами  $r$  и  $r+1$ . Иными словами, последние  $r$  разрядов у произведения справа должны быть отброшены. Необходимое количество дополнительных разрядов слева будет равно  $r$  чтобы общее количество разрядов числа осталось равным  $n+1$ .

Таким образом, вывод кода произведения на запоминание следует производить с  $r$ -го дополнительного разряда слева. Если положение запятой выбрано перед старшим разрядом (все числа меньше единицы), то потребуется  $n+1$  дополнительных разрядов слева, что и предусмотрено в машине (шестнадцать дополнительных разрядов, в том числе два разряда знака).

При умножении двух чисел, меньших единицы, произведение всегда будет также меньше единицы и блокировки от выхода результата из числа располагаемых разрядов не требуется.

Полученное на машине произведение имеет  $2(n+1)$  разрядов. Из них в за-  
поминающее устройство могут быть выведены лишь первые  $n+1$  разрядов. Для  
уменьшения систематической ошибки предусмотрено округление произведения пу-  
тем добавления единицы к старшему отбрасываемому разряду.

При делении одного числа на другое их коды знаков складываются, т. е. если знаки  
делимого и делителя одинаковы, то знак частного получается положительным; если  
же знаки делимого и делителя различны, то знак частного получается отрица-  
тельным.

Для производства непосредственно деления необходимо предварительно норма-  
лизовать числа, т. е. установить числа таким образом, чтобы первые старшие знача-  
щие цифры делимого и делителя занимали одинаковые разряды. На машине удобнее  
всего сдвигать коды делимого и делителя влево до тех пор, пока их первые значащие  
цифры не займут основной старший разряд.

Операцию деления целесообразно производить путем последовательного вычита-  
ния или прибавления делителя и сдвига влево получающегося остатка. Нормализовав  
делимое и делитель, вычитаем делитель из делимого. Если остаток будет поло-  
жителен (делимое больше делителя), то частичное деление произведено правильно  
и в частном получаем единицу. Если же остаток будет отрицателен (делимое меньше  
делителя), то попытка частичного деления не удалась и в частном получаем нуль.  
Для получения следующей цифры частного сдвигаем полученный остаток влево на  
один разряд и вновь производим попытку частичного деления. Если остаток был  
положителен, то вычитаем из него делитель и знак нового остатка определяет, будет  
ли следующая цифра частного «1» или «0» (если остаток положителен, то «1», если  
же он отрицателен, то «0»). В случае если остаток был отрицательным, делитель  
не вычитается, а прибавляется. Новый остаток будет представлять действительную  
величину остатка, который получается, если из сдвинутого на один разряд делимого  
вычесть делитель. Действительно, если  $y$  делимое, а  $z$  делитель, то первый остаток  
будет

$$y - z.$$

Сдвигая его на один разряд влево, будем иметь

$$10(y - z).$$

Прибавляя к сдвинутому остатку делитель, получим

$$10(y - z) + z = 10y - z.$$

В начале деления, если после первого вычитания делителя остаток получился  
отрицательным, то следующий остаток обязательно будет положительным. Однако  
при последующем делении может оказаться, что при прибавлении делителя остаток  
все же окажется отрицательным, т. е.

$$10y - z < 0.$$

В этом случае надо остаток вновь сдвинуть на один разряд влево и опять приба-  
вить делитель, т. е.

$$10(10y - z) + z = 100y - z.$$

Операции продолжают до тех пор, пока остаток не будет положительным, после  
чего из сдвинутого остатка вычитается делитель.

Таким образом, для производства деления необходимо из остатка (в частном слу-  
чае делимого) вычитать или прибавлять делитель, после чего сдвигать влево на один  
разряд вновь полученный остаток и повторять операцию снова. Вычитание делителя  
производится в том случае, если остаток положителен. Если же он отрицателен,

то делитель прибавляется к остатку. Если после операции остаток положителен, то в частном получается единица; если же остаток отрицателен, то в частном получается нуль.

На машине делимое принимается на сумматор, а делитель на блок запоминания арифметического устройства. Затем делитель прибавляется прямым или обратным кодом к числу, находящемуся на сумматоре (при положительном знаке числа на сумматоре делитель передается обратным кодом, при отрицательном знаке на сумматоре делитель передается прямым кодом). Затем число на сумматоре сдвигается на один разряд влево. Код, выходящий с ячейки знака сумматора на дополнительные разряды, дает частное, представленное обратным кодом.

При фиксированной запятой после производства деления количество цифр частного должно быть строго определенным. Таким образом, число частичных делений зависит от места запятой, а также от того, на сколько разрядов необходимо было сдвинуть делимое и делитель при их нормализации. Пусть делимое было сдвинуто на  $p$  разрядов влево, а делитель на  $q$  разрядов. Всего имеется  $n + 1$  разрядов, а запятая выбрана между разрядами  $r$  и  $r + 1$  (считая справа). Тогда делимое, делитель и частное могут быть представлены следующим образом.

Делимое:

$$1 \cdot 2^{(n-r)-p} + x_1 2^{(n-r)-p-1} + \dots + x_{(n-r)-p} 2^0 + x_{(n-r)-p+1} 2^{-1} + \dots + x_{n-p} 2^{-r}.$$

Делитель:

$$1 \cdot 2^{(n-r)-q} + y_1 2^{(n-r)-q-1} + \dots + y_{(n-r)-q} 2^0 + y_{(n-r)-q+1} 2^{-1} + \dots + y_{n-q} 2^{-r}.$$

Частное:

$$\bar{z}_0 2^{q-p} + z_1 2^{q-p-1} + \dots + z_{q-p} 2^0 + z_{q-p+1} 2^{-1} + \dots + z_{q-p+r} 2^{-r},$$

где  $x, y, z$  могут иметь значения «1» или «0». В частном  $z_0$  может быть «1» (если после нормализации делимое больше делителя) или же, «0» (если после нормализации делимое меньше делителя). Если  $z_0 = 0$ , то обязательно  $z_1$  равно 1. Таким образом, количество цифр в частном будет:

$$r + (q - p) \quad (\text{если } z_0 = 0)$$

или

$$r + (q - p) + 1 \quad (\text{если } z_0 = 1)$$

( $r$  цифр после запятой и  $q - p$  или  $q - p + 1$  цифр до запятой). Количество попыток произвести операцию деления всегда будет:

$$r + (q - p) + 1.$$

Последняя цифра частного будет находиться в разряде знака сумматора; остальные цифры будут занимать дополнительные разряды сумматора. Так как после деления запятая должна стоять между дополнительными разрядами  $r$  и  $r + 1$ , то передача частного должна осуществляться с  $n$ -го дополнительного разряда. Как указывалось, частное получается обратным кодом и при передаче его на запоминание необходимо преобразовать его в прямой код.

При производстве деления возможно, что частное выйдет из располагаемого количества разрядов. В этом случае машина должна автоматически остановиться. Для того чтобы частное не вышло из располагаемого количества разрядов, необходимо чтобы количество полученных цифр частного было равно или меньше количества разрядов машины. Иными словами, должно быть соблюдено следующее неравенство:

$$q - p \leq n - r.$$

Этим условием можно воспользоваться для выполнения автоматического останова машины в случае, когда частное выходит из располагаемого количества разрядов. В этом случае  $q - p > n - r$ .

Можно делимое принимать на сумматор не прямым, а обратным кодом. Все предыдущие рассуждения при этом остаются в силе, только первой операцией после нормализации чисел будет не вычитание делителя, а прибавление делителя (при обратном коде значащей цифрой является код, «0»). Отрицательная величина остатка (код знака «1») будет означать, что предыдущий остаток был больше делителя и, следовательно, в частном должна быть цифра «1».

При сдвиге числа на сумматоре код, выходящий с ячейки знака сумматора на дополнительные разряды, дает частное, представленное прямым кодом.

В машине предусмотрена передача делимого на сумматор обратным кодом; при этом результат на сумматоре получается прямым кодом, что не требует преобразования обратного кода в прямой при выводе числа.

Операция сдвига, по существу, представляет умножение на  $2^k$ , где  $k$  может быть как положительно, так и отрицательно. Операция сдвига встречается довольно часто при решении практических задач. Например, при решении системы линейных уравнений необходимо все коэффициенты привести к такому порядку, чтобы старший коэффициент был порядка «1».

Для этой цели можно воспользоваться операцией сдвига. Кроме того, операция сдвига полезна также при производстве логических операций. Операция сдвига может быть осуществлена при помощи умножения или деления заданного числа на величину  $2^k$ , где  $k$  — количество разрядов, на которое нужно сдвинуть заданное число.

Так как при использовании операции умножения для сдвига числа не нужно производить округление произведения, в машине предусмотрена специальная операция «Умножение без округления».

Операция сравнения управляет порядком следования команд. Весьма часто при решении практических задач ход решения (порядок следования команд) зависит от значения той или иной величины, получающейся в процессе решения. Примером может служить вычисление процесса регулирования при наличии зоны нечувствительности. До тех пор, пока регулируемая величина не вышла из зоны нечувствительности, процесс протекает по одному закону, при выходе же ее из зоны нечувствительности закон течения процесса изменяется. Следовательно, в зависимости от значения регулируемой величины, должна быть выбрана та или другая программа вычислений.

Кроме того, операция сравнения широко применяется для осуществления циклического повторения отдельных частей программы, а также для определения окончаня расчета.

В машине предусмотрены две операции сравнения:

1. Сравнение двух чисел с учетом их знаков.
2. Сравнение двух чисел по их абсолютной величине.

Операция сравнения производится точно так же, как и операция вычитания, только результат не передается на запоминание, а по его знаку производится выбор порядка дальнейшего следования команд. Если первое число больше второго (код знака разности положителен — «0»), то поступает следующая по порядку команда. Если же первое число меньше или равно второму (код знака разности отрицателен — «1»), то поступает команда, номер которой указан в третьем адресе команды сравнения. Номера элементов запоминания, в которых хранятся первое и второе числа, задаются кодами в первом и втором адресах команды сравнения.

При сравнении двух чисел с учетом их знаков может получиться, что результат выйдет из числа располагаемых разрядов (в случае разных знаков чисел). Так как

разность максимально может выйти лишь на один разряд, то вторая ячейка знака даст всегда правильный знак разности и управление операцией сравнения следует производить от нее.

Операция передачи управления (ПУ) с центрального управления командами на местное и обратно предусмотрена в машине для облегчения программирования. Ее назначение и порядок работы были изложены в предыдущем разделе. Никаких специфических требований к методике эта операция не предъявляет.

Операция сложения команд предусмотрена в машине как самостоятельная операция, а не как обычное сложение двух чисел. Это вызвано, в первую очередь, тем, что количество разрядов кода команды превышает количество разрядов у кода числа. Код числа имеет 16 разрядов и 1 разряд для знака. Код команды имеет 16 разрядов для адресов и 4 разряда для кода операции. Арифметические действия требуются производить лишь с кодами адресов команды, с кодом же операций никаких действий не производится. Таким образом, количество разрядов кода числа и кодов адресов команды соответствует друг другу.

При операции сложения команд в первом адресе указывается номер числа, которое требуется прибавить к коду команды. Номер команды задается в третьем адресе. Это вызвано тем, что количество разрядов второго адреса недостаточно, чтобы выбрать любую команду. Отсылка измененного кода команды в запоминающее устройство производится также по номеру в третьем адресе, т. е. изменяемая команда, возвращается в прежнюю ячейку запоминающего устройства. Это ограничение не является существенным, так как в большинстве случаев требуется именно такой закон изменения кодов команд.

При сложении кода команды с каким-либо числом необходимо обеспечить неизменность кода операции, что выполняется следующим образом. При выдаче результата в запоминающее устройство открытие ячейки ЭЗК производится сначала на выдачу числа из ЭЗК. При этом код возвращается обратно в ту же ячейку. После четырех импульсов работа переключается на прием кода на ЭЗК и ячейка ЭЗК принимает лишь новый код, поступающий по КШ от АУ. Таким образом, на первой стадии происходит возвращение кода операции в ЭЗК, а на второй стадии — прием измененного кода адресов команды от арифметического устройства.

Обмен кодами с устройствами магнитной записи описан в предыдущем разделе и специальных требований к методике производства операций не предъявляет.

Останов машины может потребоваться после окончания вычислений заданной задачи или же возникнуть автоматически при выходе какого-либо результата вычислений из числа располагаемых разрядов. В последнем случае это дает указание, что программа вычислений задана неправильно и не учитывает имеющуюся емкость машины. Соответствующая сигнализация позволяет установить, на какой операции произошел автоматический останов машины и оператор должен решить, как следует изменить программу вычислений или значение исходных данных (введение масштаба).

#### **4. Примеры производства арифметических операций.**

*А. Сложение и вычитание.* Операции сложения и вычитания ничем не отличаются одна от другой, так как при вычитании меняется лишь знак у вычитаемого.

1. Два положительных числа

$$101011 + 001011$$

на сумматоре:

$$\begin{array}{r} 00.101011 \\ 00.001011 \\ \hline 00.110110 \end{array}$$

2. Два положительных числа с выходом суммы из располагаемого количества разрядов

$$101011 + 011111$$

на сумматоре:

$$\begin{array}{r} 00.101011 \\ 00.011111 \\ \hline 01.001010 \end{array}$$

Так как в обеих ячейках знака получились разные коды (наличие импульса переноса лишь от старшего разряда и отсутствие его от первой ячейки знака), то возникает автоматический останов машины.

3. Два отрицательных числа

$$(-101011) + (-001011),$$

на сумматоре:

$$\begin{array}{r} 11.010100 \text{ (обратный код первого числа)} \\ 11.110100 \text{ (обратный код второго числа)} \\ \hline 11.001000 \\ \xrightarrow{1} \text{ (единица циклического переноса)} \\ 11.001001 \text{ (или -110110)} \end{array}$$

4. Два отрицательных числа с выходом суммы из располагаемого количества разрядов

$$(-101011) + (-011111),$$

на сумматоре:

$$\begin{array}{r} 11.010100 \text{ (обратный код первого числа)} \\ 11.100000 \text{ (обратный код второго числа)} \\ \hline 10.110100 \\ \xrightarrow{1} \text{ (единица циклического переноса)} \\ 11.001001 \text{ (или -1001010)} \end{array}$$

Так как в обеих ячейках знака получились разные коды (наличие импульса переноса из ячейки знака и отсутствие его из ячейки старшего разряда), то возникает автоматический останов.

5. Положительное и отрицательное числа. Положительное число больше отрицательного

$$101011 + (-001011),$$

на сумматоре:

$$\begin{array}{r} 00.101011 \text{ (обратный код первого числа)} \\ 11.110100 \text{ (обратный код второго числа)} \\ \hline 00.011111 \\ \xrightarrow{1} \text{ (единица циклического переноса)} \\ 00.100000 \end{array}$$

6. Положительное и отрицательное числа. Положительное число меньше отрицательного

$$001011 + (-101011),$$





2. Деление двух чисел с выходом частного из располагаемых разрядов

$$,010110 : ,001100.$$

В этом случае  $p = 1$ ;  $q = 2$ ;  $r = 6$ ;  $n + 1 = 6$ . Условие отсутствия выхода из располагаемых разрядов не удовлетворяется.

Должно быть:

$$q - p \leq n - r.$$

Фактически получим:

$$q - p = 2 - 1 = 1, \quad n - r = 5 - 6 = -1.$$

Таким образом, операцию деления можно не производить и машина должна автоматически остановиться.

3. Операция деления при передаче делимого на сумматор обратным кодом (для примера 1)

БЗАУ	1 1 0 0 1 0	Делитель
См	0 0 0 0 0 1 0 1 0 0 1 1	Обратный код делимого
	0 1 1 0 0 1 0	1. Прямой код делителя
	0 0 0 0 0 0 0 0 0 1 1 0	
	0 0 0 0 0 0 0 0 1 1 0 0	Сдвиг
	1 0 0 1 1 0 1	2. Обратный код делителя
	0 0 0 0 0 1 0 1 1 0 0 1	
	0 0 0 0 1 0 1 1 0 0 1 1	Сдвиг
	0 1 1 0 0 1 0	3. Прямой код делителя
	0 0 0 0 1 1 1 0 0 1 0 1	
	0 0 0 1 1 1 0 0 1 0 1 1	Сдвиг
	0 1 1 0 0 1 0	4. Прямой код делителя
	0 0 0 1 1 1 1 1 1 1 0 1	
	0 0 1 1 1 1 1 1 1 0 1 1	Сдвиг
	0 1 1 0 0 1 0	5. Прямой код делителя
	0 0 1 1 1 0 1 0 1 1 1 0	
	0 1 1 1 0 1 0 1 1 1 0 0	Сдвиг
	1 0 0 1 1 0 1	6. Обратный код делителя
	0 1 1 1 0 0 1 0 1 0 1 0	
	Частное	Остаток
	прямым	отбрасывается
	кодом	

Частное получается прямым кодом и будет:

$$,011100$$

### 5. Принципиальная схема арифметического устройства.

*А. Общие принципы построения арифметического устройства (АУ).* Арифметическое устройство универсально и позволяет производить все арифметические и логические операции. При последовательном вводе кодов чисел можно было бы применить более простое суммирующее устройство последовательного сложения по разрядам двух кодов чисел. Однако необходимость производства других операций, как, например, умножение и, особенно, деление, потребовала бы значительного усложнения схемы, что привело бы к более громоздкому решению.

Разработанное для машины арифметическое устройство (АУ) основано на триггерных ячейках и разрешающих устройствах.

Принята последовательно-параллельная система работы арифметического устройства. Коды чисел принимаются на арифметический элемент последовательно разряд за разрядом. Суммирование же чисел производится путем одновременной параллельной подачи на сумматор кодов цифр отдельных разрядов. Подобное решение позволило унифицировать почти все операции, производимые на машине, в отношении необходимого времени для их выполнения. Ритмичная работа машины значительно упрощает устройства управления.

Такое решение можно было получить лишь при условии, что операция сложения укладывается во времени в интервал, не превышающий половины периода следования кодов отдельных разрядов. Для этой цели была разработана схема суммирующего блока, позволяющая передавать импульсы переноса, возникающие при сложении кодов цифр отдельных разрядов, непосредственно на нужные места, а не путем последовательного ряда переносов из разряда в разряд. Это значительно сократило время сложения и тем самым позволило создать универсальное арифметическое устройство (рис. 5.1).

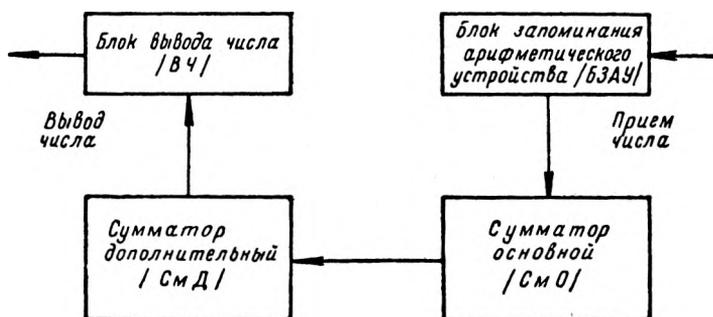


Рис. 5.1. Блок-схема арифметического устройства

Арифметическое устройство (АУ) состоит из следующих блоков.

1. Блок запоминания кодов чисел (БЗАУ) предназначен для приема кодов чисел из запоминающего устройства машины и последующей подачи по тому или иному закону на суммирующий блок (в зависимости от заданной операции).

2. Сумматор основной (СмО) предназначен для выполнения операций сложения кодов чисел и их сдвига. Комбинациями этих двух элементарных операций выполняются все арифметические и логические действия, а также передача результата на запоминающее устройство.

3. Дополнительные разряды сумматора (СмД) служат для приема частичных результатов при операциях умножения и деления, как это было показано в разделе 4.

4. Блок для вывода результата с арифметического устройства (ВЧ).

*Б. Блок запоминания арифметического устройства (БЗАУ).* Блок запоминания арифметического устройства основан на триггерных ячейках. Принципиальная схема триггерной ячейки блока запоминания представлена на рис. 5.2.

Проводящее состояние левой половины триггерной ячейки, анод которой обозначен «1», означает код «1» данного разряда. Проводящее состояние правой половины триггерной ячейки, анод которой обозначен «0», означает код «0» данного разряда.

На правую сетку поступает отрицательный импульс переноса от предыдущей ячейки блока запоминания. На левую сетку подаются регулярно следующие отрицательные импульсы смещения.

С правого анода через дифференцирующую емкость и линию задержки поступает импульс переноса на следующую ячейку блока запоминания.

Пусть левая половина триггерной ячейки находится в проводящем состоянии (код «1»). Тогда напряжение на правом аноде будет больше, чем на левом. При поступлении отрицательного импульса смещения на левую сетку триггер переключится

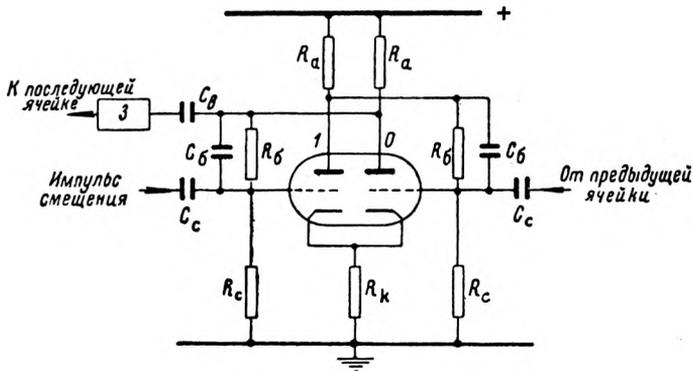


Рис. 5.2. Схема ячейки блока запоминания арифметического устройства

из одного положения в другое, левая половина будет непроводящей и напряжение на правом аноде резко уменьшится, а на левом возрастет. Резкое понижение напряжения правого анода вызывает отрицательный импульс переноса. Этот отрицательный импульс переноса поступает через некоторый промежуток времени, определяемый запаздыванием в линии задержки, на правую сетку следующей ячейки. Так как импульсы смещения подаются одновременно на все ячейки, то к моменту поступления импульса переноса ячейка будет находиться в положении кода «0», т. е. проводящей будет правая половина.

Пришедший на правую сетку отрицательный импульс переноса опять перекинет триггер в положение кода «1» (проводящая — левая половина). Напряжение на правом аноде резко возрастет и возникнет положительный импульс, который не окажет влияния на следующую ячейку (практически запирается диодом или твердым выпрямителем).

Если до поступления импульса смещения ячейка блока запоминания находилась в положении кода «0» (проводящая — правая половина), то этот импульс не вызовет переброса триггера, импульс переноса не будет и следующая ячейка останется в положении кода «0» (проводящая — правая половина).

Таким образом, код, находящийся в одной ячейке, после поступления импульса смещения перейдет в следующую ячейку.

Для четкой работы ячейки блока запоминания наличие линии задержки обязательно, так как в противном случае импульс переноса будет накладываться на импульс смещения и работа триггера будет неопределенна. Время запаздывания линии задержки должно быть достаточным, чтобы импульс смещения и переходный процесс в триггере закончились до поступления импульса переноса. Задержка импульса переноса осуществлена на разрешающем устройстве совпадения. На один вход разрешающего устройства подается импульс переноса размытой формы; на другой вход разрешающего устройства подаются сдвинутые импульсы смещения (СГИС), создаваемые специальным генератором. Эти импульсы отстают от импульсов смещения на требуемое время запаздывания импульса переноса. На выходе разрешающего устройства, при наличии импульса переноса, возникает сдвинутый импульс, который и переключает триггерную ячейку в другое положение.

В качестве разрешающего устройства совпадения для этой цели применена схема, изображенная на рис. 5.3.

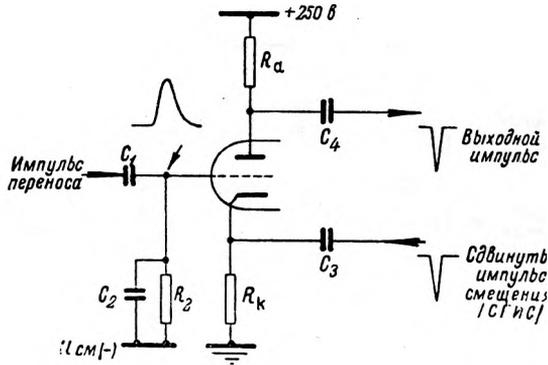


Рис. 5.3. Схема разрешающего устройства совпадения для блока запоминания

Нормально лампа заперта отрицательным потенциалом, поданным на сетку. Этот потенциал выбирается таким, что при подаче отрицательных сдвинутых импульсов смещения на катодное сопротивление потенциал сетки по отношению к катоду все же

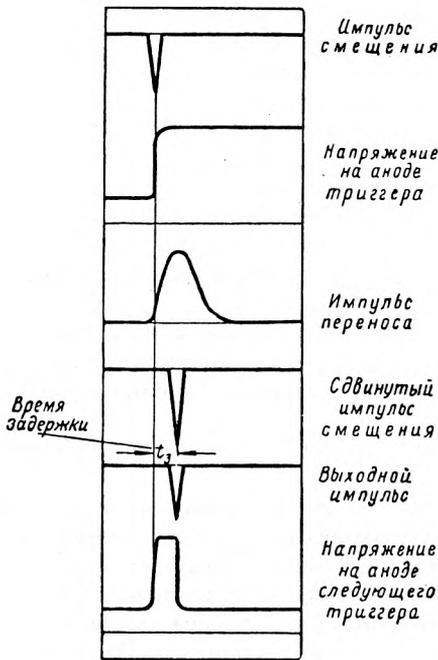


Рис. 5.4. Диаграмма работы одного ряда блока запоминания

остается отрицательным и лампа будет заперта (отрицательный потенциал сетки должен быть больше величины сдвинутых импульсов смещения на величину отсечки).

На сетку лампы подаются положительные импульсы переноса. Величина этих импульсов не должна открывать лампу при отсутствии сдвинутых импульсов смещения на катодном сопротивлении. При совпадении импульсов переноса и сдвинутых импульсов смещения потенциал сетки по отношению к катоду возрастает настолько, что лампа открывается, анодное напряжение резко уменьшается и на выходе разрешающего устройства возникает отрицательный импульс.

Емкость  $C_2$  служит для того, чтобы затянуть импульс переноса. Диаграмма протекания процесса показана на рис. 5.4.

Данное разрешающее устройство совпадения может быть выполнено на одной половине двойного триода. Следует лишь иметь в виду, что импульс переноса следует брать с левого анода триггерной ячейки для того, чтобы иметь положительный знак этого импульса. Источник сдвинутых импульсов смещения должен быть достаточно мощным, так как он работает на значительное количество параллельно присоединенных небольших катодных сопротивлений.

С анодов триггерных ячеек, после заполнения их кодом числа, напряжения должны поступать на сумматор. Так как необходимо иметь возможность передать число на сумматор как прямым, так и обратным кодом, то требуется вывод напряжения с обоих анодов. Действительно, если код триггерной ячейки «1», то левый анод имеет пониженное напряжение; при коде «0» левый анод имеет повышенное напряжение. Правый же анод имеет в этих случаях противоположный знак напряжения (относительно среднего) и, таким образом, его напряжение дает обратный код.

Передача кода числа с ячеек блока запоминания на сумматор производится через разрешающие устройства совпадения. Разрешающие устройства совпадения для этой цели выполнены на двойных триодах. Принципиальная схема такого разрешающего устройства совпадения дана на рис. 5.5.

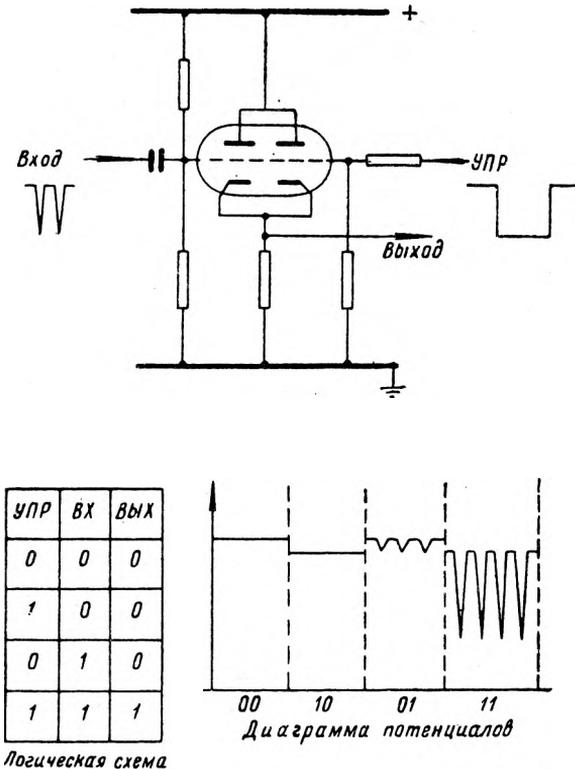


Рис. 5.5. Схема разрешающего устройства совпадения с катодным выходом

Нормально обе половины двойного триода открыты, и ток между обеими половинами распределяется примерно поровну (лампа находится в режиме катодного повторителя).

При уменьшении напряжения на одной из сеток соответствующая половина лампы закрывается и ток в ней уменьшается. Однако при этом возрастает ток во второй половине лампы, так как она продолжает работать в режиме катодного повторителя. При этом напряжение на катоде остается почти неизменным (немного уменьшается). При одновременном уменьшении напряжения на обеих сетках точно так же уменьшается и напряжение на катодном сопротивлении и получается резкое изменение напряжения выхода.

Один из входов разрешающего устройства совпадения включен через делитель на анодное напряжение триггера; на другой вход подается управляющий импульс. Следует иметь в виду, что при нулевом режиме (отсутствие сигналов на обоих входах) потенциалы сеток должны быть примерно одинаковыми, чтобы обе половины лампы были проводящими. Для этой цели сетка, на которую подается управляющий импульс, подключается через делитель к шине питания, а вторая сетка через делитель подключается к аноду триггера.

Для сигнализации положения триггерных ячеек блока запоминания на пульте управления предусмотрены неоновые лампы. Эти неоновые лампы подключаются к анодам триггерных ячеек через свои катодные повторители.

Ячейка для приема кода знака блока запоминания несколько отличается от остальных. Эта ячейка должна иметь возможность не только принимать коды, но и складывать их. Это требуется для таких операций, как умножение и деление, в которых знак произведения или частного равен сумме знаков сомножителей или делимого и делителя. Кроме того, при операции вычитания необходимо изменить знак вычитаемого на противоположный. Удобнее всего это сделать, установив в ячейке знака код «1» и прибавляя к этому коду код знака вычитаемого. Это эквивалентно изменению кода знака вычитаемого на противоположный ( $1 + 0 \rightarrow 1$ ;  $1 + 1 \rightarrow 0$ ). В соответствии с этим ячейка знака на блоке запоминания выполнена как счетная ячейка, т. е. код знака подается на обе сетки триггерной ячейки, которая работает как счетчик.

Перед приемом кода знака необходимо иметь возможность установить ячейку знака в положение «0» или в положение «1» (при вычитании). Для этой цели следует подавать управляющие импульсы в каждую сетку отдельно. Для операций умножения и деления требуется передача на запоминание кода знака произведения или частного, который получается на ячейке знака блока запоминания.

Передача кода знака с ячейки знака может быть произведена путем ее гашения и передачи образовавшегося импульса переноса по коммутационной шине на запоминающее устройство (при наличии в этой ячейке кода «1» импульс переноса получается, при коде «0» импульс переноса отсутствует). Для этой цели с ячейки знака блока запоминания предусмотрена выходная цепь.

Скелетная схема блока запоминания арифметического устройства представлена на рис. 5.6.

Блок запоминания арифметического устройства (БЗАУ) имеет 16 триггерных ячеек (1...16) соответственно 16 разрядам кода числа.

Одна из сеток каждой триггерной ячейки приключена к общей шине (СдвБЗАУ), на которую подаются, когда это необходимо, главные импульсы смещения (ГИС). Другая сетка подключена к выходу разрешающего устройства совпадения (СП — разрешающее устройство совпадения, переноса). На один вход этого устройства подается импульс переноса от предыдущей триггерной ячейки, а на другой вход — сдвинутые главные импульсы смещения (СГИС).

При подаче ГИС на шину СдвБЗАУ находящийся в триггерных ячейках код сдвигается при каждом импульсе на один разряд.

Первая триггерная ячейка принимает код числа, поступающий от запоминающего устройства по шине ПЧБЗАУ (прием числа на блок запоминания арифметического устройства).

При операции приема числа с запоминающего устройства на БЗАУ первым подается ГИС, который сдвигает имевшийся в БЗАУ код на один разряд и тем самым гасит первую триггерную ячейку, готовя ее для приема кода числа. Вслед за этим идет импульс кода по шине ПЧБЗАУ, который принимается на первую триггерную ячейку. Следующий ГИС сдвинет код из первой ячейки во вторую и т. д. Диаграмма приема числа приведена на рис. 5.7. После того, как поступит последний разряд кода

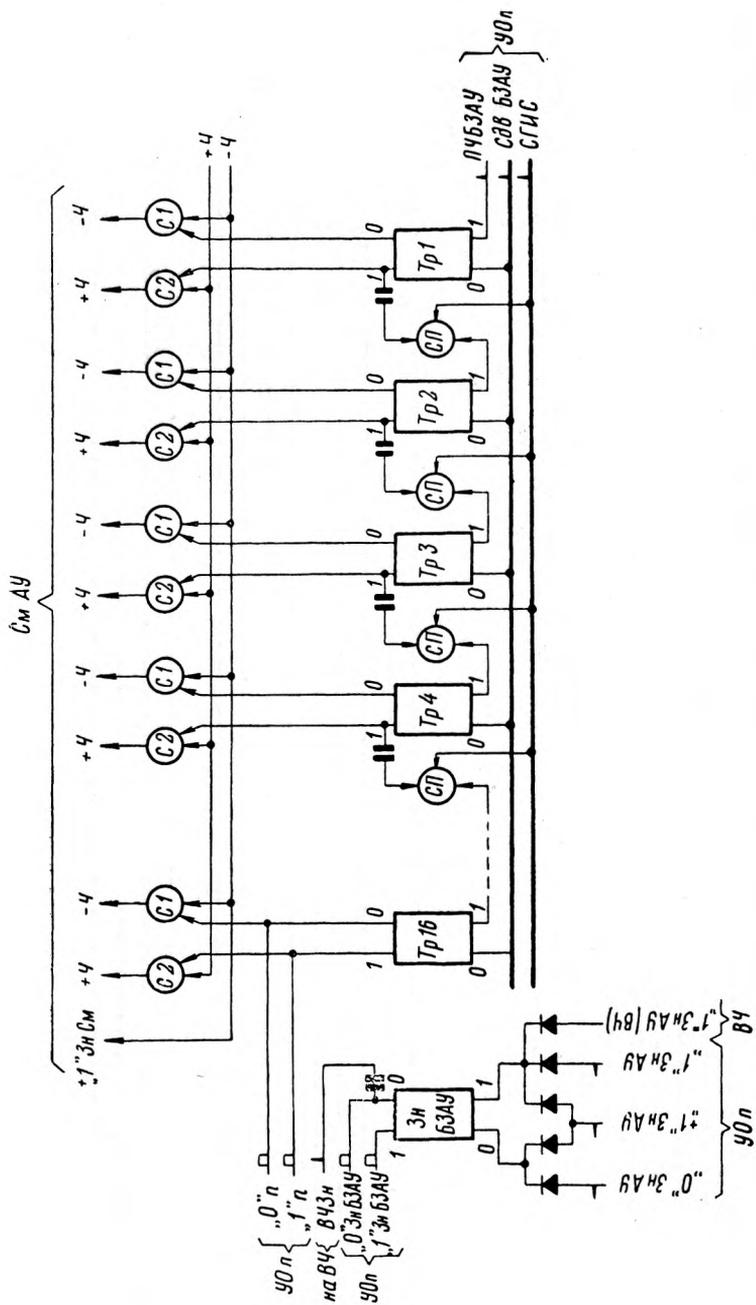


Рис. 5.6. Скелетная схема блока запоминания арифметического устройства

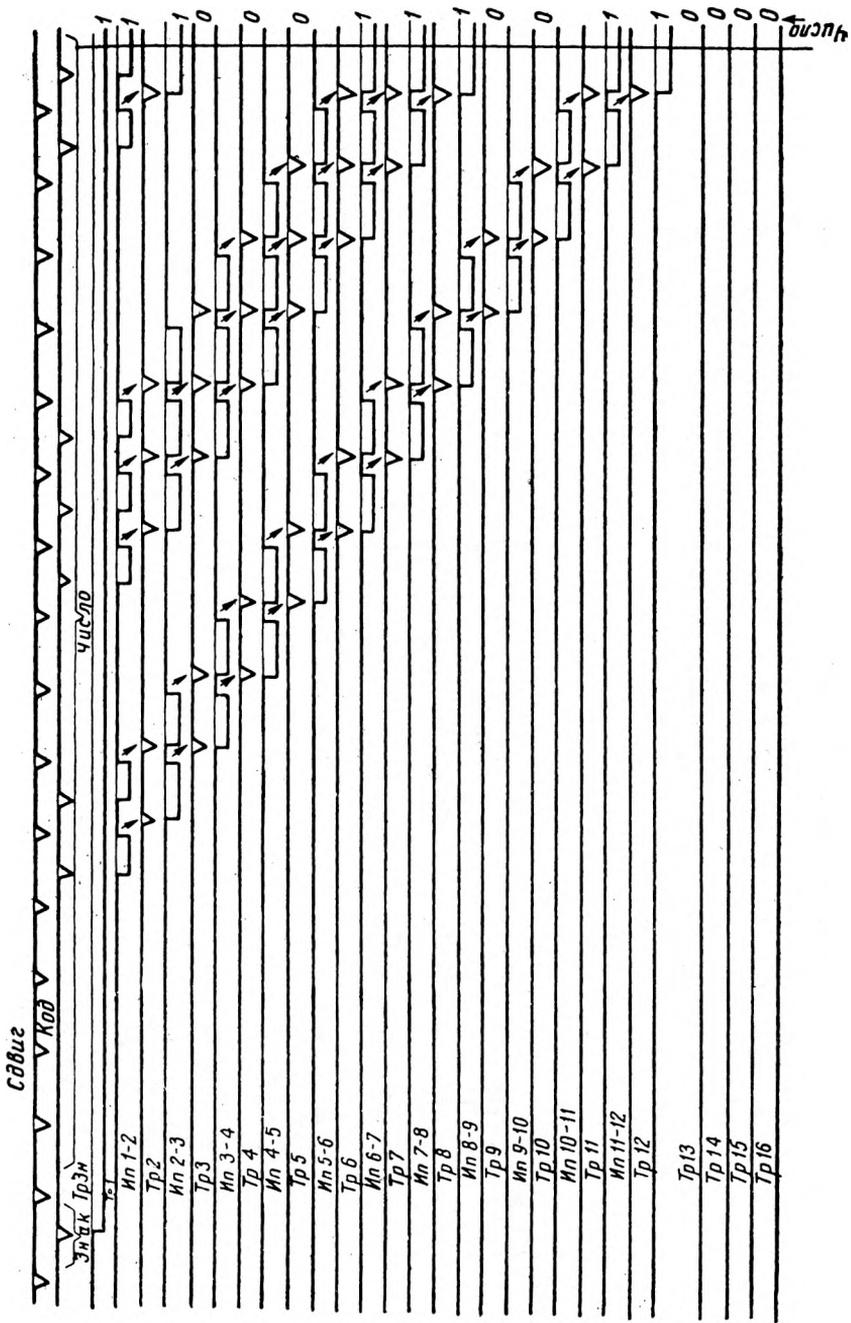


Рис. 5.7. Диаграмма приема числа

числа, т. е. после 16 ГИС, подача ГИС на шину ПЧБЗАУ прекращается и код остается запомненным в триггерных ячейках.

Ячейка знака блока запоминания арифметического устройства (ЗнБЗАУ), выполненная как счетная ячейка, имеет три входные цепи: «+1»ЗнАУ, включенную на обе сетки; «0»ЗнАУ и «1»ЗнАУ, включенные каждая на свою сетку.

При подаче управляющего импульса на «0»ЗнАУ ячейка знака устанавливается в положение кода «0», в независимости от ее первоначального положения. При подаче управляющего импульса на «1»ЗнАУ эта ячейка устанавливается в положение кода «1». Цепь «+1»ЗнАУ служит для приема кода знака числа и прибавляет к коду, имевшемуся в ячейке знака, код знака вновь принимаемого числа. Выходная цепь ячейки знака (ВЧЗн — выход числа знака) служит для вывода кода знака произведения или частного с арифметического устройства в запоминающее устройство. При передаче кода из ячейки знака, на последнюю подается гасящий импульс по шине «0»ЗнАУ, а импульс переноса поступает на шину ВЧЗн и идет в запоминающее устройство.

Операция приема числа на БЗАУ протекает в следующей последовательности:

1) предварительно устанавливается на «0» или «1» ячейка ЗнБЗАУ путем подачи управляющего импульса по цепи «0»ЗнАУ или «1»ЗнАУ (при приеме второго множителя или делителя данная операция отсутствует);

2) код знака числа поступает по шине «+1»ЗнАУ в ячейку знака и прибавляется к имеющемуся там коду;

3) поступают ГИС по шине СдвБЗАУ и код числа — по шине ПЧБЗАУ. При каждом ГИС имеющийся в триггерных ячейках код сдвигается на один разряд влево и освобождает первую триггерную ячейку для приема кода числа;

4) после приема последнего разряда кода подача ГИС прекращается и код числа остается запомненным в триггерных ячейках БЗАУ.

С БЗАУ число должно быть передано на сумматор (См) прямым или обратным кодом. Для этой цели имеются разрешающие устройства совпадения С«+Ч» — для передачи числа прямым кодом и С«—Ч» — для передачи числа обратным кодом. Одни входы этих устройств подключены к анодам триггеров, другие — к шинам «+Ч» и «—Ч».

Выходные цепи подаются на сумматор (СмАУ). При подаче импульса на шину, «+Ч» число с БЗАУ передается на сумматор прямым кодом. При подаче импульса на шину «—Ч» число с БЗАУ передается на См обратным кодом.

Управляющие импульсы поступают на блок БЗАУ от блока управления операциями (УОп).

Триггерные ячейки имеют на одном из своих анодов катодные повторители для питания сигнализационных цепей.

Для целей управления операциями от БЗАУ на блок управления операциями (УОп) передаются напряжения с анодов ячейки знака и с 16-й основной ячейки (цепи «0»ЗнБЗАУ; «1»ЗнБЗАУ; «0»п и «1»п). Код знака на БЗАУ необходим для операции сложения и вычитания и определяет, следует ли передавать число с БЗАУ на сумматор прямым или обратным кодом. Код ячейки старшего разряда служит для управления нормализацией делителя при производстве операции деления.

*В. Сумматор арифметического устройства (СмАУ).* Сумматор арифметического устройства выполнен на триггерных ячейках. Принципиальная схема триггерной ячейки дана на рис. 5.8.

Проводящее состояние левой половины триггерной ячейки означает код «1» данного разряда. Проводящее состояние правой половины триггерной ячейки означает код «0» данного разряда. Импульсы от БЗАУ поступают через диоды на обе сетки одновременно.

Предположим, что до подачи импульса от БЗАУ проводящей была левая половина триггерной ячейки (код «1») и, следовательно, потенциал левого анода меньше, чем

потенциал правого. Сетка левой половины триггера имеет более высокий потенциал, чем сетка правой половины. Соотношения сопротивлений  $R_b$  и  $R_c$  подбираются такими, чтобы более высокий потенциал сетки был примерно равен потенциалу

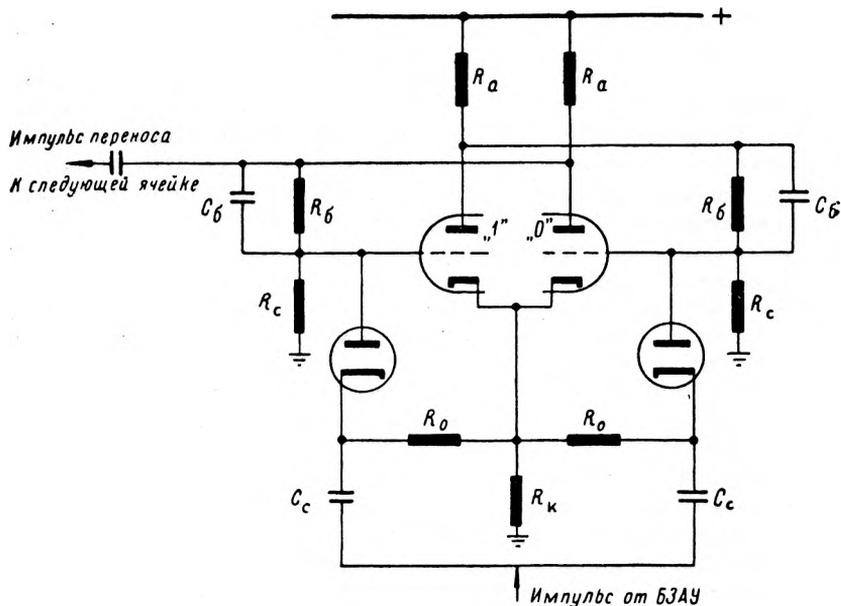


Рис. 5.8. Схема триггерной ячейки сумматора

катода. Тогда более низкий потенциал сетки будет меньше потенциала катода. При подаче отрицательного импульса через емкости  $C_c$  на оба диода, один из них будет пропускать импульс (диод, приключенный к сетке более высокого потенциала), а другой диод будет заперт отрицательным потенциалом сетки по отношению к катоду. В рассматриваемом случае импульс поступит через левый диод на сетку левой, проводящей половины триггера.

На правую сетку импульс поступать не будет. Отрицательный импульс, пришедший на сетку открытой половины лампы, вызовет переброску триггера, и проводящей станет его правая половина, т. е. образуется код «0». Напряжение на аноде правой половины резко уменьшится, и возникнет отрицательный импульс переноса к следующей ячейке. Подача следующего импульса от БЗАУ вновь перевернет триггерную ячейку из положения кода «0» в положение «1».

При этом напряжение на правом аноде возрастет, но импульс переноса в следующую ячейку не поступит (положительные импульсы не проходят через диоды триггерной ячейки).

Таким образом, если триггерная ячейка имела код «1», то при подаче импульса получается код «0» и возникает импульс переноса в следующую ячейку высшего разряда.

Если же триггерная ячейка имела код «0», то при подаче импульса получается код «1» и импульса переноса не возникает. Это полностью удовлетворяет условиям сложения по двоичной системе счисления.

Для того чтобы импульс переноса, поступающий в ячейку старшего разряда, не накладывался на импульс, поступающий в ту же ячейку от БЗАУ, необходимо ввести запаздывание в цепь импульса переноса. Обычное решение, применяемое для

сумматоров (рис. 5.9), дает существенное увеличение времени суммирования за счет наличия линий задержки в цепях импульсов переноса.

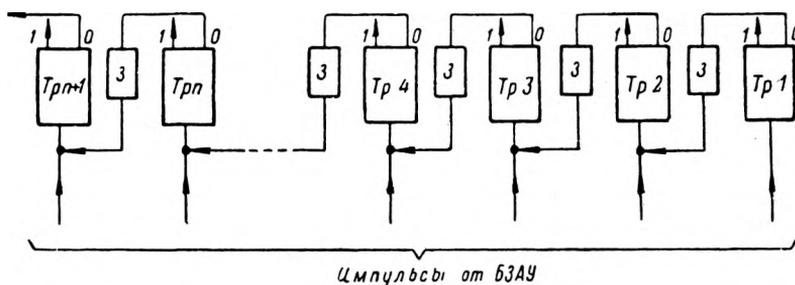


Рис. 5.9. Схема сумматора с последовательными переносами

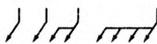
Действительно, пусть все триггерные ячейки находятся в положении кода «1» (проводящие левые половины триггеров) и к ячейке низшего разряда (ячейка 1) поступает импульс от БЗАУ. Этот импульс перевернет триггер 1 из положения кода «1» в положение кода «0». Возникший импульс переноса через время запаздывания  $t_3$  поступит на вторую ячейку и перевернет ее из положения кода «1» в положение кода «0». На третью ячейку импульс переноса поступит уже через время  $2t_3$  (считая от момента подачи основного импульса от БЗАУ); на четвертую ячейку через  $3t_3$  и т.д.; на последнюю  $n + 1$  ячейку импульс переноса поступит через время  $nt_3$ .

До окончания всех импульсов переноса нельзя подавать следующие импульсы от БЗАУ или производить выдачу результата на запоминание. Таким образом, время сложения значительно увеличивается.

Время сложения может быть существенно уменьшено, если импульсы переноса передавать не последовательно из разряда в разряд, а сразу непосредственно в надлежащие ячейки. В рассмотренном случае, например, нужно импульс переноса от первой ячейки подать одновременно во все остальные ячейки. Вторичные импульсы переноса, возникающие в последующих ячейках от прибавления к ним основного импульса переноса, должны быть устранены. Нетрудно вывести общие правила передачи импульсов переноса.

При сложении кодов двух чисел на сумматоре возникает код первоначальной суммы (до момента поступления импульсов переноса) и импульсы переноса. Импульсы переноса возникают в тех ячейках, в которых происходит сложение кодов «1» и «1». Следовательно, код первоначальной суммы данной ячейки обязательно будет «0». Поступающий от предыдущих ячеек импульс переноса может вызвать лишь переход кода рассматриваемой ячейки из положения «0» в положение «1», т. е. дальнейшего импульса переноса не будет. Таким образом, импульс переноса от предыдущих ячеек не может распространиться дальше той ячейки, в которой после получения первоначальной суммы образовался код «0». Наоборот, если после получения первоначальной суммы в какой-либо ячейке образовался код «1», то импульс переноса от предыдущих ячеек перевернет триггер рассматриваемой ячейки из положения «1» в положение «0», а следовательно, пойдет импульс переноса и на последующие ячейки. Иными словами, импульс переноса от предыдущих ячеек распространяется на те ячейки, в которых после первоначальной суммы образовался код «1». Импульс переноса поступает на своем пути во все ячейки, мимо которых он проходит, и вызывает соответствующее изменение их кодов, образуя, таким образом, окончательную сумму. Вторичные импульсы переноса, возникающие в отдельных ячейках после добавления импульса переноса, не должны уже вызывать переброс у триггеров.

Сказанное поясняется примером:

01011100101	Первое слагаемое
01010101011	Второе слагаемое
00001001110	Первоначальная сумма
	(до реализации импульсов переноса)
	Импульсы переноса
	Распространение импульсов переноса
10110010000	Окончательная сумма

Для схемного осуществления этих законов можно установить следующие условия:

- 1) основные импульсы переноса от триггерных ячеек, возникающие при первоначальном сложении кодов чисел, должны поступать в линию передачи импульсов лишь после того как триггеры займут свое новое положение, т. е. с некоторым запаздыванием;
- 2) импульсы переноса должны доходить лишь до той ячейки, в которой после образования первоначальной суммы будет код «0», и заходить во все попутные ячейки (имеющие код «1»), а также и в запирающую ячейку с кодом «0»;
- 3) вторичные импульсы переноса, возникающие в отдельных ячейках после прибавления к ним основных импульсов переноса, не должны поступать на линию передачи импульсов, для чего триггеры от импульсов переноса должны срабатывать с некоторым запаздыванием, чтобы за это время можно было бы запереть цепи передачи импульсов.

Принципиальная схема осуществления этих условий дана на рис. 5.10.

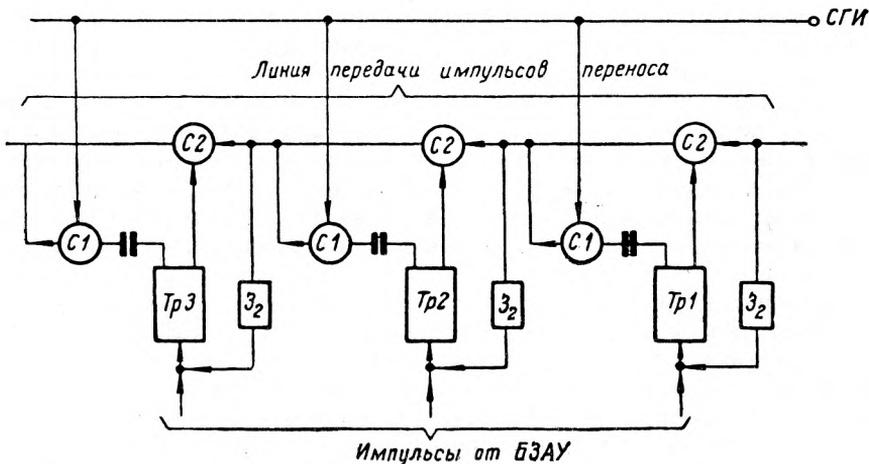


Рис. 5.10. Схема сумматора с линией передачи импульсов переноса

На шину СГИ поступают импульсы, сдвинутые относительно импульсов, поступающих от БЗАУ, на время запаздывания  $t_{31}$  (рис. 5.11). За это время триггеры должны занять свои новые положения после подачи на них импульсов от БЗАУ. Импульсы переноса поступают от триггерных ячеек на разрешающие устройства совпадения (С1).

На другой вход С1 подаются сдвинутые импульсы с шины СГИ. На выходе С1 получают импульсы переноса, сдвинутые на время запаздывания  $t_{31}$  (рис. 5.11). (Импульсы переноса возникают лишь на тех ячейках, в которых при подаче импульсов от БЗАУ произошло изменение кода с «1» на «0»). Эти сдвинутые импульсы переноса

поступают на «линию передачи импульсов переноса», вдоль которой расположены разрешающие устройства совпадения (С2) (рис. 5.10). Эти разрешающие устройства совпадения управляются напряжением с анодов триггеров. При наличии кода «1» на данной триггерной ячейке С2 пропускают импульс переноса дальше. При наличии кода «0» С2 заперты и импульсы переноса дальше не проходят. От «линии передачи импульсов переноса» через запаздывание  $Z_2$  ( $t_{32}$ ) импульсы переноса поступают на соответствующие триггерные ячейки.

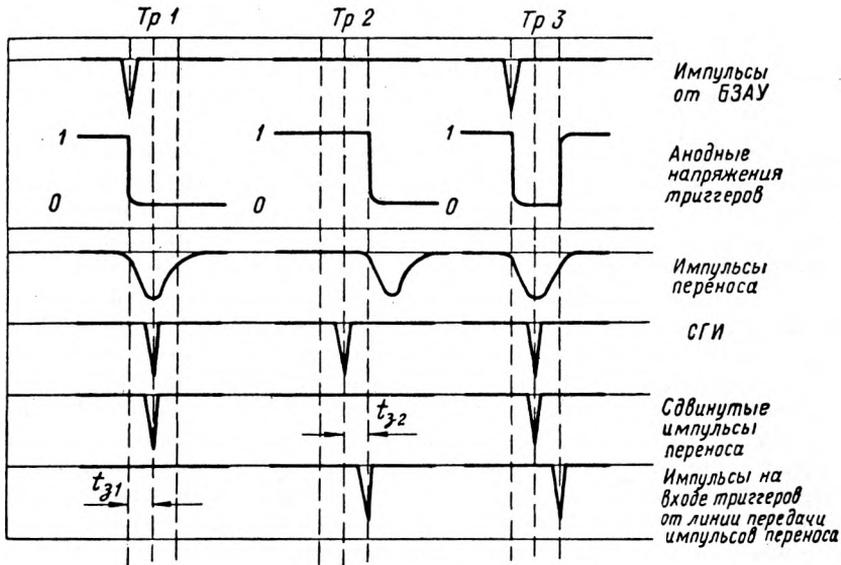


Рис. 5.11. График работы трех разрядов сумматора

Время задержки  $t_{32}$  выбирается таким, чтобы переброска триггеров от импульсов переноса происходила бы после того, как импульс СГИ окончится. В этом случае С1 будут заперты и вторичные импульсы переноса от триггерных ячеек (там где происходит изменение кода с «1» на «0») уже не поступят на «линию передачи импульсов переноса» и не смогут вызвать последующих перепадов триггеров.

На рис. 5.11 рассмотрен график работы для случая прибавления к коду на сумматоре 111 кода от БЗАУ 101. Первый триггер, получив импульс от БЗАУ, перейдет из положения кода «1» в положение кода «0» и даст импульс переноса на свое С1. Второй триггер импульса от БЗАУ не получает и останется в положении кода «1» (импульса переноса от него нет). Третий триггер от импульса с БЗАУ перейдет из положения кода «1» в положение кода «0» и даст импульс переноса на свое С1. На выходах С1 у первого и третьего триггеров получатся сдвинутые импульсы переноса, поступающие в «линию передачи импульсов переноса». К моменту поступления сдвинутых импульсов переноса (через  $t_{31}$ ) триггеры займут уже новые положения (Tr1 — код «0»; Tr2 — код «1»; Tr3 — код «0»). С2 у второго триггера будет открыто (код Tr2 — «1»), а у третьего триггера закрыто (код Tr3 — «0»). Сдвинутый импульс переноса от первого триггера по «линии передачи импульсов переноса» поступит на вторую и третью триггерные ячейки и через время задержки  $t_{32}$  вызовет их срабатывание: второй триггер изменит свой код с «1» на «0», а третий триггер — с «0» на «1». Вторичный импульс переноса от второго триггера не сможет пройти через свое С1, так как к этому времени СГИ уже закончился и С1 заперты. Основной

импульс переноса от третьего триггера поступает на «линию передачи импульсов, переноса» и идет на последующие триггерные ячейки.

Помимо операции сложения кодов чисел, сумматор должен обеспечивать также и операцию сдвига кода числа, так как все арифметические и логические действия осуществляются этими двумя элементарными операциями. Сдвиг числа влево производится точно так же, как и на блоке запоминания арифметического устройства, а именно: на одну из сеток всех триггерных ячеек подается импульс, устанавливающий все триггерные ячейки в положение кода «0». На тех триггерных ячейках, которые до поступления импульса находились в положении кода «1», возникают импульсы переноса. С2 всех триггерных ячеек будут закрыты, так как все триггеры находятся в положении кода «0» и, следовательно, возникшие импульсы переноса попадут в соседние ячейки. Таким образом, код на сумматоре сдвинется на один разряд влево.

При производстве арифметических и логических операций необходимо в определенные заданные моменты времени иметь возможность погасить число, находящееся на сумматоре, что производится путем установки всех триггерных ячеек сумматора в положение кода «0». Для этого необходимо подать отрицательный импульс на правые сетки всех триггерных ячеек. Импульсы переноса при этом должны быть заперты, т. е. сдвинутые главные импульсы на С1 не должны подаваться.

Таким образом, каждая ячейка сумматора должна иметь (см. рис. 5.10): триггерную ячейку, разрешающее устройство совпадения для передачи импульсов переноса влево (С1) и разрешающее устройство совпадения для передачи импульсов переноса вдоль «линии передачи импульсов переноса» (С2). К триггерным ячейкам подходят цепи: 1) от блока запоминания (цепи прямого и обратного кода), которые приключаются к обеим сеткам; 2) от импульсов переноса через задерживающее устройство, эти импульсы также поступают на обе сетки; 3) от импульсов сдвига кода, которые подаются на все правые сетки. На разрешающие устройства совпадения С1 подаются сдвинутые главные импульсы (СГИ). При наличии нескольких входных цепей они присоединяются через разделительные устройства для того, чтобы одна цепь не оказывала влияния на другую. Разделительными устройствами служат обычные выпрямители, пропускающие воздействующие импульсы лишь в одном направлении.

Наиболее характерный режим работы сумматора получается в том случае, когда ко всем ячейкам периодически прибавляется «1» (при отсутствии циклического переноса). При этом триггерные ячейки последовательно проходят все состояния и наиболее полно выясняется режим работы отдельных элементов. На рис. 5.12 показана диаграмма работы для четырех ячеек сумматора при таком режиме.

Первоначально все триггерные ячейки находятся в положении кода «0» (0000). Подача импульса на все ячейки переводит их в положение кода «1» (1111). Импульсов переноса при этом не получается. Следующий импульс (2) перебрасывает все триггерные ячейки в положение кода «0» (0000). При этом со всех ячеек возникают импульсы переноса. Так как после подачи импульса все ячейки находятся в положении кода «0», то импульсы переноса по «линии передачи» не передаются (все С2 заперты) и поступают лишь на соседние ячейки. В результате, вторая, третья и четвертая триггерные ячейки перейдут в положение кода «1» (первая триггерная ячейка останется в положении кода «0»), и код будет «1110». Следующий импульс первоначально установит триггерные ячейки в положении кода «0001». При этом возникнут импульсы переноса от второй, третьей и четвертой триггерных ячеек. Через «линию передачи» импульсы переноса не пройдут (С2-3 и С2-4 заперты) и поступят лишь на соседние ячейки (на третью и четвертую).

В результате код сумматора будет «1101». Следующий импульс установит первоначально триггерные ячейки в положение кода «0010». При этом возникнут импульсы переноса от первой, третьей и четвертой триггерных ячеек. Импульс переноса от

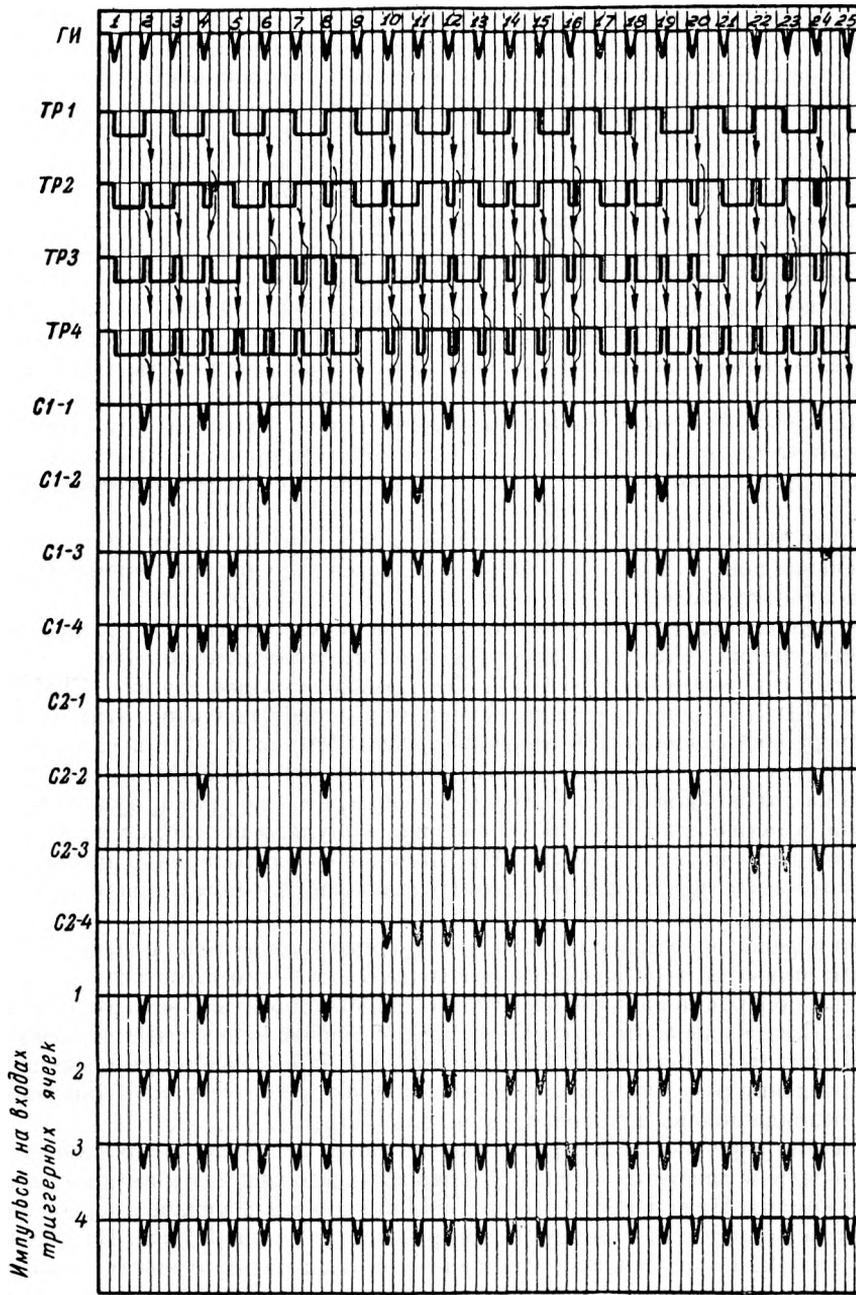


Рис. 5.12. Диаграмма работы четырех ячеек сумматора при периодическом прибавлении единицы на все разряды

первой триггерной ячейки пройдет по «линии передачи» до третьей ячейки и поступит во вторую и третью ячейки (вторая ячейка имеет код «1» и С2-2 открыты); импульсы переноса от третьей и четвертой ячеек поступят лишь в соседние. Таким образом, после поступления импульсов переноса код на сумматоре будет: «1100». Следующий импульс первоначально установит триггерные ячейки в положение «00Н». Импульсы переноса от третьей и четвертой ячеек поступят лишь на соседние ячейки и код будет «1011». При дальнейшем прибавлении импульсов код последовательно проходит следующие значения: 1010, 1001, 1000, 0111, 0110, 0101, 0100, 0011, 0010, 0001, 0000, после чего процесс начинается снова. Перебросы отдельных триггерных ячеек и возникающие в различных цепях импульсы переноса показаны на диаграмме.

Скелетная схема сумматора показана на рис. 5.13.

Сумматор имеет 16 основных ячеек (1-16) соответственно 16 разрядам кода числа. К каждой основной ячейке подходят цепи от соответствующих ячеек БЗАУ (прямой и обратный код), а также от шин: «Сдвиг сумматора» (СдвСм) и «Сдвинутые главные импульсы левые основные» (СГИЛОс). Назначение этих цепей и работа отдельных элементов были изложены выше. Следует лишь отметить, что в «Линии передачи импульсов переноса», после каждого С2 установлены усилители. Эти усилители стандартизируют импульсы переноса, устанавливая их амплитуду одинаковой, вне зависимости от того, через сколько С2 импульсы прошли. Запаздывание во входной цепи триггерной ячейки от импульсов переноса создается несимметричным триггером.

Две ячейки знака отличаются от основных лишь тем, что на их входы подается самостоятельная цепь +3нСм. По этой цепи подается импульс при приеме на сумматор отрицательного числа.

Ячейки дополнительных разрядов сумматора (в количестве 15) отличаются от основных тем, что на их входы не подается цепей от блока запоминания.

Сдвинутые главные импульсы (СГИ Лев.) развиты на две группы (СГИЛОс — основные и СГИЛД — дополнительные). Необходимость разделения этих цепей вызывается операцией деления. При операции деления (см. пп. 3 и 4) при сложении или вычитании кодов чисел, возникающий импульс переноса из ячейки знака не должен переходить на дальнейшие дополнительные ячейки; в то же время, при сдвиге кода при делении, а также при операции умножения, импульсы переноса с ячейки знака должны проходить на следующие ячейки. Наличие самостоятельных цепей, управляющих импульсами переноса, для основных и дополнительных разрядов позволяет осуществить такое управление.

Цепочка переносов на второй ячейке знака открыта лишь при операции умножения, так как лишь при этой операции необходимо иметь сумматор с  $2n$  разрядами. Для остальных операций наличие передачи по цепочке может вызвать неправильные результаты. Для обеспечения этого С2 на второй ячейке знака имеют третий вход, на который подается управляющий потенциал лишь при операции умножения (х).

Для округления результата при умножении на вход триггерной ячейки старшего основного разряда подана дополнительная цепь (Окр).

Циклическая передача импульса переноса берется от первой ячейки знака. Циклическая передача требуется лишь при операциях сложения, вычитания, деления и сложения команд. При операции умножения циклическая передача с первой ячейки знака вызывает ошибку, так как сумматор работает с  $2n$  разрядами. Во избежание этого в цепи циклической передачи установлено разрешающее устройство совпадения СЗ, на которое подается управляющий потенциал «+, —, :, СлК». Этот управляющий потенциал возникает при операциях, для которых требуется циклическая передача.

Импульс переноса от второй ячейки знака не должен поступать на следующие дополнительные разряды при нормализации чисел в процессе подготовки деления,

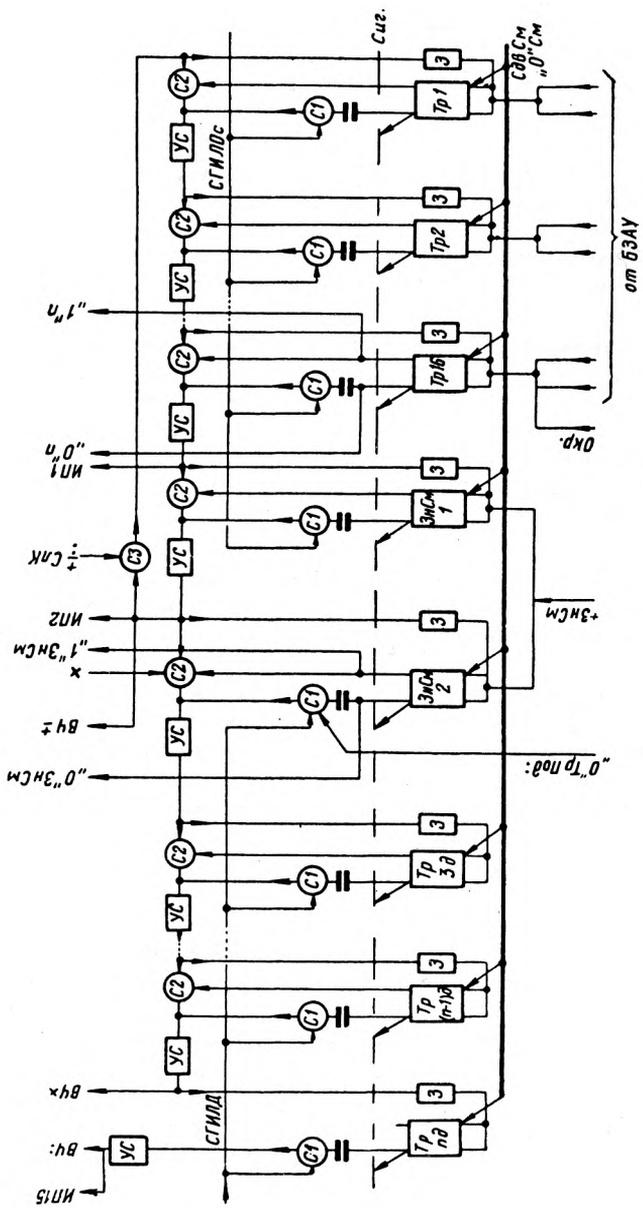


Рис. 5.13. Скелетная схема сумматора

так как при этом на сумматоре находится дополнительный код числа и при нормализации на дополнительные разряды не должны поступать коды единиц. Для этой цели на С1 второй ячейки знака подан управляющий потенциал «0»ТрПод. Этот управляющий потенциал исчезает при нормализации чисел и, следовательно, на это время С1 запираются и импульсы переноса от ячейки ЗнСм2 не будут проходить.

Вывод чисел при операциях сложения и вычитания осуществляется от импульса переноса с первой ячейки знака (цепь ВЧ±), при операции умножения — от импульса переноса с предпоследней дополнительной ячейки (цепь ВЧх) и при операции деления от импульса переноса с последней дополнительной ячейки (цепь ВЧ:).

Для управления операциями выведены анодные напряжения от триггерной ячейки старшего основного разряда («0»n и «1»n). Эти управляющие напряжения служат для управления нормализацией чисел при делении. Точно так же управляющие напряжения от анодных напряжений второй ячейки знака («0»ЗнСм и «1»ЗнСм) служат для управления операцией сравнения и деления.

Для целей блокировки при выходе результата из количества располагаемых разрядов при операциях сложения и вычитания от сумматора выведены импульсы переноса старшего основного разряда (ИП1) и первой ячейки знака (ИП2).

Для сигнализации от сумматора выведены анодные напряжения всех триггерных ячеек (цепи сигн.).

*Г. Устройство для вывода результата с арифметического устройства (ВЧ).* При операциях сложения и вычитания результат на сумматоре может получиться положительный и отрицательный. Код знака суммы или разности получается в ячейке знака сумматора (ЗнСм). При коде знака «1» число на См представляется обратным кодом. При передаче его на запоминание необходимо его знак передать с ячейки ЗнСм прямым кодом, а число с остальных ячеек сумматора взять обратным кодом (обратный код от обратного кода дает прямой код). В этом случае число в запоминающем устройстве будет представлено его кодом знака и прямым кодом числа.

При операции умножения код знака произведения получается в ячейке блока запоминания (ЗнБЗАУ). При передаче произведения на запоминание необходимо передать сначала код знака с ячейки ЗнБЗАУ, а затем прямой код с предпоследней дополнительной ячейки.

При операции деления, так же как и при операции умножения, код знака частного получается в ячейке ЗнБЗАУ. При передаче частного на запоминание передается код знака с ячейки ЗнБЗАУ, а затем код самого числа с последней дополнительной ячейки.

При операциях сравнения вывода на запоминание результата не требуется. При операции сдвига вывод результата такой же, как при операциях умножения и деления.

Блок-схема устройства для вывода результата с сумматора на запоминание (ВЧ) дана на рис. 5.14.

При операциях сложения и вычитания разрешающее устройство совпадения С1 подготовлено к открытию за счет наличия возбуждающего потенциала на шине ± (от блока управления операциями — УОп). Триггер обратного кода (ТрОК1) находится в исходном положении за счет предыдущего импульса по цепи И4 (от блока центрального управления — ЦУ). В этом положении ТрОК1 разрешает открытие С3 и запирает С4. При передаче на запоминание кода знака управляющее напряжение по цепи ЗЗнА3 (запоминание знака третьего адреса) от блока ЦУ открывает С2. Одновременно подается импульс на сдвиг кода в сумматоре влево. Импульс переноса с ячейки ЗнСм по цепи ВЧ± проходит через С1 и С2, поступает на кодovou шину (КШ) и передается по ней в запоминающее устройство. Одновременно этот импульс поступает на ТрОК1. Если в ячейке знака сумматора (ЗнСм) находился код «0», то

при сдвиге числа на сумматоре влево импульса переноса с ячейки ЗнСм не будет и ТрОК останется в своем начальном состоянии.

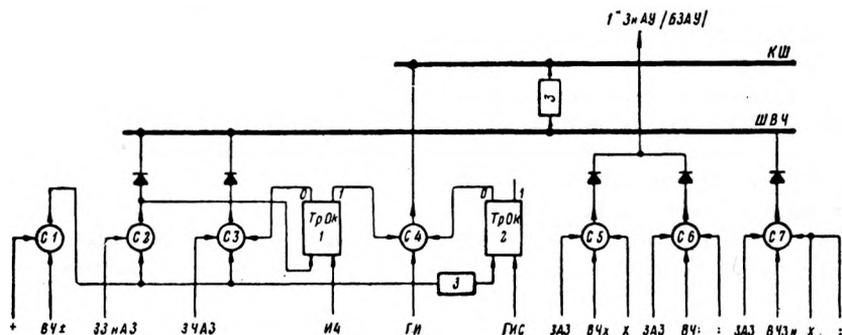


Рис. 5.14. Схема устройства для вывода результата

Если же в ячейке ЗнСм находился код «1», то при сдвиге числа на См влево по цепи ВЧ± пойдет импульс переноса, который перевернет ТрОК1. После передачи на запоминание кода знака с ячейки ЗнСм цепь ЗЗнаЗ лишается управляющего напряжения, а управляющее напряжение получается в цепи ЗЧАЗ (запоминание числа третьего адреса). При этом С2 закрывается и разрешается открытие С3. Будет ли открыто С3 или С4 зависит от положения ТрОК1. Если ТрОК1 находится в исходном положении (т. е. код знака был «0»), то открыто С3 и по цепи ВЧ± через С3 на КШ будет передаваться прямой код с сумматора). Если же ТрОК1 находится в перевернутом состоянии (т. е. код знака был «1»), то открыто С4. По цепи ВЧ± импульсы кода поступают на ТрОК2. При наличии импульса кода, ТрОК2 переходит в положение «1» и С4 закрываются, т. е. импульс ГИ, поданный на С4, не поступает на КШ. Следующий импульс ГИС установит ТрОК2 в положение «0». Если следующий импульс кода отсутствует, то ТрОК2 останется в положении «0» и импульс ГИ поступит на КШ. Таким образом, при наличии импульса кода, на КШ импульс не будет поступать, при отсутствии же импульса кода, на КШ будет поступать импульс, т. е. выдача числа производится обратным кодом.

При выводе на запоминание произведения, управляющее напряжение на шине «х» (от блока УОп) разрешает открытие С5 и С7. При возникновении управляющего напряжения в цепи ЗАЗ (запоминание третьего адреса от ЦУ), С5 и С7 открываются. С5 соединяет цепь импульсов переноса от предпоследней дополнительной ячейки (цепь ВЧх) с входной цепью ячейки знака на БЗАУ (цепь «1»ЗнаУ), а С7 приключает выходную цепь ячейки знака БЗАУ (цепь ВЧЗн) к шине ШВЧ. Таким образом, ячейки сумматора соединяются последовательно с ячейкой ЗнБЗАУ. Подавая на сумматор и ячейку ЗнБЗАУ импульсы, сдвигающие код влево, получим передачу произведения и его знака с арифметического устройства на запоминающее устройство через кодовую шину (КШ).

При выводе на запоминание частного, управляющее напряжение в цепи «<>» (от блока УОп) разрешает открытие С6 и С7. При возникновении управляющего напряжения в цепи ЗАЗ (запоминание третьего адреса от ЦУ) С6 и С7 открываются, соединяя цепь импульсов переноса с последней дополнительной ячейки (ВЧ:) с входной цепью ячейки знака на БЗАУ (цепь «1»ЗнаУ). С7 приключает выходную цепь ячейки знака БЗАУ (цепь ВЧЗн) к шине ШВЧ. Таким образом, получается аналогичное соединение, как и при выводе на запоминание произведения. Передача

на запоминание производится точно так же, подачей импульсов, смещающих код на сумматоре и в ячейке ЗнБЗАУ.

## **6. Программы производства операций на арифметическом устройстве (рис. 5.6; 5.13; 5.14).**

### *А. Сложение.*

Операция сложения разбивается на следующие этапы:

Прием кода первого числа на БЗАУ.

Передача кода первого числа с БЗАУ на См прямым или обратным кодом в зависимости от кода знака в ячейке ЗнБЗАУ.

Прием кода второго числа на БЗАУ.

Передача кода второго числа с БЗАУ на См прямым или обратным кодом в зависимости от кода знака в ячейке ЗнБЗАУ и суммирование кодов обоих чисел, на сумматоре.

Передача суммы с См на запоминающее устройство.

Для этих целей необходимо произвести следующие элементарные операции:

1. Установка См на «0» и ЗнБЗАУ на «0» (импульс в цепи «0» См и «0» ЗнАУ).  
2. Прием кода знака первого числа в ячейку ЗнБЗАУ (код знака поступает по цепи «+1»ЗнАУ).

3. Прием кода первого числа на БЗАУ (код числа поступает по цепи ПЧБЗАУ, одновременно подаются ГИС по шине СдвБЗАУ).

4. Передача числа с БЗАУ на См прямым кодом (импульсы в цепи +4), если ячейка ЗнБЗАУ имеет код «0» (управляющее напряжение в цепи «0»ЗнБЗАУ) или обратным кодом (импульс в цепи «—Ч») и «+1» ЗнСм, если ячейка ЗнБЗАУ имеет код «1» (управляющее напряжение в цепи «1»ЗнБЗАУ). Одновременно, для обеспечения переносов, подается импульс СГИЛОс.

5. Установка на «0» ячейки ЗнБЗАУ (импульс в цепи «0» ЗнАУ).

6. Прием кода знака второго числа в ячейку ЗнБЗАУ (код знака поступает по цепи «+1» ЗнАУ).

7. Прием кода второго числа на БЗАУ (код числа поступает по цепи ПЧБЗАУ, одновременно подаются ГИС по шине СдвБЗАУ).

8. Передача с БЗАУ на См прямым кодом (импульс в цепи «+Ч»), если ячейка ЗнБЗАУ имеет код «0» (управляющее напряжение в цепи «0» ЗнБЗАУ) или обратным кодом (импульс в цепи « — Ч» и «+1» ЗнСм), если ячейка ЗнБЗАУ имеет код «1» (управляющее напряжение в цепи «1» ЗнБЗАУ). Одновременно подается импульс СГИЛОс для обеспечения переносов, возникающих при сложении кодов.

9. Передача суммы в запоминающее устройство. Подаются ГИС на шину СдвСм, одновременно подаются СГИЛОс.

Код знака и числа через блок ВЧ (см. п. 5, Г) передаются с См на шину КШ.

### *Б. Вычитание.*

Операции при вычитании остаются теми же, что и при сложении, за исключением операции 5.

5. Установка в «1» ячейки ЗнБЗАУ (импульс в цепи «1»ЗнАУ).

### *В. Умножение.*

Операция умножения разбивается на следующие этапы. Прием кода первого числа на БЗАУ (точно так же, как и для операции сложения).

Прием кода второго числа на цепь «+Ч» и производство умножения.

Округление полученного результата.

Передача произведения с См на запоминающее устройство.

Элементарные операции при умножении будут:

1. Установка См на «0» и ЗнБЗАУ на «0» (импульс в цепи «0» См и «0» ЗнАУ).

2. Прием кода знака первого числа в ячейку ЗнБЗАУ (код знака поступает по цепи «+1»ЗнАУ).

3. Прием кода первого числа на БЗАУ (код числа поступает по цепи ПЧБЗАУ, одновременно подаются ГИС по шине СдвБЗАУ).

Примечание. Операции 1-3 те же, что и для сложения.

4. Отсутствует.

5. Отсутствует.

6. Прием кода знака второго числа в ячейку ЗнБЗАУ (код знака поступает по цепи «+»ЗнАУ и складывается с имевшимся там кодом).

7. Прием кода второго числа на шину «+Ч» и одновременно подача ГИС на шину СдвСм. При наличии импульса в цепи +4, а также при каждом ГИС одновременно подаются импульсы СГИЛОс и СГИЛД для обеспечения прохождения импульсов переноса. Операция 7 начинается с импульса ГИС и оканчивается возможным последним импульсом кода второго числа.

8. Подается импульс на цепь Окр.

9. Передача произведения в запоминающее устройство. Подаются ГИС на шин<sup>^</sup> СдвСм, одновременно подаются СГИЛОс и СГИЛД. Код знака и числа через блок ВЧ (см. п. 5, Г) передается с АУ на шину КШ.

*Г. Деление.*

Операция деления разбивается на следующие этапы:

Прием кода первого числа на БЗАУ (точно так же, как и для операции сложения).

Передача кода первого числа с БЗАУ на См обратным кодом.

Прием кода второго числа на БЗАУ.

Нормализация кодов на БЗАУ и на См (сдвиг кодов влево до тех пор, пока в старших разрядах не будут значащие цифры).

Производство деления.

Передача частного с См на запоминающее устройство.

Элементарные операции при делении будут:

1. Установка См на «0» и ЗнБЗАУ на «0» (импульс в цепи «0» См и «0» ЗнАУ).

2. Прием кода знака первого числа в ячейку ЗнБЗАУ (код знака поступает по цепи «+1» ЗнАУ).

3. Прием кода первого числа на БЗАУ (код числа поступает по цепи ПЧБЗАУ, одновременно подаются импульсы ГИС по шине СдвБЗАУ).

4. Передача числа с БЗАУ на См обратным кодом (импульс в цепях —Ч и «+1»ЗнСм).

5. Отсутствует.

6. Прием кода знака второго числа в ячейку ЗнБЗАУ (код знака поступает по цепи «+1»ЗнАУ и складывается с кодом знака первого числа).

7. Прием кода второго числа на БЗАУ (код числа поступает по цепи ПЧБЗАУ, одновременно подаются ГИС по шине СдвБЗАУ).

8. Коды чисел на БЗАУ и См сдвигаются влево (подаются импульсы ГИС на шины СдвБЗАУ и СдвСм, одновременно также подаются СГИЛОс для обеспечения переноса на См), сдвиг продолжается до тех пор, пока в старшем разряде БЗАУ не окажется код «1» (наличие управляющего напряжения в цепи «1»пБЗАУ), а в старшем разряде сумматора не будет кода «0» (управляющее напряжение в цепи «0»пСм). Разность в сдвигах на БЗАУ и См запоминается в специальном счетчике.

9. Производится операция деления, для чего к коду на См прибавляется прямой или обратный код с БЗАУ.

После каждого прибавления кода с БЗАУ на См, вновь полученный код на См сдвигается на один разряд влево. Обратный код прибавляется (импульс в цепи —Ч и «<<-Ы»ЗнСм) в тех случаях, когда ячейка Зн2См имеет код «0». Если же ячейка Зн2См имеет код «1», то прибавляется прямой код (импульс в цепи +4). При прибавлении

прямого или обратного кода с БЗАУ на См, одновременно на См подаются СГИЛОс для обеспечения переносов на основном сумматоре (СГИЛД подавать нельзя, так как это искажает результаты). При сдвиге числа на См подаются ГИС по цепи СдвСм, а также одновременно СГИЛОс и СГИЛД для обеспечения сдвига как на основных, так и на дополнительных разрядах. Операция деления начинается с прибавления кода и заканчивается также прибавлением кода. Количество элементарных операций деления определяется специальным счетчиком и должно быть равно:

$$r + (q - p) + 1,$$

где  $r$  — место положения запятой, а  $(q - p)$  — разность сдвигов кодов на БЗАЭ и См (см. п. 3).

10. Передача частного с См на запоминающее устройство. Подаются ГИС на шину СдвСм, одновременно подаются СГИЛОс и СГИЛД. Код знака и числа через блок ВЧ; (см. п. 5, Г) передается с АУ на шину КШ.

#### *Д. Сдвиг числа.*

Операция сдвига осуществляется при помощи умножения или деления заданного числа на величину  $2^k$ , где  $k$  — количество разрядов, на которое нужно сдвинуть число. Если для сдвига используется умножение, то элементарная операция 8 отсутствует.

#### *Е. Сравнение с учетом знаков.*

Операция сравнения чисел с учетом их знаков ничем не отличается от операции вычитания, за исключением того, что результат не передается в запоминающее устройство, а воздействует на порядок дальнейшего чередования команд. Элементарные операции 1-8 — те же, что и для вычитания.

9. Если код знака на См будет «0», то идет следующая по номеру команда (управляющее напряжение в цепи «0»ЗнСм). Если код знака на См будет «1» (первое число равно или меньше второго), то номер следующей команды указан в третьем адресе команды сравнения (управляющее напряжение в цепи «1»ЗнСм).

#### *Ж. Сравнение по абсолютной величине.*

Операция сравнения двух чисел по их абсолютной величине производится так же, как и сравнение двух чисел с учетом их знаков. Отличие заключается лишь в том, что коды чисел передаются на См без учета их знаков. Соответственно элементарные операции будут:

1. Установка См на «0» и ЗнБЗАУ на «0» (импульс в цепи «0»См и «0»ЗнАУ).

2. Прием кода знака первого числа в ячейку ЗнБЗАУ (код знака поступает по цепи «+1»ЗнАУ). Операция может отсутствовать и введена для однотипности.

3. Прием кода первого числа на БЗАУ (код числа поступает по цепи ПЧБЗАУ, одновременно подаются ГИС по шине СдвБЗАУ).

4. Передача числа с БЗАУ на См прямым кодом (импульс в цепи +4). Одновременно подается импульс СГИЛОс для обеспечения переносов.

5. Отсутствует.

6. Прием кода знака второго числа в ячейку ЗнБЗАУ (код знака поступает по цепи «+»ЗнАУ). Операция может отсутствовать и введена для однотипности.

7. Прием кода второго числа на БЗАУ (код числа поступает по цепи ПЧБЗАУ, одновременно подаются ГИС по цепи СдвБЗАУ).

8. Передача числа с БЗАУ на См обратным кодом (импульс в цепях —Ч и «+1»ЗнСм, одновременно подается импульс СГИЛОс для обеспечения переносов).

9. То же что и при сравнении с учетом знака.

#### *З. Сложение команд.*

Сложение команд отличается от обычного сложения чисел лишь элементарной операцией 8.

8. Передача числа с БЗАУ на СМ прямым кодом (импульс в цепи +4). Одновременно подается импульс СГИЛОС для обеспечения переносов при сложении кодов.

*И. Остальные операции.*

В остальных операциях арифметическое устройство не участвует и выполнение их будет рассмотрено ниже.

7. **Электронное запоминающее устройство (ЭЗ).** Запоминающее устройство выполнено на триггерных ячейках.

Для кодов чисел каждый элемент запоминающего устройства имеет 17 ячеек (16 ячеек для кода числа и одна ячейка для кода знака). Всего в машине предусмотрен 31 запоминающий элемент для кодов чисел. Для кодов команд элемент запоминающего устройства имеет 20 ячеек (4 ячейки для кода операции, 5 ячеек для первого адреса, 5 ячеек для второго адреса и 6 ячеек для третьего адреса). Всего в машине предусмотрено 63 запоминающих элемента для кодов команд.

Блок-схема элемента запоминающего устройства дана на рис. 7.1. Импульсы' сдвига (ГИС) поступают на одну из сеток каждой триггерной ячейки. Импульс переноса от триггерной ячейки поступает на колебательный контур, состоящий из двух взаимно связанных индуктивностей и емкостей (рис. 7.2).

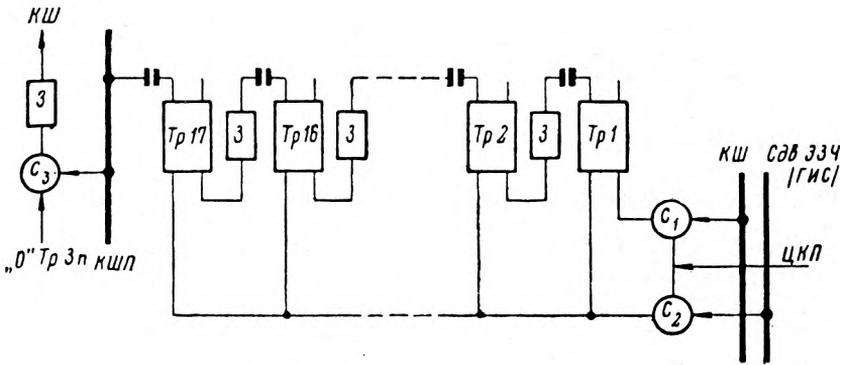


Рис. 7.1. Схема элемента электронного запоминающего устройства

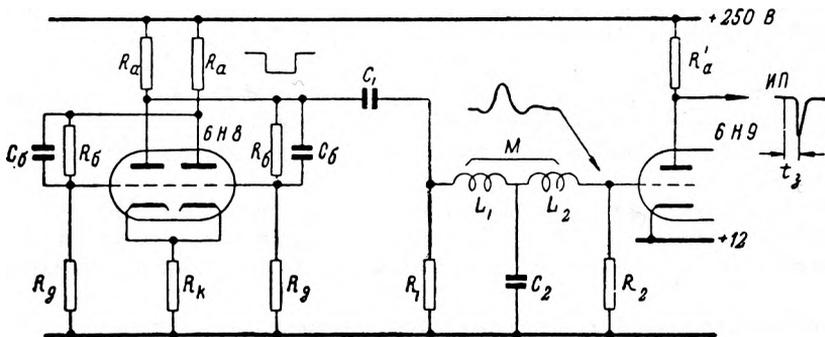


Рис. 7.2. Схема образования задержки импульсов переноса

Колебательный процесс, возбуждаемый изменением анодного напряжения триггера, вызывает появление на сетке усилителя положительного импульса, сдвинутого

относительно начала переходного процесса на величину задержки ( $t_3$ ). Параметры колебательного контура выбраны таким образом, что обеспечивается достаточная задержка для надежного срабатывания триггера от импульса переноса. Выход усилителя приключен к сетке последующего триггера. При подаче импульсов сдвига (ГИС) каждый импульс сдвигает код, находящийся в триггерных ячейках, на один разряд. Код, находящийся в элементах запоминающего устройства (ЭЗ или ЭЗК), при выдаче его во внешнюю цепь (на кодovou шину КШ) должен остаться неизменным также и на ЭЗ (или ЭЗК). С другой стороны, при приеме кода на ЭЗ или ЭЗК, имевшийся в нем код должен быть заменен новым. Это обеспечивается схемой управления ЭЗ, изображенной на рис. 7.1 и 7.3.

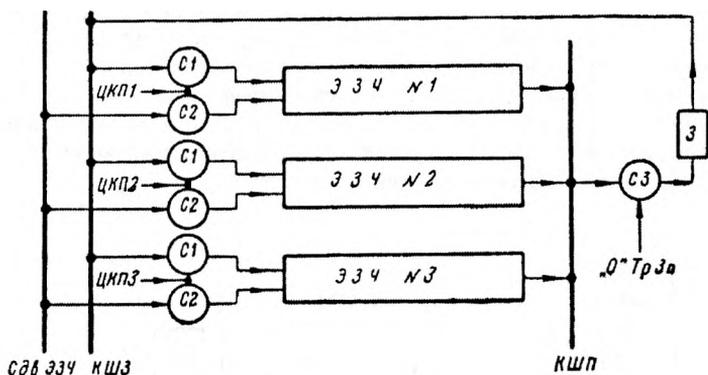


Рис. 7.3. Схема управления электронными запоминающими устройствами

При передаче кода с ЭЗ возбуждается цепь ЦКП от центрального коммутатора. При этом открываются разрешающие устройства совпадения С1 и С2. Главные импульсы сдвига (ГИС) через С2 поступают на ЭЗ и вызывают сдвиг кода (каждый импульс сдвигает код в ЭЗ на один разряд). Выходной импульс кода с ЭЗ через кодovou шину передачи (КШП) и открытое С3 (С3 открыто, так как при взятии числа имеется управляющий потенциал на цепи «0»ТрЗп), а также через задерживающее устройство (3) поступает на кодovou шину КШ. По КШ импульс идет во внешнюю сеть (например, на БЗАУ), а также через С1 возвращается на первую ячейку ЭЗ, которая к этому времени имеет код «0». Через 17 импульсов (для ЭЗК — 20 импульсов), соответственно количеству ячеек в ЭЗ, управляющее напряжение с цепи ЦКП снимается, импульсы сдвига на ЭЗ не поступают, код, который находится в ЭЗ, полностью возвратится в него и, кроме того поступит во внешнюю сеть. Величина задержки 3 должна быть достаточной, чтобы импульс кода прошел после того, как триггерные ячейки ЭЗ и других элементов машины установятся в своем новом состоянии после подачи импульса сдвига (ГИС). Величина задержки принята равной примерно половине времени между двумя импульсами ГИС (т. е. импульсы кода примерно совпадают с Ги). Устройство задержки осуществлено в виде несимметричного триггера и сделано общим для группы ЭЗ, находящейся на одной панели (рис. 7.3).

При запоминании кода на ЭЗ снимается управляющее напряжение «0»ТрЗп на С3. Управляющий потенциал ЦКП открывает С1 и С2. Импульсы сдвига (ГИС) через С2 поступают на ЭЗ и сдвигают находящийся в нем код влево, освобождая первые ячейки. Код числа приходит по шине КШ и через С1 принимается первой ячейкой ЭЗ. Первым приходит импульс сдвига (ГИС), который сдвигает имевшийся в ЭЗ код на один разряд и тем самым гасит первую ячейку, готовя ее для приема

кода. Вслед за импульсом сдвига идет импульс кода (передача кода с АУ производится импульсами, совпадающими приблизительно с ГИ), который принимается на первую ячейку. Следующий ГИС сдвигает код из первой ячейки во вторую и т. д. Через 17 импульсов (для ЭЗК через 20 импульсов) соответственно количеству ячеек в ЭЗ, управляющее напряжение в цепи ЦКП снимается, импульсы сдвига на ЭЗ не поступают, и новый код будет запомнен в ЭЗ. При сдвиге кода на ЭЗ выходные импульсы во внешнюю сеть не поступают, так как СЗ закрыто.

Схема управления для элементов запоминания команд (ЭЗК) ничем не отличается от схемы управления ЭЗ и поэтому здесь не приводится.

Элементы запоминающего устройства выполнены на лампах 6Н8. Конструктивно каждые две ячейки расположены на самостоятельном каркасе. Каждый элемент запоминающего устройства собирается из ряда таких блоков. Подобное решение обеспечивает быструю замену одного из блоков в случае появления в нем какой-либо неисправности.

**8. Штеккерное запоминающее устройство (ШЗУ).** Значительная часть исходных данных, вводимых в машину, не изменяется на протяжении данного расчета. Построение программ вычислений предусматривает наличие как неизменных, так и изменяющихся (оперативных) чисел и команд.

В машине можно одновременно использовать в расчетах те и другие виды кодов. Для хранения неизменяющихся кодов чисел и команд имеется специальное штеккерное запоминающее устройство. Штеккерное запоминающее устройство (рис. 8.1) состоит из горизонтальных и вертикальных шин. Соединение между собой горизонтальных и вертикальных шин осуществляется штеккерами через диоды. Набором штеккеров в горизонтальном ряду осуществляется установка требуемого кода числа или команды. Количество горизонтальных рядов определяет емкость штеккерного запоминающего устройства. Количество вертикальных рядов соответствует количеству разрядов кода.

Выдача кода со штеккерного запоминающего устройства осуществляется путем подачи импульса на соответствующую горизонтальную шину. В тех местах, где вставлены штеккеры, импульс с горизонтальной шины переходит на вертикальные шины. Наличие диодов препятствует ложному прохождению этих импульсов с вертикальных шин на другие шины. Выборка требуемой горизонтальной шины производится центральным коммутатором в соответствии с кодом номера заданного числа на блоке запоминания команд. Управляющее напряжение с центрального коммутатора через емкость поступает на горизонтальную шину и образует на ней требуемый импульс.

Импульсы с вертикальных шин поступают на блок запоминания штеккерного устройства (БЗШЗЧ) через разрешающие устройства совпадения СЧ. Разрешающие устройства совпадения СЧ пропускают коды с ШЗЧ на БЗШЗЧ лишь в тех случаях, когда задано взятие числа из этого запоминающего устройства (наличие импульса в цепи ПЧШЗЧ).

Принятый на БЗШЗЧ код затем передается на кодовую шину КШ. Блок БЗШЗЧ состоит из триггерных ячеек. На одну сетку всех ячеек подаются импульсы сдвига. На другую сетку поступает импульс переноса точно так же, как это осуществляется в электронных запоминающих устройствах. Кроме того, на эти же сетки подаются импульсы с вертикальных шин. Таким образом, этот блок преобразует поступление кода из параллельного в последовательный.

Штеккерное запоминающее устройство выполнено для 31 числа и 63 команд.

Управление штеккерным запоминающим устройством осуществляется при помощи блока УШЗУ, схема которого дана на рис. 8.2. Коммутатор для штеккерного запоминания команд (ШЗК), кроме вертикальных шин, соответствующих разрядам

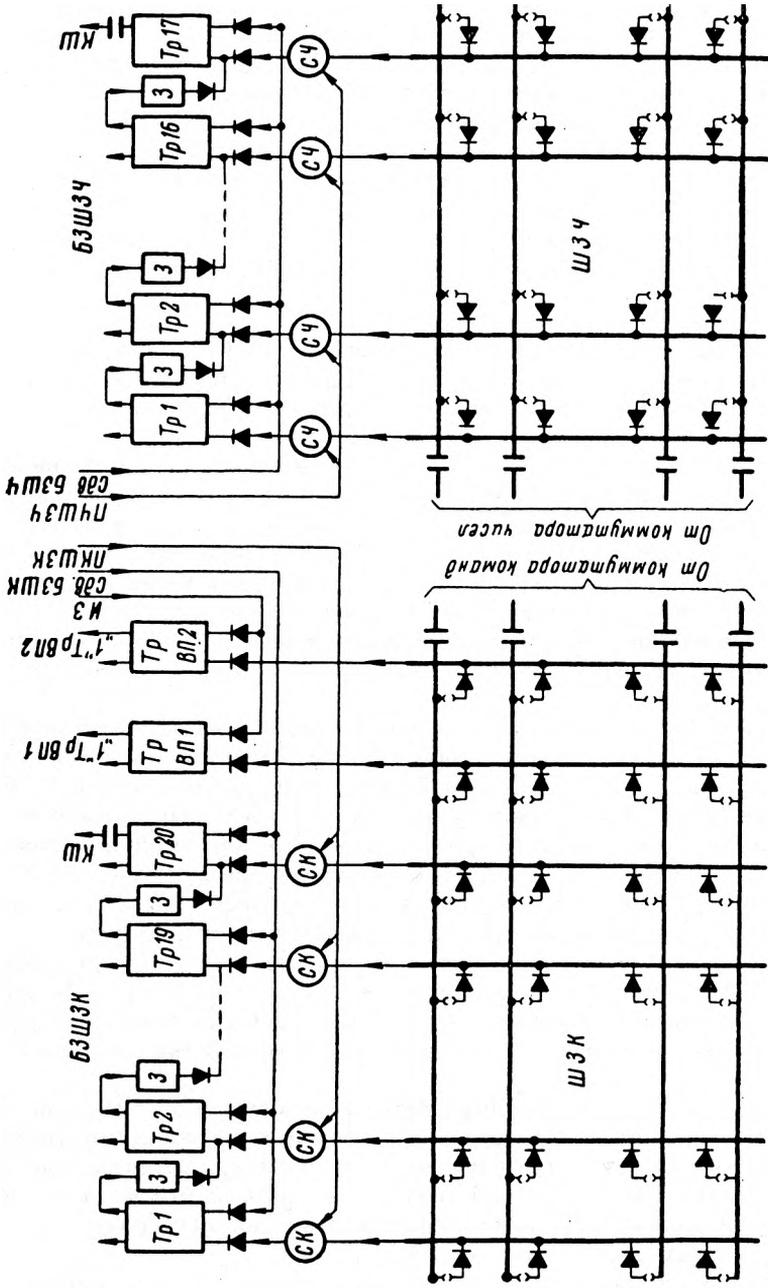


Рис. 8.1. Штекерное запоминающее устройство

команды, имеет две дополнительные вертикальные шины, управляющие вспомогательными триггерами ВП1 и ВП2 (рис. 8.1). Эти шины предназначены для выбора вида запоминающего устройства чисел (ЭЗЧ или ШЗЧ).

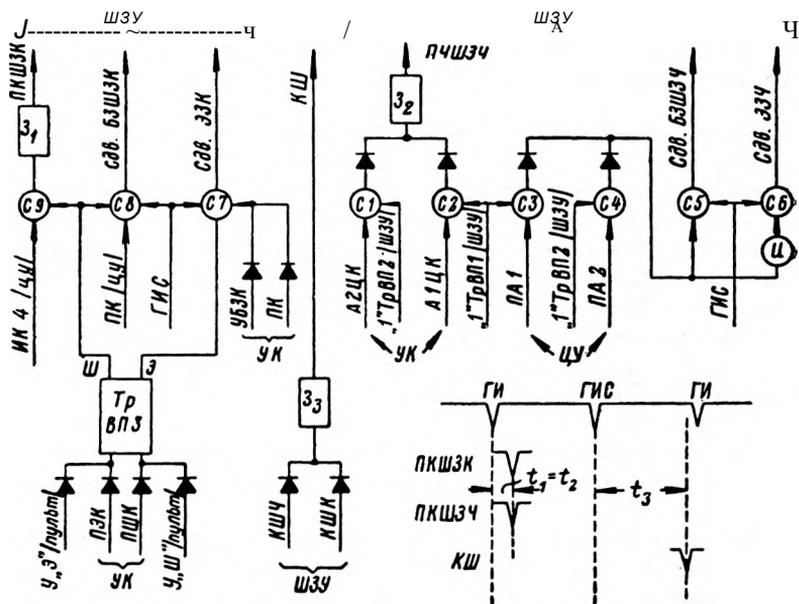


Рис. 8.2. Управление штеккерным запоминающим устройством

набранной на ЛЛЗК, установлен штеккер в гнездо, замыкающее данную горизонтальную шину с шиной ВП1, то это обозначает, что число, код номера которого указан в первом адресе команды, следует взять из штеккерного запоминающего устройства; если же штеккер вставлен в гнездо шины ВП2, то из штеккерного запоминающего устройства нужно взять число, номер которого указан во втором адресе команды. Если числа берутся из электронного запоминающего устройства (ЭЗЧ), то штеккеры в гнезда шин ВП1 и ВП2 не вставляются. Выбор типа запоминания команд (ЭЗК или ШЗК) осуществляется при помощи триггера ВП3 (рис. 8.2).

Импульсами ПЭК или ПШК (поступающими от УК) этот триггер устанавливается либо в положение «Ш» (если команда берется от штеккерного запоминающего устройства), либо в положение «Э» (если команда берется от электронного запоминающего устройства).

Перечисленные режимы работы осуществляются следующим образом.

При отсутствии управляющих потенциалов на шинах «1»ТрВП1 и «1»ТрВП2, т. е. когда эти триггеры находятся в нулевом положении, разрешающие устройства совпадения С1, С2, С3 и С4 закрыты и на С5 отсутствует управляющий потенциал. Ввиду наличия потенциального инвертора «И» на вход С6 подан управляющий потенциал; С6 открыты и импульсы сдвига ГИС через С6 проходят на шину СдвЭЗЧ, обеспечивая передачу числа с электронного запоминания.

Если вставлен штеккер в гнездо шины ВП1, на цепи «1»ТрВП1 появляется управляющий потенциал; открываются разрешающие устройства совпадения С2 и С3. Через С2 импульс А1ЦК (поступающий от УК в момент ИЗн1) поступает на шину ПЧШЗЧ через линию задержки Зг и передает код числа от ШЗЧ на БЗШЗЧ. Одновременно через С3 на вход С5 поступает управляющий потенциал ПА1, С5

открывается, а С6, ввиду наличия потенциального инвертора, закрывается. Импульсы сдвига ГИС на протяжении ПА1 проходят на шину СдвБЗШЗЧ, обеспечивая передачу числа со штеккерного запоминающего устройства чисел на протяжении ПА1. Аналогично происходит передача числа на протяжении ПА2, через С4, если управление получено от триггера ВП2.

Триггер ВИЗ перед началом работы может быть установлен в положение «Ш» (импульс по цепи У«Ш» от пульта управления) или в положение «Э» — импульсом по цепи У«Э».

Если программа расчетов начинается со штеккерного запоминания команд (что имеет место в большинстве случаев), то ТрВПЗ должен быть установлен в положение «Ш». При этом открываются разрешающие устройства совпадения С8 и С9. Через С9 импульс ИК4 (от ЦУ) поступает на шину ПКШЗК через линию задержки З1 (и передает код команды с ШЗК на БЗШЗК. Через С8 на шину СдвБЗШЗК поступают импульсы сдвига ГИС на протяжении потенциала ПК (от ЦУ). Эти импульсы передают команду с блока БЗШЗК на кодовую шину. Если по программе расчетов следует перейти к работе от электронного запоминающего устройства команд (ЭЗК), то поступает импульс по цепи ПЭК (от УК). Этот импульс переводит триггер ВПЗ в положение «Э», С8 и С9 закрываются, а управляющий потенциал подается на С7. При этом импульсы сдвига на протяжении ПК проходят через С7 на шину СдвЭЗК, чем обеспечивается работа оперативных ячеек запоминания команд. На вход С7 через диодное устройство подан также потенциал УБЗК для первоначального ввода данных в элементы ЭЗК.

Выходы блоков БЗШЗЧ и БЗШЗК поступают на шины КШЧ и КШК, объединяемые диодным устройством в общую шину КШ. Назначение задержки З3 (выполненной в виде несимметричного триггера) — такое же, как в блоках ЭЗЧ — приблизить импульсы кода, поступающие с блоков БЗШЗК, к импульсам ГИ. Задержки З1 и З2 обеспечивают надежное формирование импульсов, передающих коды чисел и команд с ШЗК и ШЗЧ на БЗШЗК и БЗШЗЧ.

**9. Блок центрального управления (ЦУ).** Управление всей машиной производится, как правило, от блока центрального управления (ЦУ). Рабочий цикл машины (см. п. 2) складывается из четырех тактов. В первом такте производится прием первого числа, во втором такте — прием второго числа, в третьем такте происходит передача результата в запоминающее устройство и в четвертом такте — прием новой команды. Между отдельными тактами должны быть промежутки времени для подготовки и включения тех или иных цепей, а также для выполнения различных операций. В отдельных случаях требуется передача управления машиной с блока центрального управления на местное управление (например, при производстве операции деления). В связи с этим в блоке центрального управления предусмотрена возможность остановки его работы и последующего запуска. Эти цепи используются также и для аварийного останова машины, например, при выходе результата из числа располагаемых разрядов.

При последовательном вводе чисел и команд необходимо, чтобы в каждом такте было определенное количество импульсов. Код команды требует для своей передачи 20 импульсов. Ввиду необходимости наличия интервалов между передачами кодов для целей управления, продолжительность каждого такта принята равной 22 импульсам.

Система управления операциями требует на протяжении каждого такта наличия управляющих потенциалов и импульсов, указанных на диаграмме работы ЦУ (рис. 9.1).

Потенциалы А1, А2, А3, А4 возникают и существуют на протяжении всех 22 импульсов каждого такта и служат для сигнализации.

Потенциалы ПК1-ПК4 возникают через два импульса после начала каждого такта, длятся на протяжении оставшихся 20 импульсов и служат для управления передачей команд с магнитного барабана на оперативные ЭЗК и обратно. ПК4, кроме того, управляет вводом новой очередной команды в БЗК.

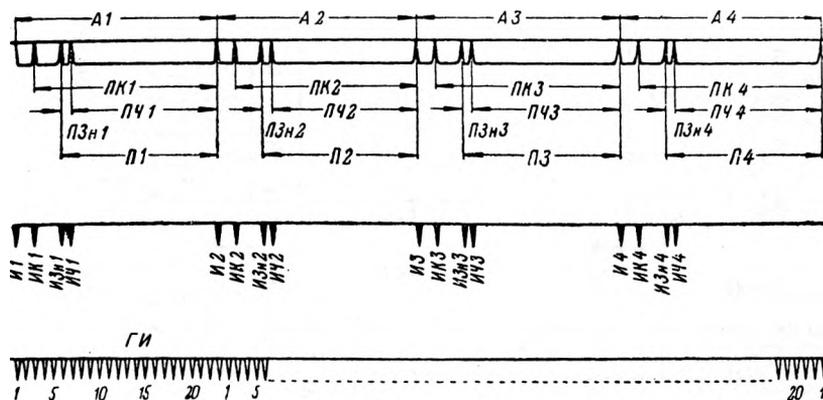


Рис. 9.1. Диаграмма работы блока центрального управления

Потенциалы ПА1-ПА3 возникают через пять импульсов после начала такта, длятся на протяжении оставшихся семнадцати импульсов и служат для управления передачей и приемом чисел с ЭЗ на сумматор и обратно, а также для управления магнитным запоминанием чисел и считыванием. Потенциалы ПЗн1-ПЗн3 возникают одновременно с потенциалами ПА1-ПА3, но длятся только в течение одного интервала между двумя импульсами, служат для управления передачей знака числа с ЭЗ на сумматор и обратно.

Потенциалы ПЧ1-ПЧ3 возникают через 6 импульсов после начала адреса, длятся на протяжении оставшихся 16 импульсов и служат для управления передачей числа с ЭЗ на сумматор.

В начале каждого из указанных разрешающих потенциалов возникают управляющие импульсы: И1-И4, ИК1-ИК4, ИЗн1-ИЗн3, ИЧ1-ИЧ3. Эти импульсы через блок УК и другие блоки управляют работой машины. Так как некоторые операции, выполняемые машиной, требуют управления от идентичных импульсов на всех адресах, в блоке ЦУ предусмотрено объединение управляющих импульсов: И, ИК, ИЗн, ИЧ. Также объединен на всех адресах управляющий потенциал ПК.

Цикличность работы ЦУ, предусматривающая повторение тактов через каждые 22 импульса, осуществляется при помощи пятиэлементного триггерного счетчика Тр4, Тр5, Тр6, Тр7, Тр8 с возвратами от выхода пятого каскада на второй и четвертый каскады (рис. 9.2). Чередувание тактов в порядке следования одного за другим во времени осуществляется при помощи двухкаскадного счетчика тактов СчТкт и коммутатора тактов КТкт. На вход СчТкт поступает выходной импульс Тр8 через каждые 22 импульса. Каждый поступающий на вход СчТкт импульс меняет положение триггеров счетчика. Выходы всех четырех анодов СчТкт поданы на вход КТкт. На четырех выходах поочередно возникает управляющий потенциал, соответствующий четырем тактам. Образование потенциала ПЗн производится при помощи диодного устройства, к которому подведены потенциалы единичных анодов Тр4, Тр6, Тр6, Тр7 и нулевого анода Тр8. Так как эти потенциалы поданы на аноды диодов, катоды которых объединены вместе, то низкий (управляющий) потенциал

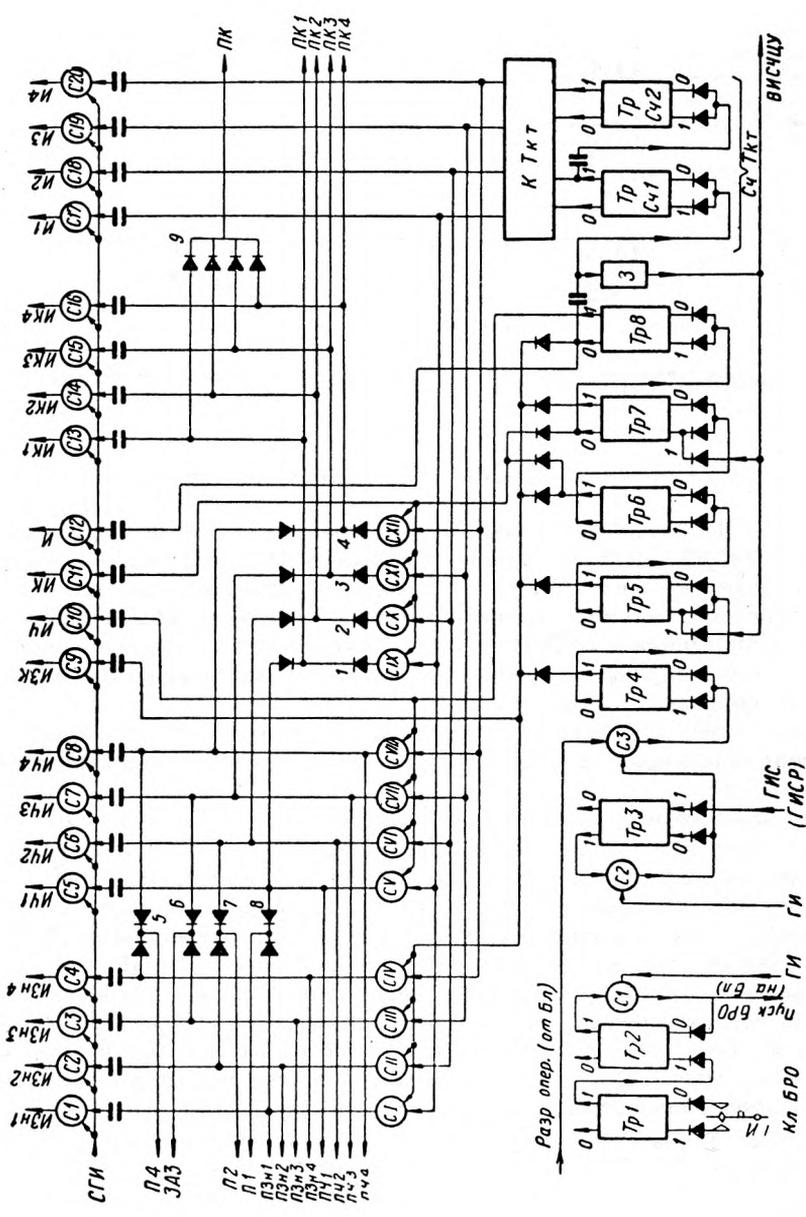


Рис. 9.2. Схема блока центрального управления

будет на выходе диодного устройства тогда и только тогда, когда на всех пяти его входах будет низкий потенциал.

За каждый цикл работы счетчика такое положение будет только один раз, в течение одного интервала между двумя импульсами.

Образование ПЗн1-ПЗн4 производится при помощи разрешающих устройств совпадения СI, СII, СIII и CIV, на один из входов которых подается ПЗн, а на второй — потенциал, соответствующий данному адресу с коммутатора тактов. Потенциалы ПЧ совпадают с потенциалами единичного анода Тр8, т. е. они расположены между седьмым и двадцать вторым импульсами в каждом такте. Образование ПЧ1-ПЧ4 производится при помощи CV, CVI, CVII и CVIII, на один из входов которых подается через усилитель потенциал единичного анода Тр8, а на второй — соответствующий выход с коммутатора тактов.

Потенциалы ПК образуются следующим образом: на диодное устройство подаются потенциалы с единичного анода Трб и с нулевого анода Тр7. На выходе диодного устройства низкий потенциал будет только тогда, когда на обоих его входах потенциал будет низкий. Такое положение возникает один раз на протяжении каждого такта в течение времени, равного длительности низкого потенциала на единичном аноде Трб между третьим и седьмым импульсами каждого такта. Выход с диодного устройства подается на один из входов CDC, CX, CXI, CXII, на второй вход которых поступает соответствующий выход с КТкт. Выходы CDC, CX, CXI и CXII включены на диодные устройства 1, 2, 3 и 4, на вторые входы которых подаются соответственно потенциалы ПЧ1, ПЧ2, ПЧ3 и ПЧ4. Диодные устройства 1,2,3 и 4 работают как сумматоры подаваемых на их вход низких потенциалов, поэтому на выходе 1, 2, 3, 4 образуются ПК1, ПК2, ПК3 и ПК4.

Образование общего для всех тактов потенциала ПК производится на диодном устройстве 9, на входы которого подаются ПК1, ПК2, ПК3, ПК4.

Образование потенциалов П1, П2, П4 и ЗАЗ производится на диодных устройствах 5, 6, 7 и 8, на входы которых подаются соответственно ПЗн1 и ПЧ1, ПЗн2 и ПЧ2, ПЗн3 и ПЧ3, ПЗн4 и ПЧ4.

Управляющие импульсы образуются путем дифференцирования переднего фронта соответствующих управляющих потенциалов.

Кривая, образующаяся в результате дифференцирования, формируется при помощи С1-С20, на второй вход которых подаются импульсы СГИ. Запуск и останов ЦУ осуществляется через блок «Блокировка», где смонтирован ТрОст (рис. 19.1), с анода которого поступает на СЗЦУ управляющий потенциал «Разрешение операций». На второй вход СЗ подаются ГИ, с выхода С2, управляемого Тр3.

На одну сетку Тр3 поданы ГИС от генератора импульсов, при автоматической работе или ГИСР от ключа на пульте управления при ручной работе, на вторую сетку Тр3 подан выход с С2.

Таким образом, импульс ГИ, проходящий через С2 на вход СЗ, одновременно переворачивает Тр3 в положение «0» и закрывает С2.

Для того чтобы через С2 прошел следующий ГИ, необходимо, чтобы импульс ГИС снова вернул Тр3 в положение «1».

При автоматической работе перебросы Тр3 от ГИ и ГИС происходят автоматически и на вход СЗ все время поступает серия ГИ. При ручной работе при одном нажатии ключа на вход СЗ поступает только один импульс.

Кроме режимов автоматической и ручной работы, возможен еще режим полуавтоматической работы, которая отличается от автоматической тем, что ЦУ останавливается в начале каждого из четырех тактов и может быть запущено вновь нажатием специального ключа (БРО). Тр1, Тр2 и С1 обеспечивают при одном нажатии ключа БРО один импульс на выходе С1. Этот импульс (пуск БРО) подается на сетку ТрОст (рис. 19.1) и устанавливает его в положение «Разрешение операций».

Останов ЦУ после окончания каждого такта при полуавтоматической работе осуществляется через СЗ (рис. 19.1). На один из входов СЗ подается разрешающий потенциал от тумблера БРО на пульте, а на второй вход — импульс с выхода Тр8 (ВИСЦУ); выход СЗ включается на сетку ТрОст и снимает «Разрешение операций». На эту же сетку включается выход с С4, через которое осуществляется останов ЦУ вручную от кнопки «Стоп» на пульте. Кроме того, останов ЦУ предусмотрен при операции деления (ОстУОп:), при печатании результатов (ОстПеч), при магнитном запоминании и операции «Останов», предусмотренной программой (ОстУОп), а также при аварийном останове.

Запуск ЦУ, кроме ключа БРО, осуществляется также подачей импульсов на сетку ТрОст от кнопки «Пуск» на пульте управления, а также при осуществлении операции деления (ПерУпрЦУ:) магнитной записи (ИСП1) и при окончании печатания (ПускПеч).

**10. Блок запоминания команд (БЗК).** Блок запоминания команд (БЗК) (рис. 10.1) аналогичен блоку электронного запоминающего устройства (п. 7). БЗК состоит из 20 триггерных ячеек. Четыре ячейки дают код, определяющий выбор операции (АО). Первый и второй адреса (А1 и А2) занимают по 5 ячеек и третий адрес (А3) имеет 6 ячеек. Одна из сеток каждого триггера присоединена к общей шине «СдвБЗК», на которую подаются главные импульсы сдвига (ГИС). Другая сетка триггеров присоединяется к выходу усилителя. На вход усилителя через колебательный контур подается импульс переноса от предыдущей триггерной ячейки. При подаче ГИС каждый импульс сдвигает код, находящийся в БЗК, на один разряд.

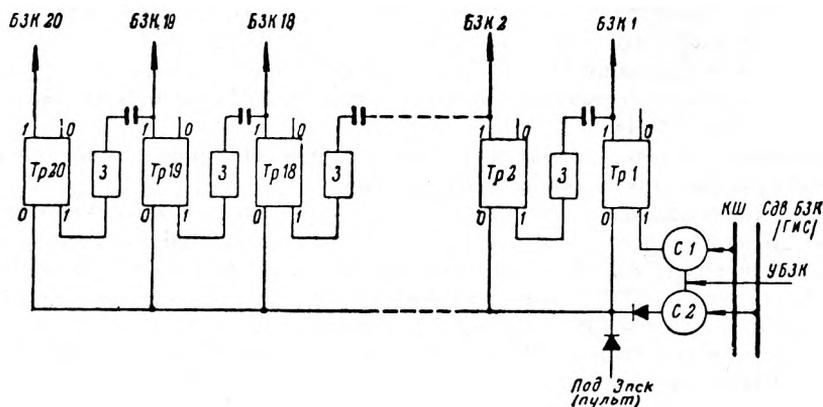


Рис. 10.1. Схема блока запоминания команд

При возникновении управляющего напряжения в цепи УБЗК (прием команды) первым поступает на БЗК импульс ГИС, сдвигает код, имевшийся в БЗК, на один разряд влево и освобождает крайнюю правую ячейку. Вслед за ГИС идет импульс кода по кодовой шине и заполняет первую ячейку. Следующий ГИС опять сдвигает код на один разряд и т. д., пока код не заполнит все ячейки БЗК. После того как все ячейки БЗК будут заполнены кодом команды (20 интервалов времени), управляющее напряжение в цепи УБЗК снимается, ГИС на БЗК не поступают, и код остается в БЗК до приема следующей команды.

Анодные напряжения триггеров через катодные повторители подаются на другие элементы машины.

При включении машины триггерные ячейки БЗК могут занять любое положение. Поэтому необходимо до пуска машины в работу установить все триггерные ячейки БЗК в положение кода «0». Это производится путем подачи ГИС на шину СдвБЗК по цепи ПодЗпск (подготовка запуска).

**11. Блок управления центральным коммутатором (УЦК).** Блок управления центральным коммутатором (УЦК) (рис. 11.1) получает коды номеров чисел от БЗК или УМК и передает их на ЦК (центральный коммутатор). УЦК состоит из шести триггерных ячеек с раздельной подачей импульсов на сетки. Пять триггерных ячеек служат для приема кода от БЗК, а шестая ячейка (ТрЗп) служит для выбора передачи числа или запоминания числа (при коде «0» в этой ячейке происходит передача с запоминающего устройства; при коде «1» происходит запоминание). Одна из сеток каждой триггерной ячейки приключена к общей шине «0» ЦК и при возникновении на этой шине управляющего импульса (от УК) все триггерные ячейки занимают положение кода «0». Другие сетки пяти триггерных ячеек присоединены каждая к своей шине. На эти шины включены выходы разрешающих устройств совпадения через разделительные устройства. К каждой шине подходят по четыре разрешающих устройства от соответствующих ячеек первого, второго и третьего адресов БЗК и от УМК. Разрешающие устройства объединены в группы, соответственно адресам на БЗК. На один из входов разрешающих устройств данной группы подаются управляющие импульсы, соответственно А1ЦК, А2ЦК и А3ЦК (от УК). При подаче импульса А1ЦК на триггерные ячейки УЦК передается код от первого адреса БЗК. После установки УЦК на «0» (импульс в цепи «0» ЦК) и подачи импульса А2ЦК, на триггерные ячейки УЦК передается код от второго адреса БЗК. После установки УЦК на «0» и подачи импульса А3ЦК, на триггерные ячейки УЦК передается код от третьего адреса БЗК. Одновременно подается импульс ЗЦК, который ставит ячейку, управляющую запоминанием, в положение кода «1». Выходы с триггерных ячеек УЦК через катодные повторители подаются на *центральный коммутатор и на сигнализацию.*

Помимо БЗК, на УЦК может быть передан код от УМК. Для этой цели предусмотрено пять разрешающих устройств, через которые при подаче импульса ЧУМК код с УМК передается на УЦК.

**12. Центральный коммутатор (ЦК).** Центральный коммутатор преобразует код номеров чисел, заданный на блоке УЦК, в управляющее напряжение на одной из цепей, идущих к элементам запоминающего устройства и, таким образом, выбирает, из какого элемента запоминания следует взять число или в какой элемент надо направить результат вычисления.

Центральный коммутатор, точно так же как и другие коммутаторы в машине, построен с применением детекторов на принципе закорачивания цепей. Простейшая схема коммутатора на четыре управляющих цепи показана на рис. 12.1. Триггерные ячейки (Тр1 и Тр2) задают код номера цепи, на которой должно возникнуть управляющее напряжение. Коду «0» в триггерной ячейке соответствует высокое напряжение на анодах 1 и 2 и низкое напряжение на анодах 1' и 2' (соответственно, при коде «1» высокое напряжение будет на анодах 1' и 2' и низкое напряжение на анодах 1 и 2). При коде «00» в обеих триггерных ячейках (высокие напряжения на анодах 1 и 2 и низкие напряжения на 1' и 2'), на выходной цепи «0» получится низкое напряжение, так как аноды диодов 10 и 20 присоединены к шинам низкого напряжения (Г и 2'). На остальных выходных цепях будут высокие напряжения (на выходную цепь «1» высокое напряжение будет подаваться через диод 11 от анода 1; на выходную цепь «2» высокое напряжение будет подаваться через диод 22 от анода 2; на выходную цепь «3» высокое напряжение будет подаваться через диоды 13 и 23). При коде «01» (высокое напряжение на анодах 1' и 2 и низкое напряжение на 1 и 2')

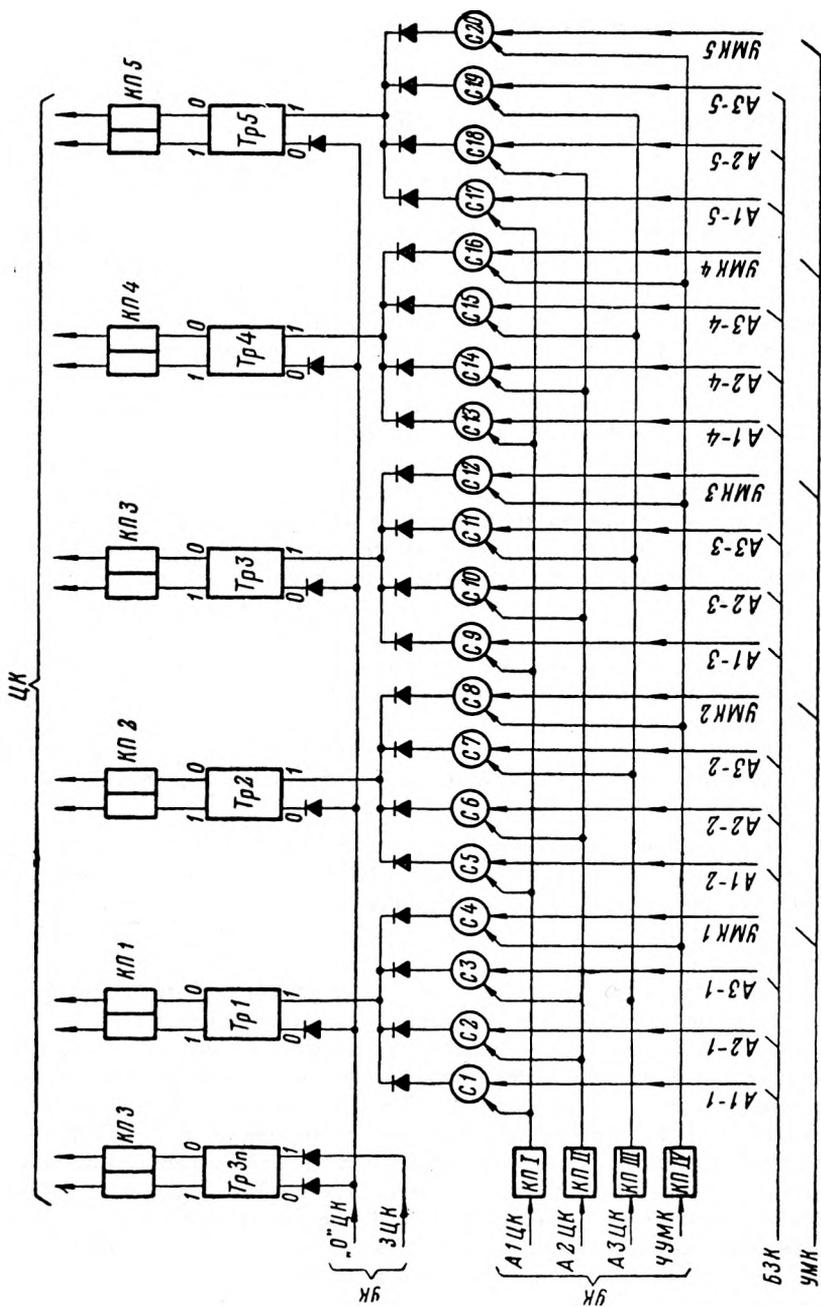


Рис. 11.1. Схема блока управления центральным коммутатором

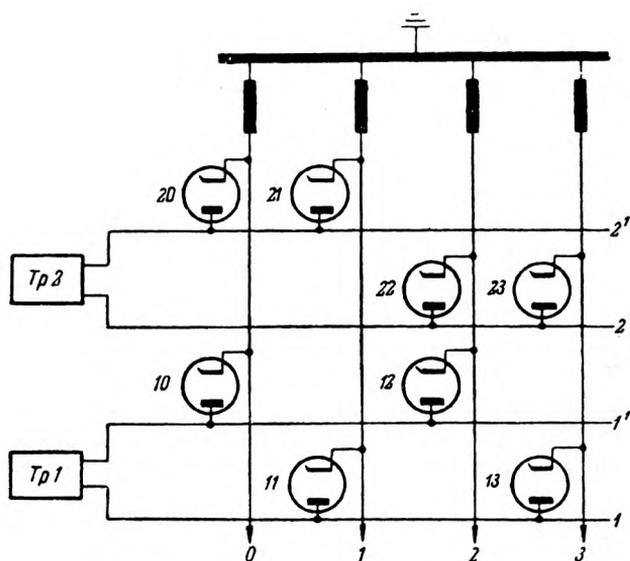


Рис. 12.1. Схема коммутатора на 4 цепи

низкое управляющее напряжение возникает на выходной цепи «1», так как диоды 11 и 21 присоединены к анодам 1 и 2', имеющим низкое напряжение. Остальные цепи будут при этом иметь высокие напряжения (цепь «0» через диод 10; цепь «2» через диоды 12 и 22; цепь «3» через диод 23). При коде «10» (высокое напряжение на анодах 1 и 2' и низкое напряжение на 1' и 2) низкое управляющее напряжение возникает на выходной цепи «2», так как диоды 12 и 22 присоединены к анодам 1' и 2, имеющим низкое напряжение.

Остальные выходные цепи будут при этом иметь высокие напряжения (цепь «0» — через диод 20; цепь «1» — через диоды 11 и 21; цепь «3» — через диод 13). При коде «11» (высокое напряжение на анодах 1' и 2' и низкое на 1 и 2) низкое управляющее напряжение возникает на выходной цепи «3», так как диоды 13 и 23 присоединены к анодам 1 и 2, имеющим низкое напряжение. Остальные выходные цепи будут при этом иметь высокие напряжения (цепь «0» — через диоды 10 и 20; цепь «1» — через диод 21; цепь «2» — через диод 12).

При восьми выходных цепях необходимо иметь три триггерные ячейки для задания кода. Схема подобного коммутатора на восемь выходных цепей представлена на рис. 12.2. В этой схеме на каждую выходную цепь предусмотрено по три диода. Работа такого коммутатора аналогична работе коммутатора с четырьмя выходными цепями (см. табл. 12.1).

Этот принцип может быть использован при создании схем коммутаторов и на большее число выходных цепей. При этом количество диодов на каждую выходную цепь равно количеству триггерных ячеек, задающих код (т. е. при 16 выходных цепях

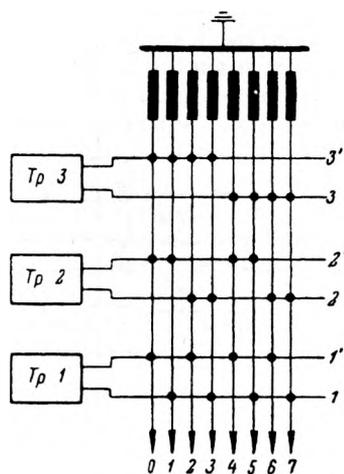


Рис. 12.2. Схема коммутатора на 8 цепей

Таблица 12.1

## Коммутатор на восемь цепей

Код	000	001	010	011	100	101	110	111	
Аноды	1 ...	В	Н	В	Н	В	Н	В	Н
	1' ...	Н	В	Н	В	Н	В	Н	В
	2 ...	В	В	Н	Н	В	В	Н	Н
	2' ...	Н	Н	В	В	Н	Н	В	В
	3 ...	В	В	В	В	Н	Н	Н	Н
	3' ...	Н	Н	Н	Н	В	В	В	В
Выходная цепь ...	0	1	2	3	4	5	6	7	

по 4 диода на цепь; при 32 выходных цепях по 5 диодов на цепь и т.д.). Однако более целесообразным представляется каскадный принцип построения коммутаторов, дающий существенное сокращение количества диодов, особенно при большом числе выходных цепей.

Принципиальная схема каскадного коммутатора на 16 выходных цепей дана на рис. 12.3. Коммутатор состоит из двух вспомогательных коммутаторов на четыре

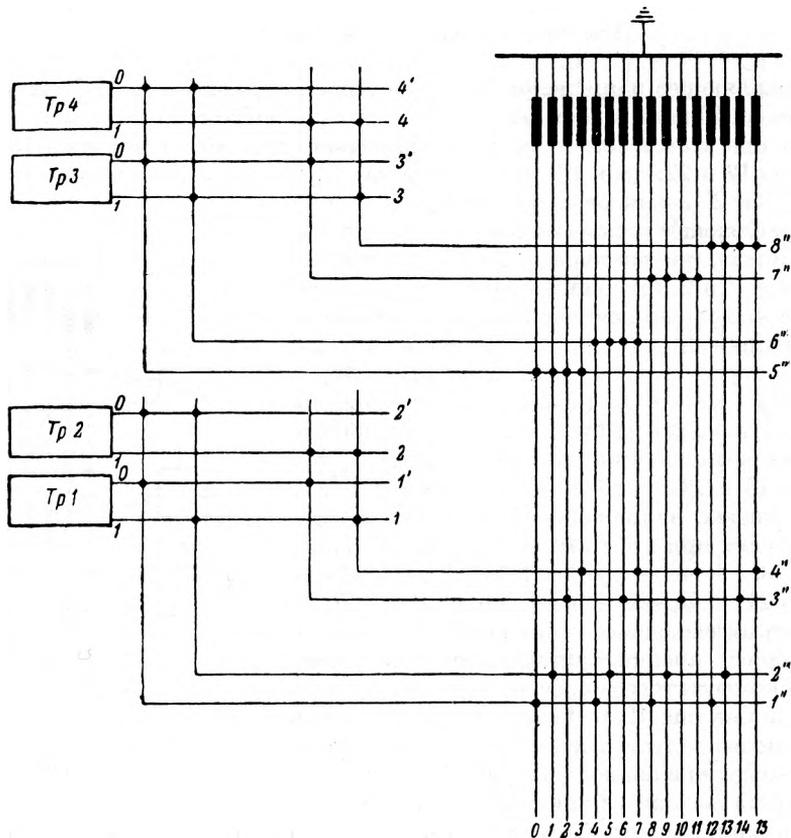


Рис. 12.3. Схема коммутатора на 16 цепей

выходные цепи каждый. Эти цепи питают основной коммутатор на 16 выходных цепей. Таким образом, диоды основного коммутатора и вспомогательных коммутаторов включаются последовательно. Рассмотрим ряд конкретных значений кода и работу коммутатора при этом. При коде «0000» (высокое напряжение на анодах 1, 2, 3, 4 и низкое на 1', 2', 3', 4') низкое напряжение будет на выходных шинах 1" и 5" вспомогательных коммутаторов. На всех остальных выходных шинах вспомогательных коммутаторов будет высокое напряжение. В соответствии с этим на выходных цепях основного коммутатора низкое напряжение будет лишь на той цепи, которая через диоды присоединена к шинам 1" и 5", т. е. на выходной цепи «0». На всех остальных выходных цепях будет высокое напряжение, так как они, по крайней мере, одним диодом присоединены к шинам, имеющим высокое напряжение. Работа коммутатора при других значениях кода иллюстрируется табл. 12.2.

Устанавливая три каскада коммутаторов, можно аналогично создать коммутатор на 256 выходных цепей. Устройство при этом имеет 4 коммутатора на 4 выходных цепи, которые питают два коммутатора на 16 выходных цепей каждый. Последние управляют основным коммутатором на 256 выходных цепей. Принципиальная схема подобного коммутатора дана на рис. 12.4.

Число выходных цепей при добавлении следующего каскада коммутаторов увеличивается пропорционально квадрату числа каскадов (при одном каскаде — 4 выходных цепи, при двух каскадах — 16 выходных цепей, при трех каскадах — 256 выходных цепей и т. д.).

Когда требуемое количество выходных цепей отличается от этих цифр, приходится прибегать к комбинированному использованию обоих принципов построения коммутаторов, что, в частности, и принято при построении центрального коммутатора.

### **13. Блок оперативного управления коммутатором команд (УККОп).**

Блок оперативного управления коммутатором команд (рис. 13.1) получает коды номеров команд от третьего адреса БЗК и от блоков УКК и УМК и передает их на коммутатор команд (КК). УККОп состоит из семи триггерных ячеек с раздельной подачей импульсов на сетки. Шесть триггерных ячеек служат для приема номера команд, а седьмая ячейка (ТрЗп) служит для выбора передачи или запоминания команды (при коде «0» в этой ячейке происходит передача команды из запоминающего устройства, при коде «1» происходит запоминание команды). Одна из сеток каждой триггерной ячейки присоединена к общей шине «0»КК. При подаче на эту шину импульса все триггерные ячейки занимают положение кода «0». Другие сетки шести триггерных ячеек присоединены к своим шинам. На эти шины через диоды присоединены выходы трех разрешающих устройств совпадения. При подаче импульса КУКК происходит передача кода УКК на УККОп. Импульс КУМК передает на УККОп код с УМК, а импульс АЗКК — с АЗБЗК. Выходы с триггерных ячеек УККОп через катодные повторители подаются на коммутатор команд (КК).

**14. Коммутатор команд (КК).** Коммутатор команд преобразует код номера команды, заданной на блоке УККОп, в управляющее напряжение на одной из цепей, идущих к элементам запоминающего устройства команд, и, таким образом, выбирает, из какого элемента следует взять очередную команду или в какой элемент надо послать код команды.

Коммутатор команд построен по тому же принципу, что и центральный коммутатор. Коммутатор команд должен иметь 64 выходных цепи, соответственно количеству элементов запоминающего устройства для кодов команд (рис. 14.1).

**15. Блоки управления коммутатором команд (УКК и УМК).** Блок управления коммутатором команд (рис. 15.1) предназначен для задания кода номера следующей команды. В большинстве случаев номера команд идут последовательно

Таблица 12.2

## Коммутатор на 16 цепей

Код	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010	1011	1100	1101	1110	1111
1	В	Н	В	Н	В	Н	В	Н	В	Н	В	Н	В	Н	В	Н
1'	Н	В	Н	В	Н	В	Н	В	Н	В	Н	В	Н	В	Н	В
2	В	В	Н	Н	В	В	Н	Н	В	В	Н	Н	В	В	Н	Н
2'	Н	Н	В	В	Н	Н	В	В	Н	Н	В	В	Н	Н	В	В
3	В	В	В	В	Н	Н	Н	Н	В	Н	Н	Н	В	Н	Н	В
3'	Н	Н	Н	Н	В	В	В	В	Н	Н	Н	Н	В	Н	Н	В
4	В	В	В	В	В	В	В	В	Н	Н	Н	Н	В	Н	Н	В
4'	Н	Н	Н	Н	Н	Н	Н	Н	В	В	В	В	В	В	В	В
1''	Н	В	В	В	Н	В	В	В	Н	В	В	В	Н	В	В	В
2''	В	Н	В	В	В	Н	В	В	В	Н	В	В	В	Н	В	В
3''	В	В	Н	В	В	В	Н	В	В	В	Н	В	В	В	Н	В
4''	В	В	В	Н	В	В	В	Н	В	В	В	Н	В	В	В	Н
5''	Н	Н	Н	Н	В	В	В	В	В	В	В	В	В	В	В	В
6''	В	В	В	В	Н	Н	Н	Н	В	В	Н	В	В	В	В	В
7''	В	В	В	В	В	В	В	В	Н	Н	Н	Н	В	В	В	В
8''	В	В	В	В	В	В	В	В	В	В	В	В	Н	Н	Н	Н
Выходная цепь...	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

Аноды

Шины  
вспомогательных  
коммутаторов

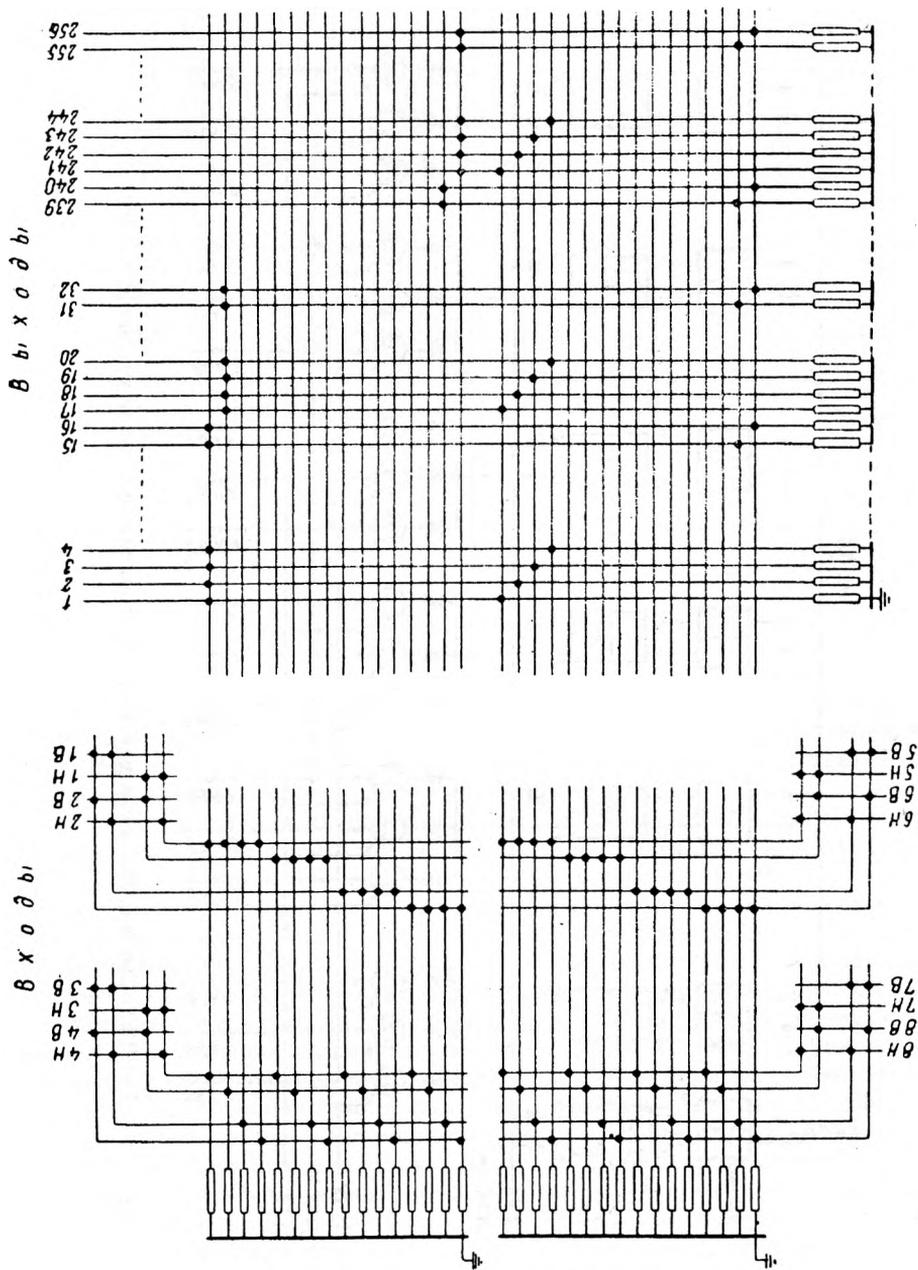


Рис. 12.4. Схема коммутатора на 256 цепей

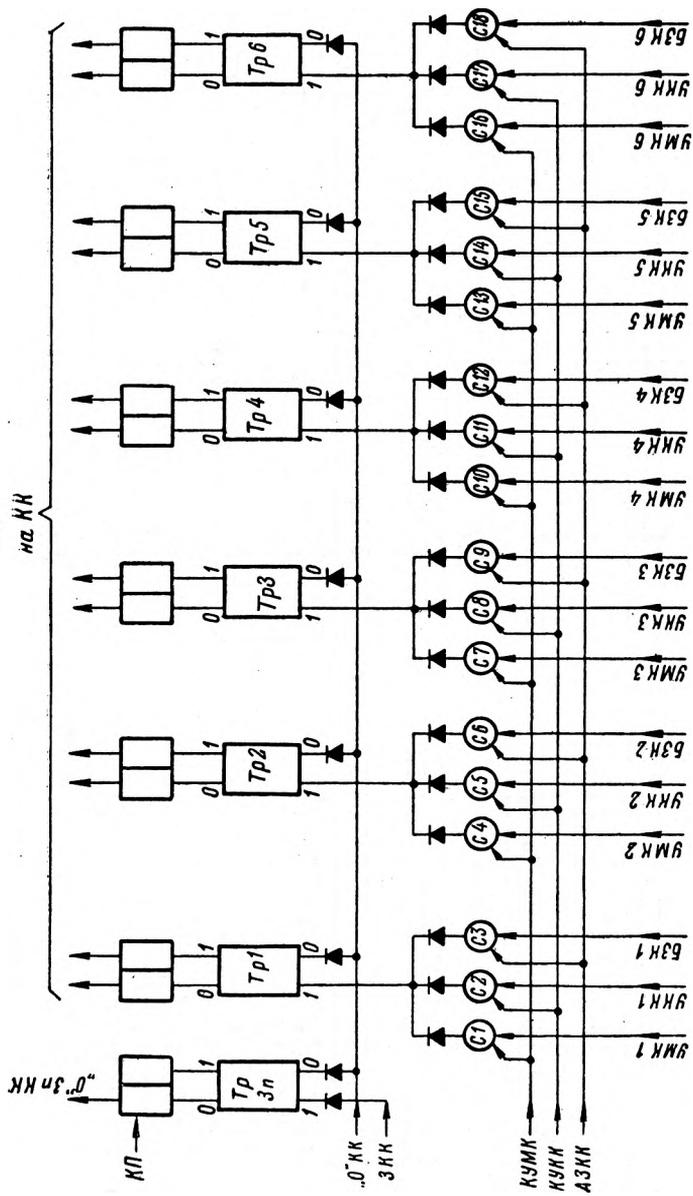


Рис. 13.1. Схема блока оперативного управления коммутатором команд (УККОп)

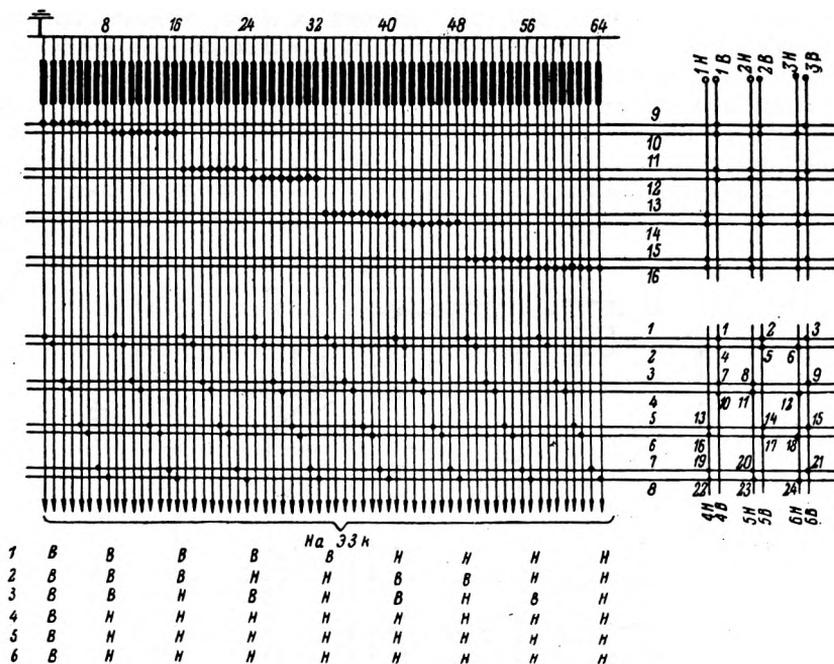


Рис. 14.1. Схема коммутатора на 64 цепи (КК)

один за другим. В этих случаях код на блоке управления коммутатором команд (УКК) должен каждый раз изменяться на единицу. Однако в ряде случаев (например, при операции сравнения) требуется изменение нормального чередования номеров команд. Для этой цели на блок УКК необходимо передать код с третьего адреса БЗК, предварительно погасив ранее имевшийся код на УКК.

Для осуществления этих функций блок УКК выполнен в виде электронного счетчика с триггерными ячейками. При подаче импульса на вход УКК (цепь «+1» УКК) код на УКК изменяется на единицу. Для установки на «0» УКК цепи левых сеток триггеров, выведены через разделительные устройства на общую шину. При подаче импульса на эту шину (цепь «-0» УКК) все триггерные ячейки переходят в положение кода «1». Спустя некоторое время добавляется импульс к первой ячейке УКК по цепи «+1» УКК и тем самым УКК переходит в положение кода «0». Передача кода с третьего адреса БЗК на УКК производится путем передачи импульса на один из входов разрешающих устройств совпадения (цепь АЗУКК). Другие входы разрешающих устройств совпадения присоединены к выходным напряжениям третьего адреса БЗК. При обычной работе импульс «+1»УКК поступает от УК в момент времени, соответствующий запоминанию числа третьего адреса (импульс ИЧЗ от блока ЦУ). При операции сравнения, в зависимости от результата, от УК поступает или импульс «+1» УКК в момент ИЧЗ, или же импульс «-0»УКК в момент ИКЗ, импульс «+1»УКК в момент ИЧЗ и импульс АЗУКК в момент И4.

Анодные напряжения от всех триггерных ячеек блока УКК через катодные+ повторители подаются на блок УККОп. Блок УМК отличается от блока УКК лишь тем, что выходы его поданы также и на блок УЦК.

**16. Блок управления и коммутатор операций (УКОп и КОп).** Блок управления коммутатором операций (УКОп) (рис. 16.1) предназначен для задания

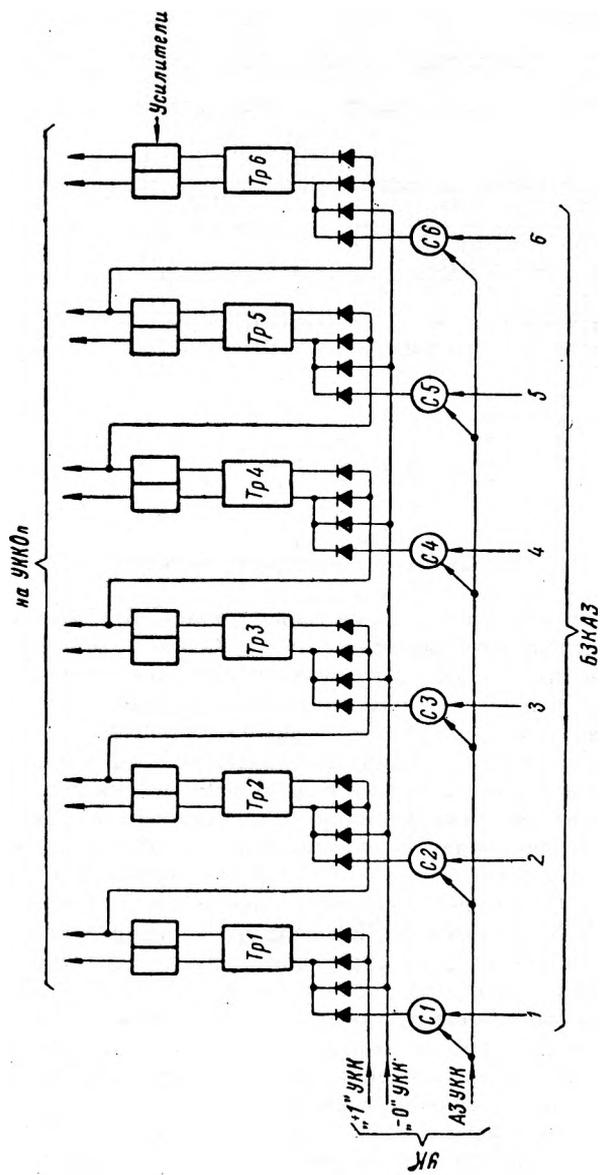


Рис. 15.1. Схема блока управления коммутатором команд (УК)

кода операции, производимой на машине. Этот код затем подается на коммутатор операций (КОп). Код операции поступает на блок УКОп от блока БЗК (БЗКАО). УКОп состоит из четырех триггерных ячеек с отдельной подачей импульсов на сетки. Одна из сеток каждой триггерной ячейки приключена к общей шине «0»КОп; при подаче управляющего импульса на эту цепь (от блока УК) все триггерные ячейки занимают положение кода «0». Другие сетки триггерных ячеек приключены через разрешающие устройства совпадения к выходам соответствующих ячеек БЗК, содержащих код операции. На другой вход разрешающих устройств совпадения пода-

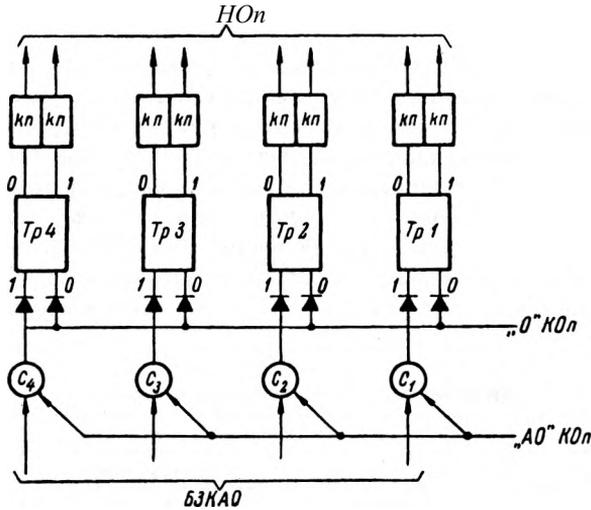


Рис. 16.1. Схема блока управления коммутатором операций (УКОп)

ется управляющий импульс «А0»КОп. Импульс «С»КОп подается после завершения операции (И4 от ЦУ), а импульс «А0»КОп после приема новой команды (И1 от ЦУ). Таким образом, после завершения операции УКОп ставится в положение кода «0», а в начале новой команды на УКОп передается код операции с БЗК.

Коммутатор операций (КОп) преобразует код операции, заданный на блоке УКОп, в управляющее напряжение на одной из выходных цепей, которые ведают выполнением той или иной операции, производимой машиной.

Коммутатор операций (КОп) имеет 16 выходных цепей и состоит из двух элементарных коммутаторов на 4 выходные цепи и одного основного на 16 выходных цепей (описание подобного коммутатора было дано в п. 12).

**17. Блок управления операциями (УОп).** Блок управления операциями должен обеспечить временную последовательность работы отдельных устройств машины для выполнения требуемых элементарных операций. Протекание процесса во времени задается блоком центрального управления (ЦУ). Большинство операций, выполняемых на машине, укладывается в нормальный такт. Исключение составляет операция деления, которая требует большего времени. Для этого в блоке управления операциями должно быть предусмотрено переключение работы с центрального управления на местное управление. В соответствии с этим в машине имеется общий блок управления операциями (УОп) и блок местного управления делением (УОпДел).

Элементарные операции, которые должны быть произведены на машине при выполнении того или иного арифметического действия, были изложены в п. 6.

В табл. 17.1 показано, в какой момент времени должна быть выполнена та или иная элементарная операция и соответствующая связь этих моментов времени с работой центрального управления.

Импульс (И1) передает код операции с БЗК на УКОп и КОп выбирает ту операцию, которая должна быть выполнена на машине.

Импульс ИЗн1 для всех операций устанавливает сумматор и ячейку знака БЗАУ в положение «0» (импульсы «0»См и «0»ЗнАУ — рис. 17.1).

Потенциал ПЗн1 открывает разрешающее устройство совпадения С4 в цепи «+1»ЗнАУ и, таким образом, разрешает поступление кода знака в ячейку ЗнБЗАУ для всех операций.

Потенциал ПЧ1 открывает разрешающие устройства совпадения С1 и С2 в цепи ПЧБЗАУ, через которые проходят импульсы кода числа и импульсы сдвига на БЗАУ, в результате чего происходит прием кода первого числа с электронного запоминающего устройства на блок запоминания арифметического устройства (БЗАУ). Импульс И2 через С13 и С14 передает числа с БЗАУ на См прямым кодом (+4), если ячейка ЗнБЗАУ имеет код «0», или обратным кодом (—4 и +13нСм), если ячейка ЗнБЗАУ имеет код «1». Это производится для операций сложения, вычитания, сравнения с учетом знака и сложения команд. Для операции сравнения по абсолютной величине всегда подается лишь импульс +4 через С 18 вне зависимости от кода в ячейке

Таблица 17.1

Диаграмма производства операций

Основные элементарные операции				
	Сложение	Вычитание	Умножение	Деление
И1	«АО»КОп	«АО»КОп	«АО»КОп	«АО»КОп
ИК1				
ИЗн1	$\left. \begin{array}{l} \llcorner 0 \gg \text{См} \\ \llcorner 0 \gg \text{ЗнАУ} \end{array} \right\} \text{ПЗн1}$	$\left. \begin{array}{l} \llcorner 0 \gg \text{См} \\ \llcorner 0 \gg \text{ЗнАУ} \end{array} \right\} \text{ПЗн1}$	$\left. \begin{array}{l} \llcorner 0 \gg \text{См} \\ \llcorner 0 \gg \text{ЗнАУ} \end{array} \right\} \text{ПЗн1}$	$\left. \begin{array}{l} \llcorner 0 \gg \text{См} \\ \llcorner 0 \gg \text{ЗнАУ} \end{array} \right\} \text{ПЗн1}$
ИЧ1	$\left. \begin{array}{l} \llcorner +1 \gg \text{ЗнАУ}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{ПЧБЗАУ}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{ЗнАУ}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{ПЧБЗАУ}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{ЗнАУ}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{ПЧБЗАУ}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{ЗнАУ}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{ПЧБЗАУ}$
И2	$\left. \begin{array}{l} -\text{ч}^* + \text{ч}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{СдвБЗАУ}$	$\left. \begin{array}{l} -\text{ч}^* + \text{ч}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{СдвБЗАУ}$	$\left. \begin{array}{l} -\text{ч}^* + \text{ч}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{СдвБЗАУ}$	$\left. \begin{array}{l} -\text{ч}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{СдвБЗАУ}$
ИК2				
ИЗн2	$\left. \begin{array}{l} \llcorner 0 \gg \text{ЗнАУ} \\ \llcorner +1 \gg \text{ЗнАУ}^* \end{array} \right\} \text{ПЗн2}$	$\left. \begin{array}{l} \llcorner 1 \gg \text{ЗнАУ} \\ \llcorner +1 \gg \text{ЗнАУ}^* \end{array} \right\} \text{ПЗн2}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{ЗнАУ}^* \\ \llcorner +1 \gg \text{ЗнАУ}^* \end{array} \right\} \text{ПЗн2}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{ЗнАУ}^* \\ \llcorner +1 \gg \text{ЗнАУ}^* \end{array} \right\} \text{ПЗн2}$
ИЧ2	$\left. \begin{array}{l} \llcorner +1 \gg \text{ЗнАУ}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{ПЧБЗАУ}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{ЗнАУ}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{ПЧБЗАУ}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{ЗнАУ}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{ПЧБЗАУ}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{ЗнАУ}^* \\ \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{ПЧБЗАУ}$
И3	$\left. \begin{array}{l} +\text{ч}^* \\ -\text{ч}^* \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{СдвБЗАУ}$	$\left. \begin{array}{l} +\text{ч}^* \\ -\text{ч}^* \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{СдвБЗАУ}$	$\left. \begin{array}{l} +\text{ч}^* \\ -\text{ч}^* \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{СдвСм}$	$\left. \begin{array}{l} +\text{ч}^* \\ -\text{ч}^* \llcorner +1 \gg \text{ЗнСм} \end{array} \right\} \text{СдвБЗАУ}$
ИК3			Окр	
ИЗн3	АЗЦК	АЗЦК	АЗЦК	АЗЦК
ИЧ3	$\left. \begin{array}{l} \llcorner +1 \gg \text{УКК}^{**} \\ \llcorner +1 \gg \text{УМК}^{**} \end{array} \right\} \left. \begin{array}{l} \llcorner 0 \gg \text{ЗнАУ} \\ \llcorner 0 \gg \text{ЗнСм} \end{array} \right\} \text{СдвСм}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{УКК}^{**} \\ \llcorner +1 \gg \text{УМК}^{**} \end{array} \right\} \left. \begin{array}{l} \llcorner 0 \gg \text{ЗнАУ} \\ \llcorner 0 \gg \text{ЗнСм} \end{array} \right\} \text{СдвСм}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{УКК}^{**} \\ \llcorner +1 \gg \text{УМК}^{**} \end{array} \right\} \left. \begin{array}{l} \llcorner 0 \gg \text{ЗнАУ} \\ \llcorner 0 \gg \text{ЗнСм} \end{array} \right\} \text{СдвСм}$	$\left. \begin{array}{l} \llcorner +1 \gg \text{УКК}^{**} \\ \llcorner +1 \gg \text{УМК}^{**} \end{array} \right\} \left. \begin{array}{l} \llcorner 0 \gg \text{ЗнАУ} \\ \llcorner 0 \gg \text{ЗнСм} \end{array} \right\} \text{СдвСм}$
И4				
ИК4	$\left. \begin{array}{l} \text{КУКК}^{**} \\ \text{КУМК}^{**} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{ПК4}$	$\left. \begin{array}{l} \text{КУКК}^{**} \\ \text{КУМК}^{**} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{ПК4}$	$\left. \begin{array}{l} \text{КУКК}^{**} \\ \text{КУМК}^{**} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{ПК4}$	$\left. \begin{array}{l} \text{КУКК}^{**} \\ \text{КУМК}^{**} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{ПК4}$
ИЗн4	$\left. \begin{array}{l} \llcorner 0 \gg \text{КОп} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{УБЗК}$	$\left. \begin{array}{l} \llcorner 0 \gg \text{КОп} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{УБЗК}$	$\left. \begin{array}{l} \llcorner 0 \gg \text{КОп} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{УБЗК}$	$\left. \begin{array}{l} \llcorner 0 \gg \text{КОп} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{УБЗК}$
ИЧ4	$\left. \begin{array}{l} \llcorner 0 \gg \text{КОп} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{СдвБЗК}$	$\left. \begin{array}{l} \llcorner 0 \gg \text{КОп} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{СдвБЗК}$	$\left. \begin{array}{l} \llcorner 0 \gg \text{КОп} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{СдвБЗК}$	$\left. \begin{array}{l} \llcorner 0 \gg \text{КОп} \\ \llcorner 0 \gg \text{КОп} \end{array} \right\} \text{СдвБЗК}$
И1				

Основные элементарные операции			
	Сравнение с учетом знака	Сравнение по модулю	Сложение команд
И1	«АО»КОп	«АО»КОп	«АО»КОп
ИК1			
ИЗн1	«0»См «0»ЗнАУ	«0»См «0»ЗнАУ	«0»См «0»ЗнАУ
ИЧ1	«+1»ЗнАУ*	«+1»ЗнАУ*	«+1»ЗнАУ*
И2	-Ч*+Ч* «+1»ЗнСм	-Ч*+Ч* «+1»ЗнСм	-Ч*+Ч* «+1»ЗнСм
ИК2			АЗКК
ИЗн2	«1»ЗнАУ		«0»ЗнАУ
ИЧ2	«+1»ЗнАУ*	«+1»ЗнАУ*	«+1»ЗнАУ*
И3	+Ч* -Ч* «+1»ЗнСм	-Ч* «+1»ЗнСм	+Ч
ИК3	«-0»УКК** **** «-0»УМК** ****	«-0»УКК** **** «-0»УМК** ****	АЗКК
ИЗн3			
ИЧ3	«+1»УКК** «+1»УМК**	«+1»УКК** «+1»УМК**	ЗКК «+1»УКК** «+1»УМК**
И4	АЗУКК** **** АЗУМК** ****	АЗУКК** **** АЗУМК** ****	
ИК4	КУКК** КУМК** «0»КОп	КУКК** КУМК** «0»КОп	КУКК** КУМК** «0»КОп
ИЗн4			
ИЧ4			
И1			

- \* — наличие импульса зависит от знака числа,
- \*\* — наличие импульса зависит от вида управления (УЦ или УМ),
- \*\*\* — в зависимости от наличия «1» в коде множителя,
- \*\*\*\* — в зависимости от результата сравнения.

ЗнБЗАУ, а для операции деления всегда —Ч и «+1»ЗнСм через С12. Для остальных операций эти импульсы отсутствуют.

При подаче импульсов +Ч или —Ч всегда подается и импульс СГИЛОс для обеспечения переносов в разрядах сумматора. Импульс ИК.2 при операции сложения команд осуществляет передачу номера команды из третьего адреса БЗК на УККОп (импульс АЗКК).

Импульс ИЗн2 при операции сложения и сложения команд через С8 устанавливает ячейку ЗнБЗАУ в положение кода «0» (импульс «0»ЗнАУ), а при операциях вычитания и сравнения через С6 — в положение кода «1» (импульс «1»ЗнАУ). При остальных операциях эти импульсы отсутствуют.

Потенциал ПЗн2 открывает разрешающее устройство совпадения С4 в цепи «+1»ЗнАУ и, таким образом, разрешает поступление кода знака в ячейку ЗнБЗАУ.

Потенциал ПЧ2 открывает С1 в цепи ПЧБЗАУ и С2 в цепи СдвБЗАУ и, следовательно, код числа поступает в БЗАУ и запоминается в нем. Это производится для операций сложения, вычитания, деления, сравнения и сложения команд при помощи С7. При операции умножения потенциал ПЧ2 через соответствующие устройства



совпадения СИ и С15 присоединяет кодовую шину КШ к цепи +4 и код числа поступает на цепь +4. Этот же потенциал открывает СЮ в цепи СдвСм, и импульсы сдвига ГИС каждый раз сдвигают код на сумматоре. При наличии импульса в цепи 4-4, а также при каждом ГИС одновременно подаются импульсы СГИЛОс и СГИЛД для обеспечения прохождения импульсов переноса на сумматоре.

Импульс ИЗ через С23, С13 и С14 при операциях сложения, вычитания и сравнения с учетом знака передает код числа с БЗАУ на См прямым кодом (+4), если ячейка ЗнБЗАУ имеет код «0», или обратным кодом ( $-4, \llcorner +1 \gg \text{ЗнСм}$ ), если ячейка ЗнБЗАУ имеет код «1». При операции сравнения по абсолютной величине этот импульс через С16 передает код числа с БЗАУ на См обратным кодом ( $-4$  и  $\llcorner +1 \gg \text{ЗнСм}$ ) вне зависимости от кода в ячейке ЗнБЗАУ, а при операции сложения команд через С17, всегда прямым кодом (импульс +4).

Непосредственное выполнение операций деления осуществляется местным управлением (УОпДел), оно описано ниже. После выполнения операции деления управление опять передается на центральное, которое продолжает работу с третьего адреса.

Импульс ИКЗ при операции умножения через С19 попадает на вход старшего основного разряда сумматора (цепь Окр.), округляя результат умножения. При операции сравнения в случае отрицательного знака сумматора этот импульс устанавливает в положение кода «1» триггерные ячейки УКК или УМК.

Потенциал ПАЗ открывает С5 сдвига См и «0»ЗнАУ, через которые поступают импульсы сдвига на шину СдвСм и в цепь «0»ЗнАУ. Эти импульсы сдвига передают результат в запоминающее устройство для операций сложения, вычитания, умножения, деления и сложения команд по соответствующим цепям на блоке вывода числа (п. 5, Г). При каждом ГИС одновременно подаются СГИЛОс и СГИЛД для обеспечения прохождения импульсов переноса на сумматоре.

Импульс И4 при операциях сравнения в случае отрицательного результата на сумматоре проходит через С15 или С19 в блоке УК, передавая код с третьего адреса БЗК, на УКК и УМК.

Импульс ИК4 гасит код операции на блоке УКОп по цепи «С»КОп, так как заданная операция выполнена.

На основании рассмотренной диаграммы работы составлена скелетная схема блока управления операциями.

Построение блока управления операциями можно производить по принципу последовательного выполнения тех или иных элементарных действий для каждой заданной операции. Однако более целесообразным оказался другой принцип построения блока УОп. У многих операций имеется ряд общих элементарных действий. Поэтому целесообразно исходить не из заданной операции, а из того элементарного действия, которое должно быть произведено на машине.

На основании данных табл. 17.1 можно определить, в какой момент времени и при каких операциях должна быть произведена та или иная элементарная операция.

Как видно из таблицы, некоторые элементарные операции являются общими для ряда операций. С целью сокращения аппаратуры целесообразно эти операции объединить через разделительные устройства на общие шины. Эти шины заводятся на блоки УОп, УК и ВЧСм (например, шина Ср1, Ср2; —, Ср1; +, Ср1, СлК и т. п.).

Установка сумматора в положение кода «0» (рис. 17.1) производится для всех операций импульсом ИЗн1. Поэтому цепь импульса ИЗн1 приключена непосредственно на шину сдвига сумматора через диод 24.

Так как при этом СГИЛОс и СГИЛД отсутствуют, то переносов в сумматоре не будет и все разряды установятся в положение кода «0».

Установка ячейки ЗнБЗАУ в положение кода «0» производится для всех операций при возникновении импульса ИЗн1 и для операций сложения («+») и сложения команд (СлК) при возникновении импульса ИЗн2. Кроме того, установка этой ячейки

в положение кода «0» должна происходить при каждом импульсе сдвига в промежуток времени вывода числа (при наличии потенциала ПА3). Для осуществления этих требований импульс ИЗн2 подается на вход С8, открытый при операциях «+» и «СлК», а через С5 при потенциале ПА3 поступает серия импульсов сдвига. Выходы С8, С5 и ИЗн1 через разделительные диоды подключаются к цепи «0»ЗнАУ.

Установка ячейки ЗнБЗАУ в положении кода «1» производится при операциях вычитания и сравнения с учетом знака при импульсе ИЗн2. Для осуществления этого ИЗн2 через С6, открытое при указанных выше операциях, поступает в цепь «1» ЗнБЗАУ.

Импульсы в цепь «+1»ЗнАУ могут поступать от КШ в моменты возникновения потенциалов ПЗн1 и ПЗн2 (прием кода знака). Это осуществляется С4, соединяющим КШ с цепью «+1»ЗнАУ при наличии потенциалов ПЗн1 и ПЗн2.

Импульсы сдвига в цепь СдвБЗАУ и импульсы кода от КШ в цепь ПЧБЗАУ поступают для всех операций при наличии потенциала ПЧ1 и при наличии потенциала ПЧ2 для операций сложения, вычитания, деления, сравнения и сложения команд. Для этой цели потенциал ПЧ1 и потенциал выхода С7, с управлением от ПЧ2 и  $\pm$ , Ср1, Ср2,  $\pm$ , СлК, через разделительные диоды подаются на С1 и С2. На другой вход С1 приключена кодовая шина КШ, а на С2 — импульсы сдвига (ГИС). Выходы С1 и С2 присоединены к цепям ПЧБЗАУ и СдвБЗАУ.

При операциях сложения, вычитания и сравнения с учетом знаков во время импульсов И2 и И3, а при операции сложения команд лишь при И2, должны поступать импульсы +4 или —Ч в зависимости от кода в ячейке знака БЗАУ. Для осуществления этого импульс И2 подается на С13 и С14, открывающиеся при операциях  $\pm$ , Ср1, СлК. С13 открыто при наличии управляющего потенциала в цепи «0»ЗнБЗАУ, а С14 — в цепи «1»ЗнБЗАУ. На выходе С13 создается импульс +4, а на выходе С14 — импульс —Ч. Импульс И3 поступает на входы С13 и С14 через вспомогательные С23, управляемые через инвертор потенциалом СлК. При наличии потенциала СлК, С23 заперты, а при отсутствии его открыты.

Во время импульса И2 при операции деления должен быть подан импульс в цепь — Ч, а при операции сравнения по абсолютной величине — импульс в цепь +4. Это осуществляется С18 и С12.

Аналогично, во время импульса И3 при операции сложения команд должен быть подан импульс в цепь +4, а при операции сравнения по абсолютной величине — импульс в цепь —Ч, что осуществляется С17 и С16.

При операции умножения кодовая шина КШ должна быть присоединена к цепи +4 на протяжении потенциала ПЧ2, что осуществляется СИ и С15.

Выходы С13, С18, С17 и С15, а также С14, С12 и С16 объединяются по группам +4 и —Ч через разделительные диоды. Импульсы +4 поступают на сетку Тр1, а импульсы —Ч — на сетку Тр2. На другие сетки этих триггеров подаются импульсы ГИ. Дифференцируя фронт изменения анодного напряжения, получаем импульсы +4 и —Ч, сдвинутые на один интервал относительно И2 и И3. Эти импульсы через усилитель подаются в цепи +4 и — Ч арифметического устройства. При операции умножения импульсы кода от С15 сдвигаются лишь на половину интервала, так как импульсы выдаваемого кода второго числа на КШ примерно совпадают с ГИС.

Сдвиг числа на См производится для всех операций на протяжении потенциала ПА3, что обеспечивается С5. При умножении импульсы сдвига должны подаваться также и на протяжении потенциала ПЧ2. Для этого сформированный потенциал от СИ подается на вход С10, на второй вход которых присоединены импульсы сдвига (ГИС). Выход С10 включен на цепь СдвСм. Объединенные через разделительные диоды импульсы сдвига сумматора подаются на арифметическое устройство через усилитель.

При умножении во время ИКЗ должен быть подан импульс округления результата на вход старшего основного разряда сумматора (цепь Окр.), что осуществляется С19.

При умножении без округления (х) управляющий потенциал операции объединяется с управляющим потенциалом операции умножения с округлением через разделительные диоды. Цепь округления (С19) управляется только потенциалом операции умножения с округлением и, следовательно, импульс в цепи округления возникает лишь при этой операции.

Для обеспечения импульсов переноса при сложении и вычитании кодов, а также при сдвигах на сумматоре необходимо подавать импульсы в СГИЛОС и СГИЛД. Эти импульсы должны запаздывать относительно импульсов +4, —Ч и СдвСм. Импульсы СГИЛД поступают при всех импульсах СдвСм, за исключением установки на ноль сумматора (импульс сдвига от ИЗн1), что осуществляется диодными устройствами. Импульсы СГИЛОС образуются одновременно с импульсами СГИЛД, а также при импульсах +4, —Ч и Окр., что осуществляется диодными устройствами. Образованные на диодных устройствах импульсы СГИЛОС и СГИЛД задерживаются линией задержки и поступают на арифметическое устройство.

Передача управления с центрального на местное производится при операции деления импульсом ИЗ через С22. Полученный на выходе С22 импульс необходимо сдвинуть до первого ГИС, что производится линией задержки «3» аналогично тому, как это выполнено для сдвига импульсов +4 и —Ч. Одновременно импульс с С22 подается на цепь останова ЦУ (Ост.УОп). На этот же выход через С21 подается импульс останова ЦУ при операции «Останов».

При операциях сравнения выбор той или иной последовательности чередования команд производится управляющим потенциалом АЗК, который формируется на С3. На входы С3 подается потенциал Ср1, Ср2 и потенциал «1»ЗнСм.

Кроме рассмотренных цепей на УОп поступают входные цепи от блока местного управления делением: —Ч; +4; ПЧ; Л; назначение которых будет рассмотрено в следующем разделе.

**18. Блок управления операцией деления (УОп):** Блок управления операцией деления (УОп) служит для нормализации делимого и делителя и выполнения самой операции деления. Скелетная схема блока управления делением представлена на рис. 18.1.

При передаче управления с центрального на местное возникает импульс в цепи ПерУпр: (от блока УОп), который переключает триггер ТрПод: из положения кода «0» в положение кода «1», в связи с чем возникает управляющее напряжение на шине «1»ТрПод: и подготавливаются к открытию С1, С2, С3, С4, С6. Если числа на БЗАУ и на См не нормализованы, то в цепях «0»пБЗ и «1»пСм будут управляющие напряжения, которые через С1 и С2 поступают в цепи ПЧ: и Л:. Эти управляющие напряжения, поступая на УОп, вызовут сдвиг влево чисел на БЗАУ и на См. Этот сдвиг будет продолжаться до тех пор, пока первая значащая цифра делителя (на БЗАУ) не достигнет старшего разряда. Если сначала достигает старшего разряда первая цифра делимого (на См), то это означает, что частное получится больше единицы и, следовательно, результат выходит из располагаемых разрядов. В этом случае С6 и С7 обеспечат поступление импульса аварийного останова.

Если старшего разряда достигает сначала первая значащая цифра делителя (на БЗАУ), то управляющее напряжение в цепи «0»пБЗ исчезнет, С2 закроется и сдвиг числа влево на БЗАУ прекратится (цепь ПЧ: не будет иметь управляющего напряжения). Сдвиг числа влево на См будет продолжаться, так как в цепи «1»пСм управляющее напряжение останется, а следовательно, через С1 оно будет подано в цепь Л:. Одновременно с исчезновением управляющего напряжения в цепи «0»пБЗ возникает управляющее напряжение в цепи «1»пБЗ (ячейка «п»БЗАУ имеет код

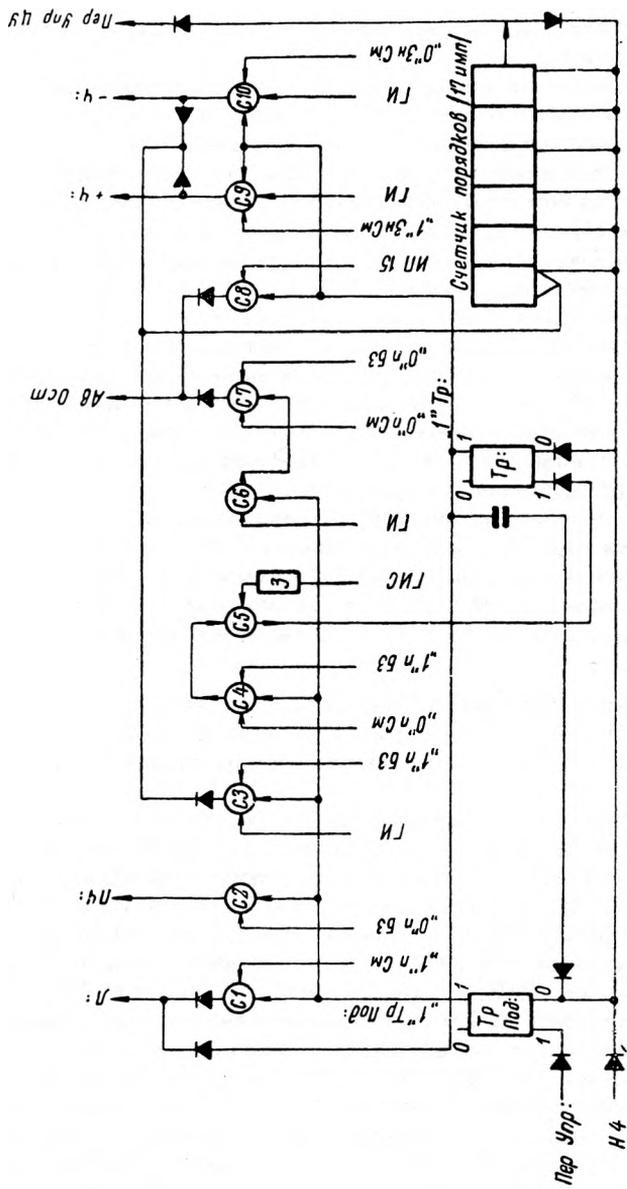


Рис. 18.1. Схема управления операцией деления (УОп.)

«1») и откроется СЗ. При каждом сдвиге числа на С<sub>м</sub>, т. е. при каждом ГИС, на счетчик порядков (СчПор) через СЗ будет поступать импульс (ГИ), прибавляющий единицу к коду, имеющемуся на СчПор. Когда первая значащая цифра на С<sub>м</sub> также достигнет старшего разряда, то исчезнет управляющее напряжение в цепи «1»пС<sub>м</sub> и возникнет управляющее напряжение в цепи «0»пС<sub>м</sub>. При этом С4 откроется, подаст управляющий потенциал на С5 и импульс ГИС через линию задержки (З) и С5 переведет Тр: в положение кода «1». Импульс переноса от Тр: установит ТрПод: в положение кода «0». Таким образом, операция нормализации заканчивается, и УОп: приступает к выполнению операции непосредственного деления.

Если первые значащие цифры делимого и делителя одновременно достигают старших разрядов или если они сразу занимали старшие разряды, то открывается С4, прекращает операцию подготовки деления и переводит схему на производство самого деления (Тр: переходит в положение кода «1»),

В этом случае не исключена возможность выхода частного из числа располагаемых разрядов. Если делимое больше делителя, т. е. частное больше единицы, то при производстве операции деления первая значащая цифра частного выйдет из последнего дополнительного разряда сумматора. Возникающий при этом импульс переноса ИП15 через С8 вызовет аварийный останов машины.

Операция деления осуществляется С9 и С10. При переключении Тр: в положение кода «1» готовится открытие С9 и С10. В зависимости от кода в ячейке ЗнС<sub>м</sub> импульсы ГИ будут поступать через С9 или С10 на выходные цепи +4:, или —Ч:. При коде «0»ЗнС<sub>м</sub> открыто С10, и ГИ поступает на шину —Ч:; при коде «1»ЗнС<sub>м</sub> (управляющее напряжение в цепи «1»ЗнС<sub>м</sub>) открыто С9, и ГИ поступает на шину +4:. Импульс в цепи +4: передает число с БЗАУ (делитель) на С<sub>м</sub> прямым кодом. Импульс в цепи —Ч: передает число с БЗАУ на С<sub>м</sub> обратным кодом. Сдвиг числа на сумматоре, необходимый при операции деления, обеспечивается наличием управляющего напряжения в цепи «Л:», которое через разделительное устройство подается от шины «1»Тр:.

Для определения окончания операции деления импульсы в цепях +4: или —Ч: через разделительное устройство поступают на вход СчПор. Таким образом, при каждой попытке деления производится прибавление «1» к коду на СчПор. Выходной импульс со СчПор, как указывалось выше, означает окончание операции деления. Этот импульс возвращает Тр: в положение кода «0» и таким образом закрывает С9, С10 и снимает управляющее напряжение с цепи Л:. Одновременно этот импульс передает управление с местного на центральное (цепь ПерУпрЦУ).

В случае деления нуля на конечное число процесс нормализации не может закончиться. В этом случае выходной импульс от СчПор должен прекратить нормализацию, т. е. установить ТрПод: в положение «0». Кроме того, установка в положение кода «0»ТрПод:, Тр: и СчПор производится импульсом И4, что повышает надежность работы схемы.

**19. Блок блокировки при выходе результата из числа располагаемых разрядов (Бл).** Блок блокировки (Бл) предназначен для останова машины в случае выхода результата из располагаемого количества разрядов (аварийный останов), останов машины при получении команды «Останов», а также для прекращения работы центрального управления (блока ЦУ) при передаче управления с центрального на местное.

Для этой цели блок блокировки имеет два триггера (рис. 19.1): триггер аварийной остановки (ТрАвОст) и триггер остановки работы блока центрального управления (ТрОст). На ТрАвОст включены блокировочные цепи, работающие при выходе результата из располагаемого количества разрядов. Как указывалось выше (п. 3), при операциях сложения и вычитания о выходе результата из располагаемого количества

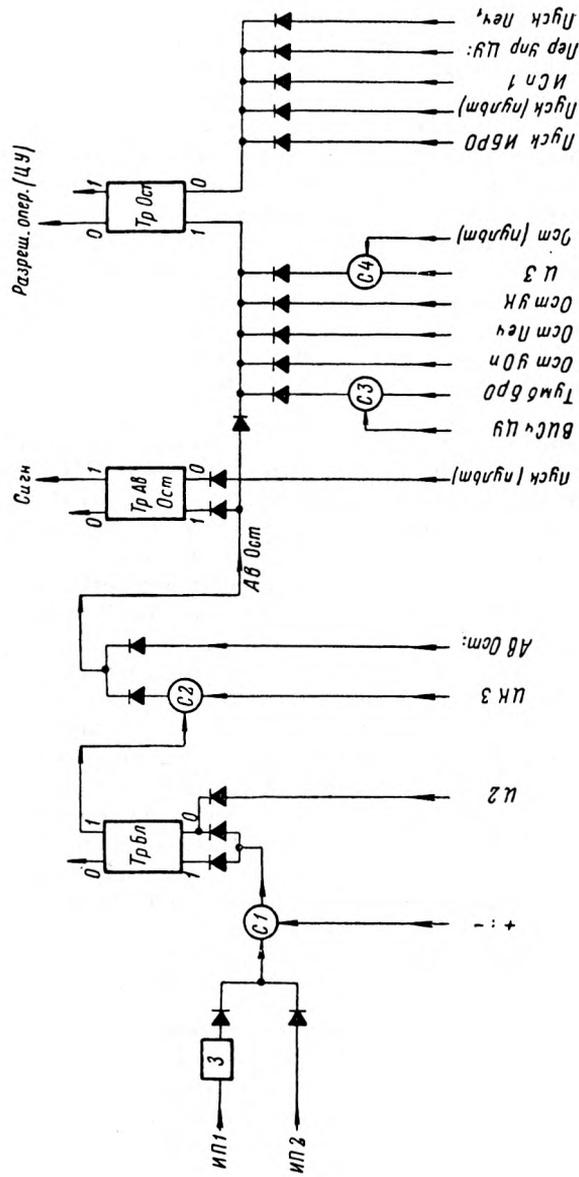


Рис. 19.1. Схема блокировки при выходе из числа располагаемых разрядов

разрядов можно судить по несовпадению импульсов переноса из ячейки старшего разряда и из ячейки ЗнСм.

При операциях сложения и вычитания импульсы переноса ИП1 и ИП2 подаются на счетный вход ТрБл через С1. Один из импульсов задерживается линией задержки (З). При наличии или отсутствии обоих импульсов ТрБл будет находиться в положении кода «0». При наличии лишь одного из импульсов, что указывает на выход суммы из количества располагаемых разрядов, ТрБл останется в положении кода «1» и импульс ПКЗ через С2 поступит на шины АвОст и вызовет срабатывание ТрАвОст и ТрОст (останов машины).

Переход ТрОст в положение кода «1» снимает управляющее напряжение с цепи РазрОпер и тем самым останавливает ЦУ. Триггер ТрАвОст служит лишь для сигнализации.

На шину АвОст подается также импульс по цепи АвОст, возникающий при выходе из числа располагаемых разрядов частного (от УОп.). Этот импульс также вызывает останов машины. Для подготовки ТрБл, последний импульсом И2 устанавливается в положение кода «0». Для запуска машины необходимо подать импульс в цепь «Пуск» (от пульта). Этот импульс перекинет ТрАвОст и ТрОст в положение кода «0», и следовательно, разрешит работу ЦУ (управляющее напряжение в цепи РазрОпер).

ТрОст переходит в положение кода «1» не только при выходе результата из располагаемого количества разрядов, но и при передаче управления с центрального на местное (импульс в цепи ОстУОп). При завершении операции на местном управлении возникает импульс в цепи ПерУпрЦУ. Этот импульс поступает на ТрОст и переводит его в положение кода «0», т. е. переводит управление машиной на ЦУ.

Импульс в цепи ОстУОп получается также при операции «Останов». В этом случае ТрОст перейдет в положение кода «1», управляющее напряжение в цепи РазрОпер снимется и ЦУ остановится. Возврата ТрОст в положение кода «0» не произойдет до тех пор, пока не будет подан импульс в цепь «Пуск» (на пульте). При нормальной остановке ТрАвОст останется в положении кода «0» и соответствующая сигнализация укажет, что произошел нормальный останов машины.

Импульс, устанавливающий ТрОст в положение кода «1», может быть подан также с пульта по цепи ОстПульт. При этом ЦУ остановится. Для запуска ЦУ необходимо подать импульс в цепь «Пуск» (от пульта).

Для обеспечения полуавтоматической работы в схеме блокировки предусмотрено СЗ, управляемое потенциалом от пульта (БРО). На вход СЗ подается импульс с выхода счетчика ЦУ (импульс ВИСчЦУ). При наличии управляющего напряжения на СЗ импульс ВИСчЦУ будет поступать на ТрОст и переводить его в положение кода «1», т. е. останавливать ЦУ после каждого такта. Для запуска ЦУ необходимо подать импульс в цепь Пск или ИБРО (на пульте). Таким образом, ЦУ будет останавливаться после каждого такта работы.

При отсутствии управляющего напряжения на СЗ импульс с выхода СчЦУ не будет поступать на ТрОст и, следовательно, будет обеспечена автоматическая работа.

Анодные цепи ТрАвОст и ТрОст выведены на соответствующие сигнализационные цепи: «АвОст»; «Работа»; «Разрешение операции»; «Останов».

Останов ЦУ предусмотрен также при операции МЗб (по цепи ОстУК) и при печатании (по цепи ОстПеч).

Пуск ЦУ при возникновении импульса совпадения (при магнитной записи) осуществляется по цепи ИСП1; пуск ЦУ при печатании — по цепи ПускПеч.