

# Модулярная арифметика и модулярные компьютеры

*Б. М. Малашевич*

## *От составителя*

Обычный компьютер способен работать лишь с ограниченным отрезком чисел, который определяется разрядной сеткой процессора. Самые простые процессоры, подобные тем, что входят в состав микроконтроллеров для управления бытовой техникой, «понимают» числа размером в 8 двоичных разрядов (битов), более «продвинутые» — 32 бита, в последнее время распространены персональные компьютеры с разрядностью 64 бита. Казалось бы, в 64 двоичных разряда (около двадцати десятичных разрядов) укладывается любое потребное для практических нужд число. Однако многие совсем не редко встречающиеся алгоритмы требуют куда большей разрядности.

Простой пример представляют популярные схемы шифрования: так, алгоритм RSA, который, например, используется в распространенном интернет-протоколе SSL, в наше время считается достаточно безопасным при длине ключа 2048 бит, что вызывает определенные затруднения при реализации его на 32- и 64-битных машинах. В современных двоичных машинах такая проблема решается переходом к кратным системам счисления (например, с основанием  $2^{16}$  или  $2^{32}$ ), однако получающиеся алгоритмы оказываются весьма громоздкими — при каждом удвоении размера RSA-ключа время, затрачиваемое на дешифровку, увеличивается в 6–7 раз.

Еще в 1950-е годы было предложено решение для работы с большими числами, основанное на одной из разновидностей непозиционных систем счисления — системе остаточных классов (СОК — Residue Number System, RNS), иначе называемой модулярной арифметикой. Это решение оказалось универсальным для многих применений и широко используется по сей день в составе многих алгоритмов. В очерке рассказывается о том, как в СССР были спроектированы высоконадежные специализированные машины на основе СОК, находившиеся в эксплуатации до самого последнего времени.

Система остаточных классов (СОК) основана на так называемой китайской теореме об остатках:

*Пусть  $p_1, p_2, \dots, p_n$  есть некоторые натуральные взаимно простые числа и  $P = p_1 \cdot p_2 \cdot \dots \cdot p_n$ . Тогда любое число  $X$ , такое что  $0 \leq X < P$  может быть однозначно представлено в виде последовательности  $(x_1, x_2, \dots, x_n)$ , где  $x_i = X \bmod p_i$ .*

Последовательность  $(x_1, x_2, \dots, x_n)$  и есть представление числа  $X$  в системе остаточных классов. Каждое из чисел  $x_i$  называется разрядом числа в СОК. Отметим, что числа  $x_i$  являются остатками от деления на числа  $p_i$  (операция *mod* — это и есть операция нахождения остатка), откуда  $0 \leq x_i < p_i$ . Именно этот факт отражает основные свойства СОК — снижение разрядности. Более

подробно этот вопрос рассмотрен, например, в заметке математика Максима Дерябина<sup>1</sup>.

Для вычисления суммы (или произведения) двух чисел, представленных в СОК, достаточно сложить (или перемножить) соответственные остатки-разряды. Так как система непозиционная, это можно делать совершенно независимо друг от друга для каждого разряда, операции переноса в следующий разряд здесь не требуются. Малая разрядность остатков обеспечивает возможность реализации табличной арифметики, при которой вместо вычисления результата операции каждый раз в память машины заранее помещается таблица готовых значений. Операция в СОК при такой табличной арифметике и соответствующей конвейеризации выполняется за один машинный такт для сколь угодно большого числа (количество разрядов в котором зависит лишь от конструкции машины). Это позволяет чрезвычайно эффективно выполнять некоторые распространенные классы задач, сводящихся к сложению, умножению и возведению в степень многоразрядных чисел.

Причем СОК позволяет резко упростить архитектуру вычислительных электронных устройств без снижения тактовой частоты, за счет чего повышается не только скорость, но и энергетическая эффективность вычислений. Другим преимуществом СОК является возможность сравнительно несложной реализации устройств высокой надежности: ее «параллельная» природа позволяет за счет введения избыточных оснований строить высокоэффективные помехоустойчивые коды.

Модулярная арифметика была хорошо известна на Западе. Дональд Кнут в своем авторитетном «Искусстве программирования»<sup>2</sup>, второй том которого увидел свет в 1969 году, посвящает модулярной арифметике целый раздел (4.3.2), сопровождаемый более чем тремя десятками упражнений для лучшего запоминания. Там можно в том числе найти ссылки на многочисленные западные исследования по этой теме, относящиеся к периоду до 1970-х годов. Д. Кнут указывает, что *«при помощи этого метода на компьютере CDC 1604 меньше чем за 20 мин было получено 9 независимых решений системы из 111 линейных уравнений со 120-ю неизвестными. Та же процедура полезна и для решения систем линейных уравнений, когда коэффициенты представлены в формате с плавающей точкой, а матрица коэффициентов плохо обусловлена. В таком виде коэффициенты трактуются как точные рациональные числа. Модульный способ дает более быстрый метод вычисления истинных результатов быстрее, чем традиционные методы могут дать приближенный ответ!»* Упоминает знаменитый автор «Искусства программирования» и книгу российских исследователей И. А. Акушского и Д. И. Юдицкого, о которых пойдет речь далее в этом очерке.

Основной проблемой модулярной арифметики является существование так называемых «немодульных» операций. К такому классу операций относятся, например, сравнение и деление чисел. Данные операции имеют позиционную природу и не могут быть выполнены без вычисления какой-либо характеристики

---

<sup>1</sup> Дерябин М. [Система остаточных классов](#) // Научный блог Максима Дерябина. — Прим. сост.

<sup>2</sup> Кнут Д. Искусство программирования : в 2 т. — 3-е изд. — М.: Вильямс, 2007. — Т. 2. Получисленные алгоритмы. — С. 832 (The Art of Computer Programming. — Vol. 2. Seminumerical Algorithms).

числа, определяющей его позицию в числовом ряде, что приводит к необходимости восстановления позиционного представления числа в том или ином роде. Поэтому конструирование универсальных вычислительных устройств на основе СОК нецелесообразно. Однако, как мы увидим, построение специализированных под конкретные задачи ЭВМ с рекордными для своего времени характеристиками на основе модулярной арифметики было выполнено весьма успешно.

Ю. В. Ревич

## Возникновение модулярной арифметики

В 1950 году чехословацкий ученый Антонин Свобода (1907–1980), читая курс лекций по цифровой и аналоговой вычислительной технике и объясняя теорию построения умножителей, обратил внимание, что в аналоговой технике нет принципиальных структурных отличий между сумматором и умножителем — разница наблюдается только в применении масштабов на входах и выходах. В то же время в цифровой реализации сумматор и умножитель имеют коренные отличия. Он предложил своим студентам попытаться найти цифровую реализацию, которая могла бы выполнять сложение и умножение со сравнимой легкостью.



Первая в мире модулярная ЭВМ «Эпос»

Немного позже один из студентов, Миро Валах, предложил идею цифрового кодирования<sup>3</sup>, которая позже получила название «система остаточных

<sup>3</sup> Valach M. Origin of the code and number system of remainder classes // StrojeNaZpracovaniInformaci. — Vol. 3. — Nakl. CSAV. — *Прим. авт.*

классов» (СОК). Идея оказалась продуктивной, хотя исходной задачи (сделать умножение столь же простым, как и сложение) она не решила. После многолетних теоретических исследований идея нашла практическое воплощение в построении модулярной ЭВМ.

Разработанная в 1958–1962 годах ламповая «Эпос» (Elektronický POčítač Stroј, EPOS) была первой в Чехословакии полностью электронной ЭВМ и первой в мире модулярной ЭВМ. Мультипрограммная (до 5 программ) ЭВМ «Эпос» содержала 8 тыс. ламп, имела режим разделения времени и была снабжена ферритовым ОЗУ емкостью 1024 65-разрядных слова. Она выполняла 5–20 тыс. операций в секунду над десятичными 12-разрядными операндами. Основным автором концепции ЭВМ «Эпос» был А. Свобода. Под его руководством была также построена транзисторная версия «Эпос» — ЭПОС-2 с производительностью до 40 тыс. операций в секунду, два варианта которой под названиями ZPA-600 и ZPA-601 серийно выпускались до 1973 года.

В 1964 году А. Свобода был вынужден покинуть Чехословакию и эмигрировать в США. В 1968 году он получил премию IEEE за «вклад в логическое проектирование, механическое проектирование и фундаментальный труд по системам счисления в остаточных классах». Скончался А. Свобода в 1980 году в возрасте 73 лет. В 1996 году вместе с многими другими учеными и инженерами, чьи достижения до поры оставались неизвестными в мире (в том числе советскими учеными С. А. Лебедевым, В. М. Глушковым, А. А. Ляпуновым) А. Свободе присуждена медаль Computer Pioneer с формулировкой за «развитие компьютерных исследований в Чехословакии, проектирование и строительство компьютеров SAPO<sup>4</sup> и EPOS».

В СССР первым в конце 1950-х годов на СОК обратил внимание главный инженер КБ-1<sup>5</sup> Федор Викторович Лукин [8.3]. По закрытым каналам поступила справка об этих работах в США. Ф. В. Лукин, имеющий личный опыт разработки счетно-решающих устройств и их применения в крупнейших военных системах, сразу оценил перспективность этого направления. Но КБ-1 разработкой ЭВМ не занималось, и Федор Викторович

---

<sup>4</sup> SAPO (Samočinný počítač, то есть «автоматический вычислитель») — первый чехословацкий компьютер. Создан в Чехословацкой академии наук под руководством А. Свободы на основе электромеханических реле и небольшого количества электронных ламп. Считается первым в мире отказоустойчивым компьютером. — *Прим. сост.*

<sup>5</sup> КБ-1 (ныне ПАО «НПО Алмаз») — предприятие, где в 1950–80-х годах были выполнены основные работы по проектированию систем противоздушной и противоракетной обороны (ПВО и ПРО). Подробнее см. очерк «Информационные технологии и противоракетная оборона». — *Прим. сост.*

направил заинтересовавшую его справку в СКБ-245. Справка заинтересовала старшего научного сотрудника математика И. Я. Акушского и его начальника Д. И. Юдицкого, ставших впоследствии основоположниками модулярной арифметики в СССР.



Акушский Израиль Яковлевич

**Акушский Израиль Яковлевич** (1911–1992) — один из основоположников нетрадиционной компьютерной арифметики. Не имел высшего образования, в кадровых документах писал: «Образование высшее, полученное самообразованием», а из оконченных учебных заведений указывал только школу. В 1936–1948 годах работал на должности младшего научного сотрудника в Математическом институте им. В. С. Стеклова. В годы войны организовал расчет штурманских таблиц для авиации на механических счетных машинах фирмы IBM, находившихся на выставке в Политехническом музее. Интересно, что для этих расчетов он впервые в стране ввел и применил двоичную систему счисления. В 1948 году лабораторию Акушского перевели в ИТМ и ВТ, в начале 1950-х он работал в Казахстане, а в 1957 году оказался в СКБ-245, в то время одного из лидеров среди организаций, занимавшихся цифровыми машинами. На математическом конгрессе в Ленинграде в 1961 году он встретился со А. Свободой и, как пишет Б. Н. Малиновский<sup>6</sup>, «почувствовал, что значительно опередил чехословацкого ученого».

---

<sup>6</sup> Малиновский Б. Н. [История вычислительной техники в лицах](#). ([3.4]).



**Федор Викторович Лукин** (1908-1971) — разработчик радиолокационных и счетно-решающих приборов, бортовой аппаратуры и других радиосистем военного назначения, организатор советской радиоэлектронной отрасли. Главный инженер КБ-1 (1953–1960), директор НИИ-37 (НИИДАР, 1960–1963), затем первый руководитель Центра микроэлектроники в Зеленограде. Подробнее о Ф. В. Лукине см. в очерке «*Зарождение и становление отечественной микроэлектроники*»



**Давлет Исламович Юдицкий** (Давлет-Гирей Ислам-Гиреевич Юдицкий, 1929–1983) — участник работ по созданию первой отечественной серийной ЭВМ «Стрела»; один из разработчиков массовой ЭВМ «Урал-1», а также главный идеолог и руководитель разработки модулярных ЭВМ для нужд ПРО

Примерно в это же время поступила информация и из открытого источника. Вот как об этом вспоминает участник тех событий В. С. Линский: «*Примерно в 1957–58 г.* (скорее всего в 1959 г. — Б. М.) *начальник отдела НИИЭМ (СКБ-245) Э. А. Глузберг получил из Реферативного журнала АН СССР для подготовки реферата копию статьи чехословацких ученых А. Свободы и М. Валаха о представлении натуральных чисел группой вычетов по различным модулям и операциях с ними, позже названном СОК. Статья была написана на чешском языке и была далека от научных интересов Э. А. Глузберга. Поэтому он поручил разобраться с ней И. Я. Акушскому, а тот, в свою очередь, попросил меня ознакомиться со статьей. Я перевел статью, для чего мне пришлось купить чешско-русский словарь (хранится у меня до сих пор) и изучил ее. Я пришел к выводу о нецелесообразности использования СОК в большинстве ЭВМ из-за низкой эффективности операций в ней с плавающей точкой. Однако И. Я. Акушский со мной не*

согласился и приступил к научным исследованиям СОК». По-видимому, информация о работах в США и вызвала запоздалый интерес в АН СССР к статье, вышедшей в Праге еще в 1955 году.

В 1960 г. Ф. В. Лукин, недавно назначенный директором и научным руководителем НИИ-37<sup>7</sup>, пригласил Д. И. Юдицкого и И. Я. Акушского для разработки ЭВМ. Д. И. Юдицкий в 1960 году стал начальником отдела ЭВМ, а И. Я. Акушский — начальником лаборатории в этом отделе. Вот что о первых шагах Д. И. Юдицкого в НИИДАР вспоминает А. А. Попов, тогда студент МЭИ на практике в его отделе: *«Предшественник Д. И. Юдицкого спроектировал аппаратуру из больших печатных плат, на которых устанавливалось до 300 транзисторов. Лучшие регулировщики вот уже несколько месяцев безрезультатно „оживляли“ эти узлы. Давлет Исламович „рассыпал“ машину на элементарные ячейки — триггер, усилитель, генератор и т. п. Дело пошло»*. Речь идет об АЗ40А — 20-разрядной ЭВМ с быстродействием 5000 операций в секунду. Ее разработка была завершена в 1962 году, выпускалась опытным заводом при НИИДАР. Начиная с 1962 года, было изготовлено 24 таких ЭВМ. Они применялись в радиолокационных станциях «Дунай-2», «Дунай-3», «Дунай-ЗУП» и других системах, разработанных в НИИДАР.

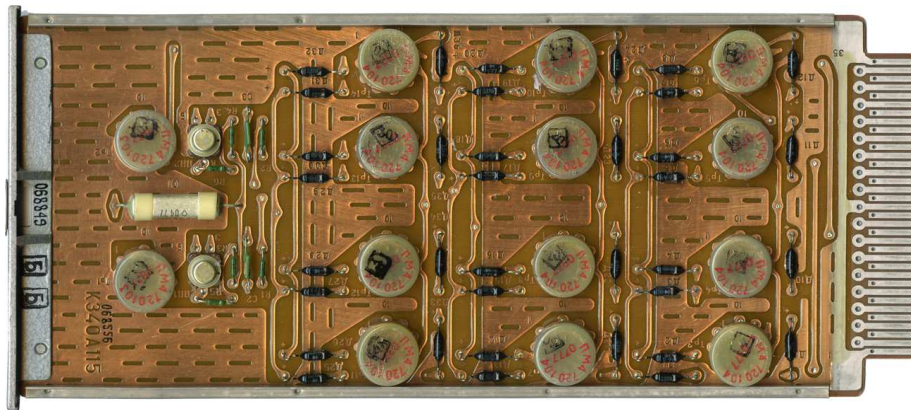
После успешного завершения работ над АЗ40А, в 1960–63 годах возглавляемый Д. И. Юдицким коллектив разработал первую в стране реально работавшую модулярную ЭВМ второго поколения (то есть на дискретных транзисторах). В институте в 1960 году был сделан макетный (сокращенный) образец ЭВМ, а затем в 1962 году опытный завод при НИИДАР по эскизной документации изготовил ЭВМ под именем ТЗ40А. Теория и практика варианта модулярной арифметики и принципы построения ЭВМ ТЗ40А на их основе были разработаны И. Я. Акушским, Д. И. Юдицким и Е. С. Андриановым. В ходе работы выяснилось и было реализовано много интересных свойств системы остаточных классов, о которых в первоисточниках и не упоминалось. ЭВМ ТЗ40А активно использовалась в РЛС дальнего обнаружения «Дунай-ЗУП» на Сары-Шаганском полигоне ПРО.

ТЗ40А была построена на основе феррит-транзисторной логики, реализованной на дискретных транзисторах 1Т308В и ферритовых сердечниках (см. фото). Полученные при ее настройке и первом опыте эксплуатации результаты были использованы при создании в 1963–66 годах комплекта конструкторской документации для серийного производства этой

---

<sup>7</sup> НИИ-37 (будущий НИИ Дальней радиосвязи — НИИДАР, в настоящее время ОАО НПК «НИИДАР») — предприятие по разработке и производству радиолокационные комплексов оборонного и космического назначения. — *Прим. сост.*

ЭВМ под именем К340А, Т340А и К340А — это практически одна и та же ЭВМ на разных этапах ее создания.



Ячейка ЭВМ Т340А и К340А

В 1964 году Д. И. Юдицкий и И. Я. Акушкин с группой специалистов по приглашению Ф. В. Лукина перешли на работу в создаваемый в будущем Зеленограде Центр микроэлектроники, а разработку серийной К340А завершил оставшийся коллектив под руководством Л. В. Васильева. ЭВМ была освоена в серийном производстве и стала базовой для РЛС, разрабатываемых в те годы в НИИДАР.



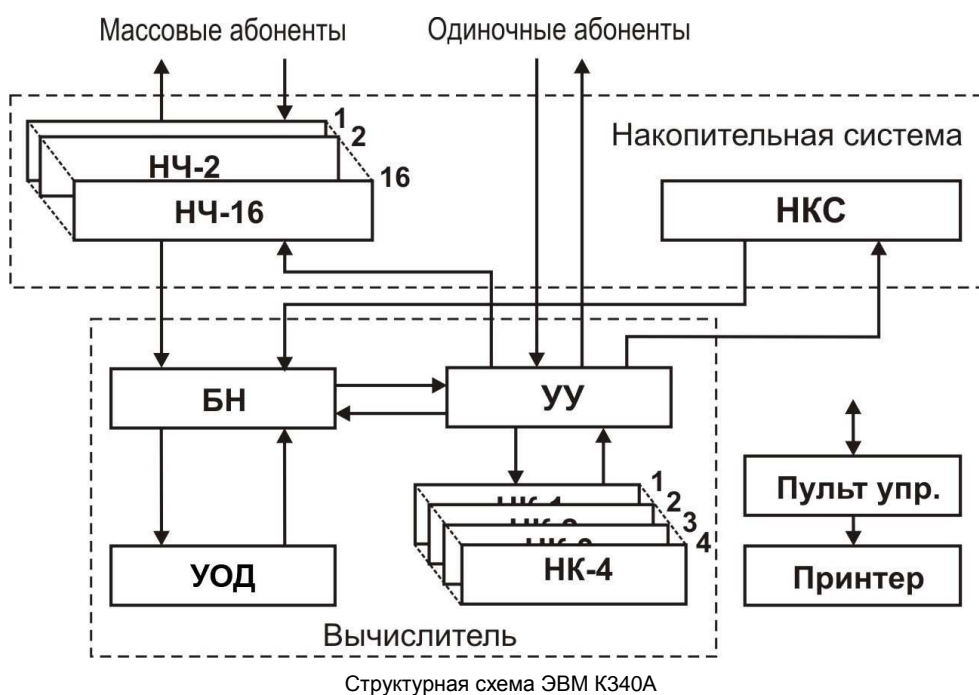
Б. М. Малашевич у пульта одной из 10 действующих ЭВМ К340А (25 ноября 2010 года)



ЭВМ К340А серийно выпускалась опытным заводом при НИИДАР и Свердловским заводом радиоаппаратуры, всего было выпущено около 50 комплектов. Они использовались в РЛС дальнего обнаружения «Дунай-3У» системы «А-35» ПРО московского промышленного района и в загоризонтных РЛС системы предупреждения о ракетном нападении (СПРН) «Дуга», «Дуга-2» и «Дуга-3» (подробнее о них см. очерк «Информационные технологии и противоракетная оборона»).

В частности, узел системы дальнего обнаружения (СДО) целей ПРО А-35 в составе двух радиолокационных станций «Дунай-3У» был создан в 1969–76 годах недалеко от города Чехова в Московской области. В СДО применено 20 комплектов ЭВМ К340А выпуска 1968–1976 годов, по 10 ЭВМ в каждой РЛС. В 2010 г. автору удалось посетить этот СДО, одна его РЛС вместе с машиной К-340А работает и поныне (см. фото ниже).

## К-340А

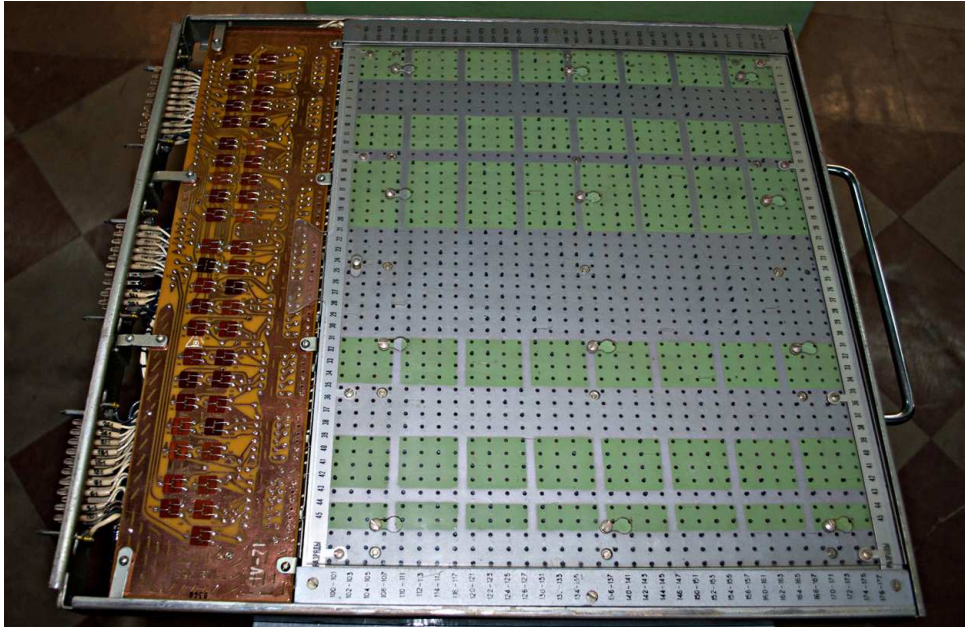


Структурная схема ЭВМ К340А приведена на рисунке. Основными системами К340А являются: вычислитель (устоявшейся терминологии еще не было, потому так назывался основной процессор), накопительная система,

пульт управления (ПУ) КЗ40П1, регистратор (два принтера МП-16), система электропитания и система охлаждения.

В состав вычислителя (в нынешней терминологии — процессор) входили:

- устройство обработки данных (УОД);
- буферный накопитель (БН) на шестнадцать 45-разрядных слов;
- накопитель команд (НК) и 4 накопителя НК1–НК4 по 4096 45-разрядных слов каждый.



Блок накопителя команд ЭВМ К340А

Накопитель команд выполнен в виде перепрограммируемого ферритового постоянного запоминающего устройства на цилиндрических ферритовых сердечниках. Сердечники вручную вставлялись в отверстия в матрице, содержащей  $2 \times 32$  45-разрядных слов.

Накопительная система (не путать с накопителем команд!) является основной памятью ЭВМ К340А и выполняет задачи оперативной памяти (ОЗУ) при обмене информацией с вычислителем, а также буферной памяти при обмене информацией с внешними устройствами. В накопительную систему входят устройство управления (УУ), 16 независимых накопителей чисел (НЧ), накопитель констант (НКС) и буферный накопитель (БН).

Емкость каждого накопителя чисел — 1024 45-разрядных слова, емкость накопителя констант — 4096 45-разрядных слов с возможностью расширения до 8192 45-разрядных слов. В этой ЭВМ был реализован принцип независимых каналов памяти команд и данных (гарвардская архитектура). Но каждый накопитель чисел имел по два порта для ввода-вывода информации: с абонентами (с возможностью параллельного обмена с любым числом блоков) и с процессором. Для увеличения быстродействия было реализовано программное расслоение оперативной памяти с чередованием адресов обращения процессора к блокам НЧ.

Кроме того, была применена многоходовая буферная память (буферный накопитель) для двухоперационных команд — в каждой команде выполнялось по две операции, каждая из которых в других ЭВМ того времени выполнялась в виде отдельной команды. Эти особенности построения системы памяти обеспечили высокую эффективность ЭВМ: задержек при обращении к памяти большого объема («бич» ЭВМ тех лет) практически не было.

Вычислитель перерабатывает информацию, содержащуюся в буферном накопителе. Вычислитель и накопительная система способны работать параллельно, независимо друг от друга, каждый по своей команде из одного командного слова. Это обеспечивает возможность одновременного выполнения двух операций в одной команде, то есть вдвое увеличивать производительность ЭВМ.

К340А имеет развитую систему обмена данными с внешними абонентами. Все внешние абоненты по объему принимаемой и выдаваемой информации подразделяются на массовые и одиночные. При обмене информацией все одиночные абоненты рассматриваются как ячейка специального накопителя. В ЭВМ предусмотрена возможность обмена с восьмью внешними одиночными абонентами (по приему и выдаче). Для обмена с массовыми абонентами может быть использован любой накопитель чисел, который специальной управляющей командой выводится из состава накопительной системы ЭВМ и становится внешним буферным запоминающим устройством.

К340А также имеет развитую систему прерываний по внешним сигналам с жесткой (аппаратной) и гибкой (программной) приоритетной системой. Система прерываний рассчитана на 15 запросов прерывания, время выхода на программу обработки прерывания — от 8 до 20 мкс.



Ячейки и блоки ЭВМ К340А



Общий вид ЭВМ К340А: 20 шкафов в три ряда и инженерный пульт

Все устройства КЗ40А построены на основе единой базовой конструкционной системы в виде типовых ячеек и блоков (см. фото) и шкафов, таких же, как и при построении электронных устройств самой радиолокационной станции.



Шкаф №15 ЭВМ «КЗ40А» с накопителями чисел №15 и №16 в открытом виде

**Некоторые характеристики КЗ40А**

Среднее время безотказной работы — 50 час.

Среднее время восстановления неисправности — 30 мин.

Элементная база — транзисторы, диоды, ферриты и т. п.

Потребляемая мощность — 33 кВт.

Размер шкафа — 900×700×2200 мм.

Количество шкафов — 20.

**Стоимость ЭВМ**

Опытной — 1,2 млн руб., серийной — 0,6 млн руб.

КЗ40А обладала невиданным быстродействием — 1,25 млн двойных операций в секунду (то есть 2,5 млн операций в секунду в обычном тогда исчислении). Типовое быстродействие ЭВМ в те времена измерялось десятками или сотнями тысяч операций в секунду, и лишь суперкомпьютер БЭСМ-6, созданный пять лет спустя, превзошел порог в 1 млн операций в секунду. Таковую производительность удалось получить благодаря применению модулярной арифметики и ряда других приемов.

**От составителя**

Подчеркнем здесь, что прямое сравнение производительности СОК-компьютеров и универсальных компьютеров с процессорами скалярного и суперскалярного типа<sup>8</sup> (как, например, БЭСМ или М-20) не совсем правомерно. Из-за фундаментальных ограничений СОК для них даже проще, чем для векторных компьютеров (вроде М-10 Карцева или Gray-1 Сеймура Крэя) подобрать задачу, где вычисления будут выполняться на порядки медленнее, чем в обычных ЭВМ. Другое дело, что самые громоздкие вычислительные задачи того времени были связаны с эффективно распараллеливаемыми вычислениями в процессе анализа радиолокационных данных, а на этом фоне СОК-компьютеры однозначно выглядели рекордсменами.

Первые ЭВМ КЗ40А применялась в полигонной РЛС «Дунай-ЗУП» в виде 5-машинного вычислительного комплекса. Пропускная способность вычислительного комплекса — не менее 300 траекторий космических объектов одновременно. Аналогично было применение КЗ40А в боевой РЛС «Дунай-ЗУ», но уже в составе 10-машинного комплекса. При этом пропускная способность вычислительного комплекса — не менее 1000 траекторий космических объектов (32 сложных баллистических цели — СБЦ) одновременно.

---

<sup>8</sup> О скалярных и векторных компьютерах см. сноску 13 в очерке «ЭВМ и многопроцессорные комплексы М. А. Карцева». — Прим. сост.

Учитывая специфику модулярных ЭВМ, Военная инженерная радиотехническая академия им. Л. А. Говорова, начиная с 1968/69 учебного года, включила в учебные программы кафедры вычислительной техники и АСУ изучение ЭВМ К340А и особенностей ее программирования.

Т340А/К340А принадлежит несколько мировых рекордов. Кроме того, что это первая в мире ЭВМ с быстродействием более 1 млн операций в секунду, это была ЭВМ с самым низким соотношением стоимость/производительность — 25 копеек за 1 операцию в секунду. Это самая высокопроизводительная в мире ЭВМ среди машин второго поколения (на дискретных транзисторах)<sup>9</sup>. В качестве конкурента по производительности может рассматриваться американская CDC 6600 с ее 3,3 млн операций в секунду, но это 10-процессорная система, то есть вычислительное средство совершенно другого класса, сравнивать ее с однопроцессорной К340А совершенно недопустимо.

Ни в каких доступных ныне источниках не удалось обнаружить информации об ЭВМ второго поколения с более высокой производительностью. Не выявлено и ЭВМ, обнаруживающих ошибки при выполнении операций в арифметическом устройстве машины — до сих пор К340А единственная такая в мире из серийно выпускавшихся ЭВМ.

## Модулярные суперЭВМ третьего поколения

В начале 1963 года Ф. В. Лукин был назначен директором организуемого в строящемся Зеленограде Центра микроэлектроники (ЦМ, позже Научный центр — НЦ). Одной из задач Центра микроэлектроники Постановлением ЦК КПСС и СМ СССР было определено: *«Разработка принципов конструирования радиоэлектронной аппаратуры и ЭВМ на основе микроэлектроники, организация их производства, передача этого опыта соответствующим предприятиям страны»*. Оказавшись на переднем рубеже отечественной электроники, Ф. В. Лукин решил соединить ее новые возможности с проверенной им передовой для того времени мыслью в области вычислительной техники. Для этого он пригласил в Зеленоград коллектив создателей ЭВМ Т340А и К340А во главе с Д. И. Юдицким и И. Я. Акушским, образовав отдел перспективных ЭВМ на предприятии п/я 2014 (НИИ Физических проблем — НИИФП). Официальная должность Д. И. Юдицкого была заместитель директора — главный инженер НИИФП (правда, первое время директора и других руководителей еще не было, потому Давлет Исламович выполнял обязанности за всех). Первые несколько

---

<sup>9</sup> См. примечание составителя на предыдущей странице.

месяцев, пока не собралась работоспособная группа, специалисты отдела перспективных ЭВМ работали в режиме «свободного полета», экспериментируя на привезенном из НИИДАР макете ЭВМ, выполняя предварительные исследования по заданиям Д. И. Юдицкого, а затем и И. Я. Акушского. Но вскоре для них появилась конкретная задача.

Постановлением ЦК КПСС и Совета Министров СССР от 5 декабря 1965 года была предусмотрена разработка эскизного проекта полигонного многоканального стрельбового комплекса (МКСК) «Аргунь» для второй очереди развития системы ПРО А-35. Главным конструктором МКСК «Аргунь» был назначен Николай Кузьмич Остапенко. По предварительным оценкам для МКСК требовалась ЭВМ с производительностью около 3,0 млн «алгоритмических» операций в секунду. Как вспоминал Н. К. Остапенко, *«одна алгоритмическая операция на задачах МКСК соответствовала примерно 3...4 простейшим операциям ЭВМ»*, то есть в обычном тогда понимании требовалась ЭВМ с быстродействием около 9–12 млн операций в секунду. Такой ЭВМ тогда в мире еще не было. Лучшие на конец 1967 года ЭВМ США (такие, как CDC-6600) обладали быстродействием в 4–12 раз меньшим требуемого для МКСК.

Трем предприятиям, обладающим коллективами соответствующих разработчиков, — Центру Микроэлектроники (Минэлектронпром, Ф. В. Лукин), ИТМ и ВТ (Минрадиопром, С. А. Лебедев) и ИНЭУМ (Минприбор, М. А. Карцев), — было дано конкурсное задание на разработку для «Аргуни» эскизных проектов высокопроизводительной ЭВМ со сроком окончания 30 марта 1967 года. Так в Зеленограде под руководством Ф. В. Лукина началась разработка эскизного проекта суперЭВМ «Алмаз», главным идеологом которого стал Давлет Исламович Юдицкий. Активными участниками в реализации проекта был также заместитель Ф. В. Лукина С. М. Бутузов.

## Супер-ЭВМ «Алмаз» и 5Э53

В соответствии с исходными данными Генерального конструктора ПРО Г. В. Кисунько к ЭВМ для «Аргуни» предъявлялись весьма непростые для тех времен требования:

- разрядность данных — 45 бит;
- производительность — 2,5–3,0 млн алгоритмических операций в секунду;
- сложные функции в одной команде, работа со словами переменной длины;
- объем памяти —  $2^{17}$  45-разрядных слов и т. п.



Одной из проблем в создании высокопроизводительной ЭВМ была элементная база. В этом отношении проект «Алмаз» имел неоспоримое преимущество по сравнению с проектами С. А. Лебедева и М. А. Карцева — новейшая элементная база создавалась здесь же, в Зеленограде. В это время в НИИТТ начиналась разработка новой серии ИС «Посол» (позже серия 217) на основе тонкопленочной гибридной технологии и разработка сразу была ориентирована на ее широкое применение. Причем разработчики ЭВМ «Алмаз» имели возможность влияния на состав и характеристики серии. Но элементная база всех проблем не решала, потому огромное значение имело применение СОК.



Сергей Михайлович Бутузов (1909–1967), заместитель директора ЦМ. Вместе с Ф. В. Лукиным и Д. М. Юдицким был одним из руководителей разработки суперЭВМ «Алмаз»

Наряду с применением модулярной арифметики был найден еще один архитектурный способ значительного увеличения общей производительности ЭВМ. Это было решение, широко применяемое позже в системах обработки сигналов — введение в систему процессора предварительной обработки

сигнала. Тогда это было новым словом в науке и технике. В результате в состав ЭВМ «Алмаз» было введено три типа вычислительных процессоров:

- узкоспециализированный непрограммируемый процессор предварительной обработки радиолокационной информации, названный в «Алмазе» «преобразователем информации» (в нынешней терминологии ПОС или ЦОС — процессор цифровой обработки сигналов<sup>10</sup>);
- программируемый модулярный процессор, выполняющий основную арифметическую обработку данных;
- программируемый двоичный процессор, выполняющий немодулярные операции, в основном связанные с процедурами управления работой ЭВМ.

Информация от антенн радиолокатора (поток в 30 тысяч 100-разрядных слов в секунду) подается на преобразователь информации и проходит предварительную обработку в реальном темпе ее поступления, что исключает необходимость ее промежуточного хранения. Результаты этой обработки (их объем многократно меньше исходного) поступают на модулярный процессор.



Инженерный пульт управления ЭВМ «Алмаз»

---

<sup>10</sup> В современной технической литературе принят англоязычный термин DSP — digital signal processing. — *Прим. сост.*

Расчеты показали, что предлагаемый преобразователь информации имеет производительность, эквивалентную примерно 4 млн алгоритмических операций в секунду, и позволяет экономить около 3 млн бит памяти. Модулярный процессор ЭВМ «Алмаз» имел производительность 3,5 млн алгоритмических операций в секунду. Производительность двоичного процессора — 0,5 млн алгоритмических операций в секунду. Эти расчетные данные были подтверждены результатами моделирования на универсальной ЭВМ. Подтвердил их и изготовленный действующий макетный образец ЭВМ «Алмаз».

Так, в рамках единого проекта общими усилиями специалистов предприятий Центра микроэлектроники под руководством и при непосредственном участии Ф. В. Лукина, Д. И. Юдицкого, И. Я. Акушского и С. М. Бутузова, многие научные и организационные проблемы построения высокопроизводительной ЭВМ были решены. Они были проверены на экспериментальном образце ЭВМ «Алмаз», который был построен в отделе перспективных ЭВМ НИИФП и сыграл неоценимую роль для последующих работ. Тогда этот образец был гордостью Минэлектронпрома (впереди планеты всей!) и демонстрировался многим высоким гостям.

Эскизный проект был разработан и 30 марта 1967 года представлен заказчику. Распоряжением Д. Ф. Устинова, в то время председателя Военно-Промышленной комиссии при Совмине СССР (ВПК), под председательством главного конструктора МКСК «Аргунь» Н. К. Остапенко была создана Государственная комиссия для оценки эскизных проектов. Академик С. А. Лебедев, ИТМ и ВТ которого был и без того перегружен работами по «Эльбрусу» и БЭСМ, ознакомившись с другими проектами, снял свой вариант с рассмотрения. Осталось два проекта: «Алмаз» Ф. В. Лукина и М-9 М. А. Карцева<sup>11</sup>.

#### **От составителя**

Проект «Эльбрус» получил свое начало несколько позже описанных событий — в 1968 году. Согласно В. С. Бурцеву [8.5], он возник, как ответ на предложение Г. В. Кисунько разработать для нужд ПРО ЭВМ с производительностью 100 миллионов операций в секунду. Вероятнее всего, проект ИТМ и ВТ для «Аргуни» был снят вследствие изменений планов С. А. Лебедева. Видимо, он понимал, что единицы миллионов операций в секунду проблемы ПРО не решат. И действительно, техническое задание на реальную боевую ЭВМ уже включало требование в 10 миллионов оп/с (см. далее). Он также наверняка знал, что руководство Минрадиопрома (которому подчинялся ИТМ и ВТ, несмотря на свой второй статус «академического института») в лице министра В. Д. Калмыкова и его заместителя П. С. Плешакова (впоследствии —

<sup>11</sup> О вычислительном комплексе М-9 см. очерк «ЭВМ и многопроцессорные комплексы М. А. Карцева». — Прим. сост.

министра) было активным противником разворачивания работ по планам Г. В. Кисунько [6.4], в соответствии с которыми создавалась «Аргунь», и потому разработка для проекта могла оказаться бесперспективной (как оно и случилось впоследствии с проектом Д. И. Юдицкого). По совокупности всех причин С. А. Лебедев, вероятно, вместо разовой разработки под конкретную задачу решил сделать сразу большой скачок вперед, который и был впоследствии реализован в проекте многопроцессорного комплекса «Эльбрус».

Конкурс выиграла ЭВМ «Алмаз». 20 мая 1968 года ОКБ «Вымпел» и Центр микроэлектроники заключили договор на разработку высокопроизводительной ЭВМ 5Э53 и 5-машинного вычислительного комплекса на её основе с организацией серийного производства на Загорском электромеханическом заводе (ЗЭМЗ) Минрадиопрома и сдачей сокращенного 4-машинного комплекса на противоракетном полигоне в составе МКСК «Аргунь». Главным конструктором 5Э53 был назначен Д. И. Юдицкий.



Д.И. Юдицкий докладывает Председателю Госплана СССР Н. К. Байбакову и 1-му зам. Председателя Госплана СССР В. М. Рябикову о разработке ЭВМ «Алмаз». Слева направо: В. М. Рябиков, В. И. Трифонов, Г. Я. Гуськов, Н. К. Байбаков, В. В. Савин, Д. И. Юдицкий, А. И. Шокин

В октябре 1969 года коллектив разработчиков ЭВМ был выделен в самостоятельное предприятие — Специализированный вычислительный

центр (СВЦ), директор Д. И. Юдицкий, и. о. заместителя по науке И. Я. Акушский.

У проекта ЭВМ М-9 М. А. Карцева была иная судьба. Он не победил в конкурсе и не был признан в родном Минприборе, отказавшемся от продолжения работ по созданию мощных ЭВМ. Коллективу М. А. Карцева было предложено перейти в МРП, что он в середине 1967 года и сделал, образовав 23 августа 1967 года филиал № 1 ОКБ «Вымпел». М. А. Карцев еще с 1958 года разрабатывал для системы предупреждения о ракетном нападении (СПРН) серийно выпускавшиеся высокопроизводительные ЭВМ М-4, М4-2М и комплексы на их основе. В 1969 году М. А. Карцев получил заказ на разработку для нее мощной ЭВМ 5Э66 (фирменное наименование — М-10), в которой были использованы наработки по М-9. 4 февраля 1970 года Филиал № 1 ОКБ «Вымпел» был переименован в Филиал РТИ с переподчинением академику А. Л. Минцу, а 2 июля 1975 года был преобразован в самостоятельный НИИ Вычислительных комплексов (НИИВК), существующий и поныне<sup>12</sup>.

## **ЭВМ 5Э53**

Пока разрабатывался «Алмаз», в ОКБ «Вымпел» шла работа над МКСК «Аргунь» и требования к ЭВМ были уточнены. Для трёх МКСК второй очереди системы А-35 требовалась общая производительность до 0,6 млрд. операций в секунду. Эту вычислительную мощность должны были обеспечивать 15 ЭВМ (по 5 в каждом МКСК) производительностью на задачах ПРО по 10 миллионов алгоритмических операций в секунду (около 40 миллионов обычных операций в секунду). ЭВМ должна была включать 7,0 Мбит оперативной памяти, 2,9 Мбит на постоянных перепрограммируемых запоминающих устройствах, 3 Гбит на внешних запоминающих устройствах, аппаратуру передачи данных на сотни километров.

Т. е. 5Э53 должна была быть еще мощнее опытного «Алмаза». Был выпущен приказ двух министров (МРП и МЭП) о разработке супер-ЭВМ 5Э53 с организацией серийного производства на Загорском электромеханическом заводе (ЗЭМЗ) МРП.

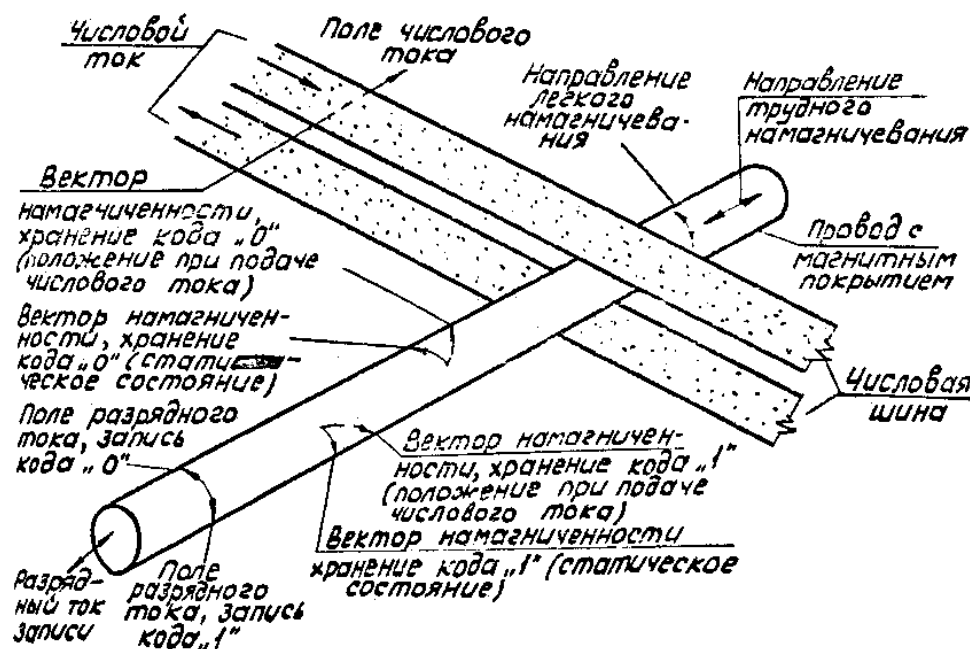
В проекте 5Э53 был реализован целый букет новых и прогрессивных для того времени идей, изобретений и решений. Применение СОК обеспечивало два основных беспспорных преимущества: повышенную производительность и

---

<sup>12</sup> Подробнее о разработках М. А. Карцева см. очерк «ЭВМ и многопроцессорные комплексы М. А. Карцева». — Прим. сост.

простоту аппаратной реализации, а также повышенную надежность системы. В архитектуру 5Э53 было также заложено много принципиально новых решений:

- получила дальнейшее развитие реализация идеи двойных команд;
- разделение команд на управленческие и арифметические. Арифметические команды (в том числе предварительная и основная обработка сигналов) выполнялись на модулярных процессорах, управленческие — на двоичных;
- конвейерная (до 8 операций) организация основных процессов: вычислений, обращения к памяти и пр.;
- аппаратная блочная реализация арифметики: блок сложения/вычитания, блок умножения, блок управления адресами и т. п.;
- разделение памяти на оперативную данных и полупостоянную команд;
- разделение шин команд и данных;
- аппаратное расслоение памяти на 8 блоков с чередующейся адресацией по блокам. Последнее позволяло при времени выборки информации из ОЗУ, равном 700 нс, обращаться к памяти с периодом 166 нс (таковая частота 6 МГц). До 5Э53 такой подход аппаратно не был реализован нигде в мире.



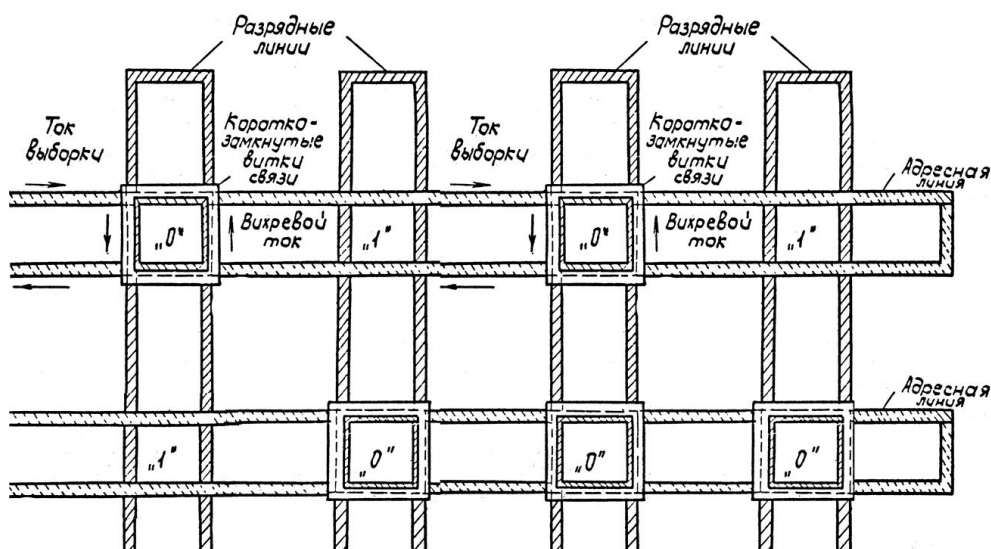
Принцип работы оперативного запоминающего устройства на ЦМП

В разработке архитектуры 5Э53 активное участие принимали Д. И. Юдицкий, М. Д. Корнев, В. В. Смирнов и др.

Одной из главных проблем вычислительной техники тех лет была оперативная память. Основными запоминающими элементами были разнообразные тороидальные ферритовые сердечники. Для 5Э53 был предложен более быстродействующий, экономичный и технологичный вариант ОЗУ на основе цилиндрических магнитных пленок (ЦМП) — интегрального носителя информации.

Конструкция ОЗУ на ЦМП показана на рисунке. В качестве носителя информации используется тонкая магнитная пленка, гальванически нанесенная в круговом магнитном поле на полированную проволоку диаметром 0,1 мм, которая выполняет и функцию разрядной шины. Адресные линии формируются в виде петли из печатных проводников, огибающей разрядные шины. Физика работы памяти на ЦМП довольно сложная, но многие научные и инженерные проблемы были решены и ОЗУ на ЦМП работало.

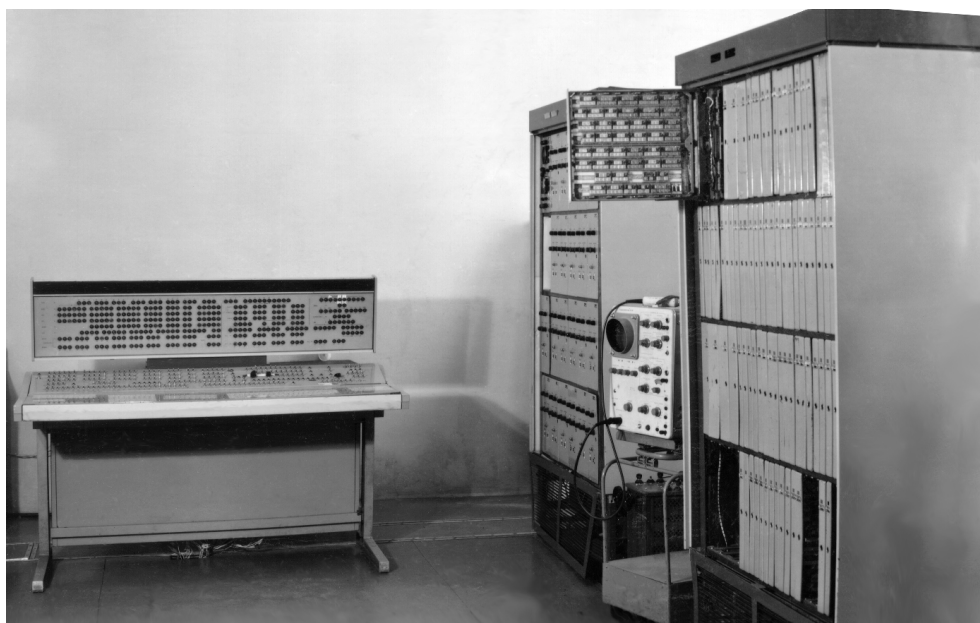
Для 5Э53 было разработано ОЗУ данных общей емкостью 7 Мбит с высокими временными характеристиками: время выборки — 150 нс, время цикла — 700 нс. Каждый блок имел емкость 4096 64-разрядных слов (256 кбит). В каждом шкафу размещалось по 4 таких блока с общей емкостью 1 Мбит. В комплект ЭВМ входило 7 шкафов ОЗУ.



Принцип действия индукционного ППЗУ

Для 5Э53 были также созданы устройства постоянной перепрограммируемой памяти (ППЗУ) на сменных индукционных картах. На печатной плате реализовалась система ортогональных адресных и разрядных шин. Для организации индукционной связи между шинами на их пересечение накладывался или не накладывался замкнутый виток связи. Если виток наложен — индукционная связь есть, при подаче адресного импульса в разрядной шине индуцируется импульс, соответствующий информации «0». Если витка нет — нет и разрядного импульса, записана «1». Все эти витки связи размещаются на тонкой печатной плате — интегральной карте, которая плотно прижимается к матрице адресных и разрядных шин. Меняя вручную карту (не выключая ЭВМ!), меняем информацию в ППЗУ.

Общая емкость ППЗУ данных — 2,9 Мбит, темп выборки — 150 нс, время цикла — 350 нс. Каждый блок имел емкость 1024 72-разрядных слов (72 кбит). В каждом шкафу размещалось по 8 таких блоков с общей емкостью 576 кбит. В комплект ЭВМ 5Э53 входило 5 шкафов.



Фрагмент экспериментального образца супер-ЭВМ «5Э53»

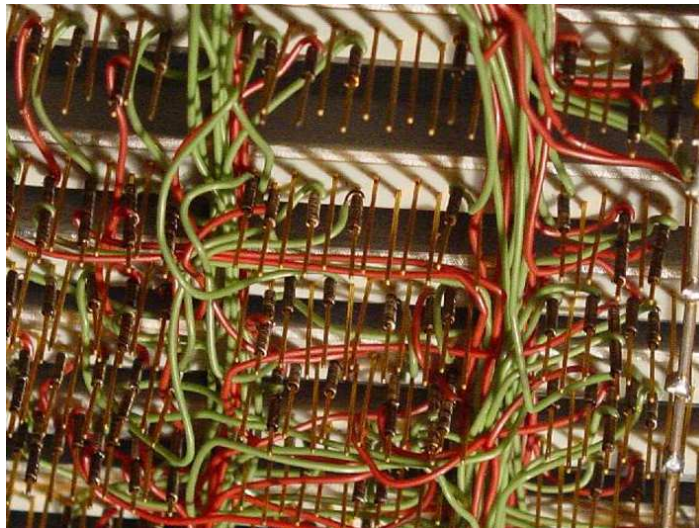
В качестве внешней памяти большой емкости было разработано запоминающее устройство на оптической ленте. Оно имело много общего с основными в то время запоминающими устройствами на магнитных лентах (аналогичная конструкция, привод и электроника), но отличалось носителем информации (фотоленка) и методами записи/чтения информации —



фото/светодиоды через оптоволокну. В результате емкость ВЗУ при тех же габаритах повышалась на два порядка и достигала 3 Гбит. Для систем ПРО это было привлекательное решение, так как их программы и константы имели огромный объем, но очень редко менялись. В то время других накопителей такой емкости не было. Образец накопителя был изготовлен и работал в составе макетного образца 5Э53.

Основной элементной базой 5Э53 были гибридные ИС (ГИС) серий «Тропа» и «Посол», разработанные в НИИТТ и выпускаемые заводом «Ангстрем». Но их быстродействия в некоторых случаях не доставало. Поэтому специалистами СВЦ и завода «Экситон» (г. Павловский Посад) были разработаны быстродействующие гибридные интегральные схемы с внутренним резервированием (серия 243, «Конус»). Для ОЗУ на ЦМП в НИИМЭ были разработаны специальные усилители, серия «Ишим».

Для 5Э53 была разработана компактная конструкция, включающая 3 уровня (шкаф, блок/субблок, ячейка). В шкафу размещалось 4 ряда субблоков по 25 субблоков в каждом. Сверху над субблоками располагались блоки питания. Под субблоками — нагнетающие вентиляторы воздушного охлаждения. Субблок представлял собой коммутационную плату в металлическом обрамлении, на одну из поверхностей платы укладывались ячейки.



Монтаж методом накрутки

Наработка на отказ 5Э53 составила 600 часов (у других ЭВМ тогда — менее 100 часов). Была применена прогрессивная в то время технология монтажа межъячеечных и межсубблочных соединений методом накрутки.

Испытаниями и реальной эксплуатацией аппаратуры было доказано значительно более высокая надежность накрутки по сравнению с пайкой — на один-два порядка. Это объясняется тем, что при накрутке провода (обычно 6 витков) на квадратный контакт с нормированным усилием в результате диффузии образуется 24 точки микросварки. Кроме того, монтаж накруткой значительно технологичнее и в производстве (легко автоматизируется) и при настройке и ремонте (накрутку легко снять и восстановить). Накрутка безопаснее пайки: нет горячего паяльника и припоя, нет флюсов и не требуется их последующая отмывка, исключаются замыкания проводников от излишнего растекания припоя, нет локального перегрева, при пайке иногда портящего элементы, и т.п. Был разработан и изготовлен удобный монтажный инструмент в виде «пистолета» и «карандаша», проводились работы по автоматизации монтажа.

Разработка 5Э53 была проведена в рекордно короткий срок, причем с изготовлением экспериментального образца. Весь коллектив предприятия работал с необыкновенным подъемом, не щадя себя, по 12 часов в день и более. В ходе разработки продолжались теоретические исследования с целью совершенствования методов обработки информации в СОК: операции типа умножения, деления, определение знака и т.п. к тому времени не имели удовлетворительных алгоритмов решения в СОК. В результате напряженной работы алгоритмы были разработаны и реализованы в проекте.

При проектировании 5Э53 в СВЦ широко применялось зарождающееся тогда машинное проектирование, процедуры которого нормировались разработанными в СВЦ Руководящими техническими материалами (РТМ) (например, РТМ У10.012.007 «Состав исходной информации для программ машинного проектирования», введенный в действие с 5 июля 1970 года).

В начале 1971 года разработка документации была завершена, проведены все необходимые испытания ячеек и субблоков, изготовлен и испытан макетный образец 5Э53. 27 февраля 1971 года 8 комплектов конструкторской документации (по 97 272 листа каждый!) колонной машин были доставлены на Загорский электромеханический завод. На заводе началась активная подготовка производства, цеха начали изготовление некоторых устройств.

Готовились к приёму 4-машинного комплекса и на Балхашском полигоне. Оборудование систем полигонного МКСА «Аргунь» в основном уже было смонтировано и настраивалось, машинный зал для четырех 5Э53 (их там называли «Электроника») был готов и ждал поставки машин. Но закончить эти работы, к сожалению, не удалось.

С 1970 года в МРП началось активное сворачивание работ над полигонным вариантом МКСА «Аргунь» для второй очереди Системы А-35. А в 1971 году финансирование работ по 5Э53 в СВЦ и ЗЭМЗ было остановлено.

Таким образом, перспективный проект суперЭВМ 5Э53 был погублен. А ее экспериментальный образец, изготовленный опытным производством СВЦ, отправился в Алма-Ату, в институт физики высоких энергий АН Казахстана для обьсчета треков частиц в камере Вильсона, на этих задачах специфика 5Э53 обещала высокую эффективность. Но освоен он там так и не был.

Другого потребителя и изготовителя 5Э53 не нашлось, невостребованной она оказалась и в МЭП. Во-первых, в МЭП и НЦ были наделенные властью люди, считающие, что в МЭП не должно быть места разработкам мощных ЭВМ. Что в целом логично, несмотря на то, что противоречило одной из основных задач НЦ, сформулированных при его образовании.



Д.И. Юдицкий (в центре) рассказывает руководителям предприятий НЦ о Единой вычислительной системе предприятий Научного центра. Справа ведущий разработчик ЕВС В.С. Бутузов

Но главное, 5Э53 на десяток лет опередила время: тогда МЭП разрабатывал ИС низкой степени интеграции, которые вполне поддавались ручному проектированию. Время мощных систем автоматизированного проектирования (САПР) еще не наступило. Если бы 5Э53 появилась в эпоху микропроцессоров и других сложных БИС, скорее всего, ее ожидала бы иная судьба — на топонимических задачах модулярная арифметика весьма

эффективна. Когда появилась потребность в мощных САПР, в МЭП была начата разработка суперЭВМ «Электроника-ССБИС», но это уже другая история.

Научно-производственный задел, полученный в результате создания 5Э53, еще долго использовался сложившимся коллективом. Это интегральные ОЗУ и ПЗУ в мини-системах, конструктив в системе «Связь», аппаратура передачи данных в созданной СВЦ Единой вычислительной системе сорока предприятий Научного центра и другие разработки.

## **Проекты модулярных суперЭВМ четвертого поколения**

Когда теоретические подразделения закончили свою часть работы и центр тяжести по созданию 5Э53 переместился на схемотехников и конструкторов, в СВЦ началась поисковая бюджетная НИР «Юпитер-1» по созданию образа новой мощной вычислительной системы — ЭВМ четвертого поколения (ЭВМ-IV). Тогда такими изысканиями занимались многие ведущие в вычислительной технике фирмы, так как уже было ясно, что скоро появятся большие интегральные схемы — БИС. И они в начале 1970-х годов появились и в США, и в СССР.

Задумывалась модульная реконфигурируемая система с аппаратно-микропрограммной реализацией «хитов» тех лет — языков программирования высокого уровня типа PL-1 и APL, считавшихся тогда наиболее перспективными. Проект включал подсистемы центральной обработки (до 16 центральных процессоров — ЦП), ввода-вывода (до 16 процессоров ввода-вывода — ПВВ), памяти (до 32 секций ОЗУ 32К×64 бит) и мощную модульную систему динамической коммутации перечисленных модулей по сложному графу: любой ЦП мог быть соединен с любым ПВВ и любой секцией ОЗУ. Общая производительность такой ЭВМ оценивалась в 200 млн операций в секунду. В ЦП планировалась табличная реализация СОК: результат не вычисляется, а считывается из ПЗУ — как мы помним, в СОК это намного проще. Результаты этого напряженного труда были аккумулированы в Руководящем техническом материале РТМ У10.012.003 «Машинные алгоритмы двухступенчатой непозиционной арифметики».

Для реализации табличной ЭВМ требовалось компактное ПЗУ большой емкости. Его разработкой в СВЦ уже несколько лет занималось специальное подразделение. Суть этой работы заключалась в создании бескорпусных диодных матриц, а так же разработка технологии изготовления устройств на их основе.

К этому времени в СВЦ была разработана диодная 256-битная матрица на диэлектрической подложке — ДМР-256, на заводе «Микрон» осваивалось её производство. На основе этой матрицы была разработана и отмакетирована соответствующая оригинальная конструкционная система. В ней кристаллы ДМР-256 монтировались на ситалловую плату. Такие платы собирались в семиэтажную этажерку (МФБ — многофункциональный блок) с межплатным монтажом по четырем ее граням. Этажерки устанавливались на большую печатную кросс-плату. Несколько кросс-плат с МФБ монтировались в металлический герметичный корпус блока, заполняемый фреоном-4. Для вывода тепла из блока в него устанавливались тепловые трубки. В коллективе этот корпус получил название «чемодан».

Таким образом, на фоне бурных событий, связанных, сначала с разработкой, а потом с борьбой за выживание 5Э53, в спокойной обстановке создавался задел для реализации следующего проекта. В это время все внимание Д. И. Юдицкого было сконцентрировано на событиях вокруг 5Э53, но он регулярно интересовался и перспективными разработками, в то же время доверяя их руководителям. Как впоследствии выяснилось, не все они оправдали доверие.

Аванпроект «ЭВМ-IV» был закончен в начале 1973 года. Эта ЭВМ задумывалась как прототип для последующих разработок СВЦ. Однако еще до его завершения ЭВМ-IV, казалось, нашлось хорошее применение.

В конце 1971 года ОКБ «Кулон» авиаконструктора П. О. Сухого обратилось в СВЦ с заказом на разработку САПР самолетов. К САПР предъявлялись высокие требования, опережающие современное для тех времен состояние вычислительной техники и экономики. Система должна была обладать колоссальными по тем временам вычислительными ресурсами и поддерживать около 700 автоматизированных рабочих мест (АРМ) разработчиков самолета и его узлов. Каждое АРМ должно включать графический дисплей, печатающее устройство, графопостроитель и средства связи с центральной машиной. Все АРМы должны были работать в интерактивном режиме.

Эскизный проект (НИР «Юпитер-2») был выполнен и с удовлетворением принят заказчиком. Но расчетная стоимость системы оказалась настолько высокой, что Миновиапром отказался от ее создания.

В начале 1972 года СВЦ получил заказ ГРУ МО на разработку эскизного проекта суперЭВМ для обработки векторных и структурированных данных, получившей условное наименование «41-50». 64-разрядная ЭВМ должна была обладать быстродействием в 200 млн операций в секунду, иметь ОЗУ емкостью 16 Мбайт, развитую периферию. В то время за рубежом уже были известны ЭВМ такого типа, например фирмы Burroughs (США), но они были

заметно слабее. Это были многопроцессорные машины, обрабатывающие одиночным потоком команд множественный поток данных. Основная задача заключалась в распараллеливании данных между процессорами, которую обычно решали на программном уровне на основе традиционных скалярных процессоров. В СВЦ строили изначально векторную архитектуру ЭВМ с векторной системой команд, работающих над массивами и ориентированной на реализацию алгоритмов заказчика. Задача динамического распараллеливания при этом решалась на аппаратно-микропрограммном уровне, на основе внутренних алгоритмов, что приводило к резкому повышению эффективности системы в целом.

Эскизный проект «41-50» СВЦ выполнял совместно с Институтом кибернетики АН Украины, его директор академик В. М. Глушков был научным руководителем проекта. В связи с этим в Институте кибернетики было создано два специальных подразделения (филиал СВЦ) во главе с З. Л. Рабиновичем и Б. Н. Малиновским. Главным конструктором проекта был Д. И. Юдицкий, активное участие в его реализации принимали Н. М. Воробьев, М. Д. Корнев, В. Г. Сиренко, В. А. Савельичев, В. С. Петровский, В. М. Елагин, И. П. Селезнев, П. Н. Казанцев, Ю. М. Сокол, Ю. Г. Бобошко, Ж. Мамаев, В. Ф. Лукин, Т. Г. Родкина и др.

Первоначально планировалось ЭВМ строить на основе задела, выполненного в рамках проекта «ЭВМ-IV». По ряду причин этого не получилось.

Изучение специфичных алгоритмов заказчика на основе разработанного варианта табличной реализации модулярной арифметики показало высокий процент в них логических операций, не выполнявшихся тогда в СОК. В этих условиях эффективная производительность модулярной ЭВМ не превышает производительности обычной двоичной позиционной ЭВМ. Оставалось некоторое преимущество по надежности за счет арифметичности СОК и более удачные конструктивно-технологические решения реализации табличной арифметики на основе полупроводниковой постоянной памяти. Они обещали существенное сокращение объема аппаратуры по сравнению с традиционной двоичной позиционной арифметикой.

Но своевременно задуманный конструктивно-технологический задел не оправдал надежд. Когда он потребовался, выяснилось, что он еще весьма далек от возможности практического применения. Все это в совокупности привело к отказу от применения СОК в проекте «41-50». Второй этап реализации проекта начался на основе традиционной двоичной арифметики.

СуперЭВМ «41-50» относилась к рекордсменам своего времени по производительности, и элементная база для нее требовалась самая быстродействующая. В то время в НИИМЭ производилась разработка интегральных схем на основе эмиттерно-связанной логики (ЭСЛ) серии 100.

Производство этих ИС осваивалось на «Микроне», на «Венте» в Вильнюсе, на «Светлане» в Ленинграде и на «Интеграле» в Минске. Но состав серии 100 на тот момент был еще слабоват, а «41-50» имела векторную архитектуру, требующую выполнения массы параллельных операций. Для этого требовались дополнительные интегральные схемы (ИС), не предусмотренные программой развития серии 100. Было принято решение подключиться к программе развития серии, разработав (схемотехнически, это в СВЦ умели) для неё недостающие ИС. Была открыта специальная тема «Юкола», в рамках которой были проведены соответствующие исследования, определен состав требующих разработки ИС (их оказалось довольно много — 14) и разработаны функциональные и принципиальные схемы для них. Конструктивно-технологическую разработку этих ИС планировалось проводить совместно с НИИМЭ в рамках разработки рабочего проекта «41-50».

Эскизный проект «41-50» был своевременно разработан и принят госкомиссией с высокой оценкой и с рекомендацией о продолжении работ. Однако продолжение не последовало.

В СССР термин «конкуренция», как сугубо негативный, применялся только к «загнивающим империалистам». Считалось, что в социалистическом обществе конкуренции быть не может — у нас были исключительно «межведомственные барьеры». «41-50» не смогла перешагнуть такой барьер между Минэлектронпромом и Минрадиопромом. Руководство МРП не могло допустить на свои заводы разработку другого ведомства, тем более превосходящую их собственные. Так же, как ранее избавилось от модулярной 5Э53 или от троичной «Сетуни».

Система «41-50» была последней разработкой в СВЦ высокопроизводительных многоразрядных суперЭВМ. После срыва трех проектов суперЭВМ (5Э53, САПР самолетов и «41-50») стало окончательно ясно, что разрабатывать целесообразно только то, что можно серийно производить в Минэлектронпроме. Далее СВЦ занимался созданием 16-разрядных мини- и микроЭВМ, микропроцессоров и систем на их основе<sup>13</sup>. А в малоразрядных системах преимущества модулярной арифметики несущественны и работы по ее практическому применению в СВЦ были свернуты.

---

<sup>13</sup> См. очерк «Зарождение и становление отечественной микроэлектроники». — Прим. сост.

## Судьба модулярной арифметики

В 1960–70 годах в связи с разработками ЭВМ КЗ40А, 5Э53 и ЭВМ-IV в СВЦ и в сотрудничающих с ним предприятиях производились серьезные научные исследования в области модулярной арифметики и было много публикаций на эту тему в открытой печати, в том числе и в виде монографий. Они возбудили серьезный интерес у иностранных специалистов. Было несколько обращений французских и американских фирм с предложениями о совместных проектах по созданию модулярных ЭВМ, но все они пресекались «компетентными органами» — сотрудничество с «империалистами» не допускалось.

Главными теоретиками СОК в стране были И. Я. Акушский, Д. И. Юдицкий, В. М. Амербаев<sup>14</sup> и их ученики. Основные положения теории СОК были сформулированы ими в многочисленных статьях и монографиях. Многочисленные технические решения были зарегистрированы авторскими свидетельствами СССР как изобретения, на многие из них были получены патенты Германии, Франции, Великобритании, Италии и США.

На основе СОК И. Я. Акушским, В. М. Амербаевым и их учениками (в СВЦ и за его пределами) были разработаны методы проведения вычислений в супербольших диапазонах с числами в сотни тысяч разрядов. Это определило подходы к решению ряда вычислительных задач теории чисел, остававшихся нерешенными со времен Эйлера, Гаусса, Ферма.

В целом работы СВЦ по модулярной арифметике, по обобщению СОК на различных классах математических объектов по оценке академика В. М. Амербаева примерно на 10 лет опережали зарубежный уровень.

Прекращение работ по 5Э53 вызвало определенный психологический шок у сторонников СОК, их научная активность существенно снизилась, число открытых публикаций резко сократилось. Истинных причин остановки ЭВМ 5Э53 практически никто не знал. Но сам факт, получив широкую огласку в кругах специалистов, начал самостоятельную жизнь и стал почти непреодолимым барьером на дальнейшем пути внедрения СОК в отечественную вычислительную технику. Далее модулярной арифметикой в нашей стране занимались только отдельные энтузиасты, в основном, в

---

<sup>14</sup> Вильжан Мавлютинович Амербаев (1931–2014) — советский, казахстанский и российский математик, академик АН Казахской ССР (ныне НАН Республики Казахстан), в 1967–1972 годах — заведующий отделом СВЦ Научного центра микроэлектроники. С 1978 по 2014 год жил и работал в Зеленограде, главный научный сотрудник Института проблем проектирования в микроэлектронике РАН (2007–2014). Крупный теоретик машинных вычислений, автор многочисленных работ, в том числе и по СОК.



учебных и академических институтах и, соответственно, в теоретическом плане.

Имеются свидетельства, что этот факт был замечен зарубежными учеными и их «компетентными органами», сделавшими вывод о засекречивании этих работ в СССР (истинных причин они не знали). Некоторые страны, например США, последовали этому «примеру» и засекретили работы по модулярной арифметике у себя.

В настоящее время интерес к поиску системных методов повышения эффективности вычислительных средств пробуждается вновь [8.2]. В печати заметно увеличилось количество соответствующих публикаций, в том числе и по модулярной арифметике. Ряд серьезных фирм начал работы в этой области. В этой связи интересно и полезно знать историю и современное состояние отечественной модулярной арифметики.

Уровень элементной базы шестидесятых-семидесятых годов прошлого века (электронные лампы, транзисторы и диоды, интегральные схемы низкой и средней интеграции) не позволял создавать ЭВМ с характеристиками, полностью удовлетворяющими потребителя. Каждая ЭВМ того периода была результатом компромисса между желаемым и возможным. Именно поэтому разработчики ЭВМ искали самые разнообразные методы повышения их производительности и надежности. Одним из таких методов была модулярная арифметика, и именно поэтому и именно тогда она вызвала повышенный к себе интерес и получила интенсивное развитие. В 1980-е годы, с появлением микропроцессоров и других интегральных схем все возрастающей интеграции, существенно сгладились проблемы и производительности, и надежности ЭВМ (исчезли километры проводов, тысячи разъемов и миллионы паек). В настоящее время подавляющее число потребителей использует лишь малую часть возможностей своих ЭВМ и не подозревают, что проблемы производительности и надежности были когда-то очень актуальны и часто непреодолимы. И поиски путей их преодоления существенно сократились. Последние 20–30 лет в мире почти не появилось новых архитектурных решений и других системных новаций в принципах построения ЭВМ — практически используется задел шестидесятых-семидесятых годов. Колоссальный прогресс вычислительной техники определяется, в основном, технологией микроэлектроники.

Но в настоящее время развитие вычислительной техники, похоже, подходит к очередному кризису. Во-первых, традиционная микроэлектроника (в том числе нанодиапазона) подходит к пределу своих технологических возможностей, размеры её элементов измеряются нанометрами, десятками атомов. А идущие ей на смену наноэлектроника, молекулярная электроника, биоэлектроника и т. п. находятся в «эмбриональном» состоянии, еще далеки

от промышленного применения и их перспективы оцениваются по-разному. Старшее поколение специалистов помнит радужные прогнозы оптимистов 1970-х годов об «ошеломляюще высоких» характеристиках оптических ЭВМ — молодежи о них и не рассказывают.

Во-вторых, широкое проникновение микроэлектроники во все сферы жизнедеятельности человека резко повысило актуальность решения ранее редких, а теперь массовых задач, таких, как обработка сигналов, изображений, распознавания образов, криптографии, обработка многозарядной информации и т.п. Все они требуют огромных вычислительных ресурсов, часто превышающих имеющиеся возможности. А все это задачи, на которых модулярная арифметика эффективна.

В-третьих, во всем мире остро встает проблема безопасности компьютерной инфраструктуры. Ни для кого не секрет, что для России это фактически проблема национальной безопасности. Применение зарубежной электроники в стратегически значимых системах таит в себе огромную скрытую потенциальную угрозу. Современный уровень микроэлектроники, когда в кристалле одной интегральной схемы содержатся миллионы транзисторов в составе функционально законченных устройств и систем, обеспечивает и возможности введения практически необнаруживаемых диверсионных «закладок». Система с такой «закладкой» может многие годы прекрасно работать, а «закладка» будет спать. Но в нужный кому-то момент, по сигналу извне она просыпается и сотворит с системой все, что захочет хозяин «закладки».

Обнаружить такие «закладки» практически невозможно. Эта задача по силам только мощнейшим в мире микроэлектронным фирмам, стоимость такой операции соизмерима со стоимостью создания исследуемой микросхемы. При обилии номенклатуры таких микросхем задача становится непосильной для экономики любой страны. В настоящее время никто не может дать гарантии, что в компьютерах Генштаба, Банка России, Правительства, Федерального собрания и других стратегически важных органов не «спят» диверсионные «закладки», и что они не проснутся в самый неподходящий для страны момент.

Выход только один — в создании отечественных изделий микроэлектроники для стратегически значимых систем<sup>15</sup>. Только здесь процесс можно полностью контролировать и исключить появление «закладок». Но поскольку технологически мы отстаем от зарубежной микроэлектроники, необходимо

---

<sup>15</sup> Подробнее о путях решения проблемы национальной безопасности компьютерной инфраструктуры и необходимости разработки отечественных ИТ-продуктов см., например, [интервью Феликса Мучника](#) в «Новой газете» 22.12.2014 — *Прим. сост.*

привлекать другие средства повышения эффективности систем, в том числе и системы модулярной арифметики.

И основа для этого есть. В нашей стране и союзных государствах образовались научные коллективы в области модулярной арифметики, многие из которых успешно действуют и поныне: например, в Москве — ИППМ РАН, где академиком В. М. Амербаевым создано новое направление — «модулярная логарифметика». В Ставропольском военном институте связи ракетных войск профессор Н. И. Червяков возглавляет большую научно-техническую школу, которая решает проблемы модулярной арифметики на платформе нейрокомпьютерных технологий. В Алма-Ате (Республика Казахстан) в Институте проблем информатики и управления МОН РК, возглавляемом профессором, членом-корреспондентом НАН РК М. Н. Калимолдаевым исследуются принципы модулярных вычислений в кольце полиномов над произвольным полем, а также над полем комплексных чисел и над полем гауссовых чисел. В Минске (Беларусь) в НИИ Прикладных физических проблем им. А. Н. Севченко БГУ, возглавляемом профессором, академиком НАН Белоруссии А. Ф. Чернявским успешно решаются проблемы современной компьютерной модулярной арифметики в различных прикладных направлениях, спроектирован и разработан ряд модулярных процессоров специального назначения.

Так что модулярная арифметика еще далеко не сказала своего последнего слова.

---

## Литература

- 8.1. Малашевич Б. М. Система остаточных классов и модулярные супер-ЭВМ // История отечественной электронной вычислительной техники. — М.: ИД «Столичная Энциклопедия», 2014. — С. 179–201.
- 8.2. Малашевич Б. М., Малашевич Д. Б. Модулярная арифметика — взгляд изнутри // Труды Юбилейной научно-технической конференции «50 лет модулярной арифметики» — Россия, Москва, Зеленоград, 23–35 ноября 2005. — М.: издательство МИЭТ. — С. 47–100.
- 8.3. Малашевич Б. [Д. И. Юдицкий и модулярные суперсистемы](#) / Сайт «Виртуальный компьютерный музей».
- 8.4. Тучков В. [Восхождение на «Эльбрус». Суперкомпьютер академика Бурцева](#) // Суперкомпьютеры. — 2011. — № 6.
- 8.5. [СуперЭВМ в России. История и перспективы. Рассказывает академик РАН В. С. Бурцев](#) // Электроника: НТБ. — 2000. — № 4. — С. 5–9.